

抗辐照 MOSFET 输出电压振荡机理研究

纪丙华, 陆灵君, 王志国, 刘胜阳
(上海航天电子技术研究所 上海 201109)

摘要: 针对 28 V 抗辐射 P 沟道场效应晶体管在阻性负载 10.4 Ω 时出现输出电压波形振荡的问题进行了研究, 发现主要原因是器件自身寄生参数与外围电路参数的失配。为规避这一现象, 提出了电路改进方案, 即在栅极串联电阻以降低 V_{GS} 变化速率, 破坏振荡发生的条件; 同时在栅源电极增加钳位二极管, 确保栅源电压 V_{GS} 始终低于额定值, 以提升电路工作的安全性和长期可靠性。

关键词: MOSFET; 电压振荡; 米勒效应; 机理; 可靠性; 抗辐照; 振荡抑制

中图分类号: TN386.2; V443

文献标志码: A

文章编号: 2095-1000(2025)06-0053-06

DOI: 10.12347/j.ycyk.20250906001

CSTR: 32406.14.ycyk.20250906001

引用格式: 纪丙华, 陆灵君, 王志国, 等. 抗辐照 MOSFET 输出电压振荡机理研究[J]. 遥测遥控, 2025, 46(6): 53-58.

Research on the Oscillation Mechanism of Output Voltage of Radiation-hardened MOSFET

JI Binghua, LU LingJun, WANG Zhiguo, LIU Shengyang

(Shanghai Aerospace Electronics Technology Research Institute, Shanghai 201109, China)

Abstract: The problem of output voltage waveform oscillation in the 28 V radiation-resistant P-channel field effect transistor at a resistive load of 10.4 Ω was studied, and it was found that the main reason was the mismatch between the device's own parasitic parameters and the peripheral circuit parameters. To avoid this phenomenon, a circuit improvement solution was proposed, that is, the series resistance in the gate electrode reduces the V_{GS} change rate and destroys the conditions for oscillation. At the same time, the clamp diode is added to the gate source electrode to ensure that the gate source voltage V_{GS} is always lower than the rated value, so as to improve the safety of the circuit operation and long-term working reliability.

Keywords: MOSFET; Voltage oscillation; Miller effect; Mechanism; Reliability; Radiation-hardened; Oscillation suppression

Citation: JI Binghua, LU LingJun, WANG Zhiguo, et al. Research on the Oscillation Mechanism of Output Voltage of Radiation-hardened MOSFET[J]. Journal of Telemetry, Tracking and Command, 2025, 46(6): 53-58.

0 引言

抗辐照 MOSFET 器件在航天电子系统、核电站控制电路及高能物理实验装置等极端辐照环境中广泛应用。与常规器件相比, 抗辐照 MOSFET 通过采取一系列优化措施使器件能够在高电流条件下维持正常工作, 避免发生灾难性失效^[1,2]。然而, 这类器件在开关过程中仍然面临米勒效应 (Miller Effect) 的严峻挑战, 尤其是在重负载情况下, 器件开关瞬态过程中, 栅源电压更容易通过负反馈机制形成栅极电压平台(米勒平台), 从而显著延长开关时间, 增加开关损耗, 甚至可能引发

寄生导通和电磁干扰等一系列问题^[3]。

在太空辐射环境中, 米勒效应的危害被进一步放大: 电离粒子(如 γ 射线、质子、重离子等)的轰击会导致栅氧化层陷阱电荷积累和界面态密度升高, 引起阈值电压漂移、跨导退化以及寄生电容参数的异常变化^[4-8]。恶劣空间环境的影响加剧了米勒平台的不稳定性, 若不采取措施将可能引发器件短路失效, 甚至造成系统瘫痪^[9-15]。

当前, 国内抗辐照高功率 MOSFET 使用场景不多、应用经验不足, 与国外技术基础相比, 存在较大差距^[16,17]。最明显的表现是, 抗辐照 MOSFET 器件在传统宇航领域使用电流需求大多

局限于 2 A 以内, 负载特性相对单一, 应用场景较为简单^[18-20], 因此对匹配电路的要求较低。然而, 随着宇航领域驱动负载产品的功能日益多元化、复杂化, 对驱动电流的需求持续增长。面对等效阻值低、负载特性更加复杂多变的新情况, 传统的器件应用方案逐渐难以满足使用要求, 在大电流情况下器件与实际工作电路耦合导致输出电流振荡的米勒效应成了制约电路安全性和可靠性的关键因素。针对这一新情况, 相关文献研究较少, 大多数文献对器件底层设计和特性考核测试进行研究分析, 很少关注和探讨大电流条件下米勒效应的成因及危害规避措施^[21-25], 导致产品研制生产技术人员缺少必要的理论参考。

本文旨在揭示米勒效应与实际电路工作条件的耦合机理, 并提供电路改进方案, 不仅关乎电路稳定性的提升, 更直接影响到电子系统在极端环境下的生存能力与可靠性, 以为产品开发应用提供理论支撑。

1 现象分析

在抗辐射 P 沟道场效应晶体管(P 沟 MOSFET) 器件使用过程中发现, 当输入电压为 28 V、负载阻值为 15 Ω 时, 器件导通瞬间驱动电压输出波形出现振荡现象; 此时, 经过短时振荡后器件仍可正常开启, 波形如图 1 所示。进一步观察栅源电压 V_{GS} 波形, 发现其在米勒平台附近同样出现振荡。

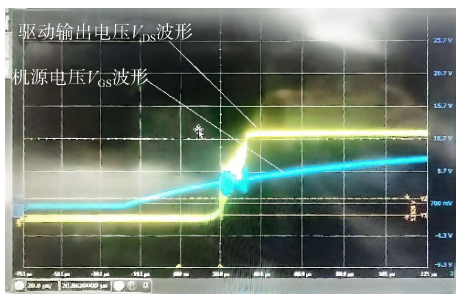
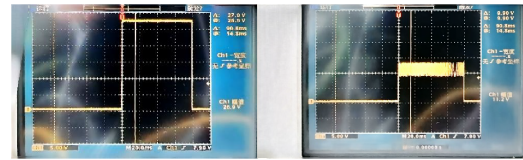


图 1 开启瞬间振荡波形(短时振荡后仍可正常开启)

Fig. 1 Waveform of the transient oscillation at the time of switch on(the switch can be turned on normally after short-term oscillation)

为了进一步分析负载阻值对 MOSFET 米勒效应的影响, 选用阻值为 10.4 Ω 的负载进行测试, 发现此时驱动电压输出波形振荡加剧, 并且 MOSFET 已不能正常驱动输出, 具体如图 2 所示, 在器件整个开启过程(80 ms 内)输出电压波形均存

在振荡现象。进一步测试发现, 当电流大于 2.69 A 时, 类似应用电路普遍存在剧烈振荡现象, 且短时间内无法自行消失。



(a) 正常开启 (a) Open (b) 振荡波形 (不能开启) (b) Oscillation waveform (unopen)

图 2 驱动输出波形

Fig. 2 Drive output waveform

抗辐照 MOSFET 这一输出电压振荡现象无论是对 MOSFET 器件本身的可靠性还是后级应用电路的安全性, 都会产生一定负面影响, 因此亟须对其产生机理进行分析, 进而提出电路加固措施, 降低或消除这一振荡现象带来的危害, 提升产品可靠性和延长器件使用寿命。

2 机理分析

2.1 产品工作原理

P 沟道抗辐照 MOSFET 采用抗辐射 VDMOS(垂直双扩散金属氧化物半导体)工艺设计, 器件剖面示意图如图 3 所示。该 MOSFET 器件工作时, 在源漏端施加一定电压, 当一个适当极性和大小的栅电压施加到栅极端时, 在沟道区的表面便会感应形成 P 型反型层, 在源漏电压电场的作用下反型层

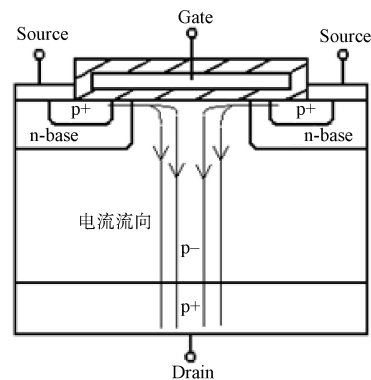


图 3 P 沟 VDMOS 器件剖面示意图

Fig. 3 Cross-section diagram of a P-channel VDMOS device

中载流子发生定向移动, 即空穴从源极 P+区通过 P 反型层流向 P-区, 再通过 P+衬底流向漏极。空穴从 P+源区流向 P-区是平行于芯片表面横向流动; 从 P-区流向 P+衬底的漏极是垂直于芯片表面流动。

在源漏电压的作用下，载流子的定向移动即形成导通电流。即P沟道抗辐照VDMOS器件的工作原理实质上就是通过控制栅源电压控制源漏电流的导通。

2.2 产品开关特性

常作为功率电路开关控制的MOSFET器件，可通过控制栅极电压的高低来控制器件的开启和关断。器件的导通过程通常包含以下四个阶段，具体如图4所示。

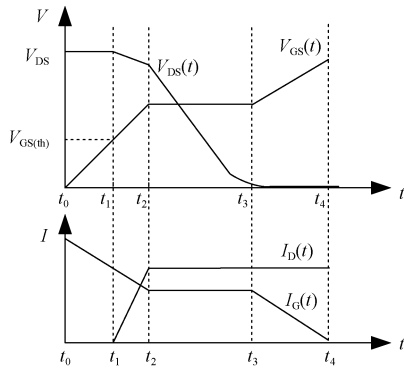


图4 开启过程示意图

Fig. 4 Diagram of the startup process

① 开通延迟 $t_0 \sim t_1$ ：栅源负偏，栅源电压 V_{GS} 低于阈值电压 V_{th} 时，栅源电压 V_{GS} 开始为输入电容 C_{iss} 充电，此时栅极电流 I_G 下降，器件仍然关断，漏源电压 V_{DS} 不变。

② 漏极电流 I_D 上升过程 $t_1 \sim t_2$ ：当栅源电压 V_{GS} 高于阈值电压 V_{th} 时，器件开始导通。漏极电流 I_D 随着栅源电压 V_{GS} 压差的增加而增大，漏源电压 V_{DS} 逐渐减小。在沟道完全反型导通后，漏极电流 I_D 达到最大值。

③ 漏源电压 V_{DS} 下降过程 $t_2 \sim t_3$ ：栅源电容 C_{GS} 基本充满，漏源电容 C_{DS} 被沟道短路，此时主要是栅漏电容 C_{GD} 充电，随着沟道导通，漏源电压 V_{DS} 下降。因米勒效应，栅源电压 V_{GS} 基本保持不变。

④ 栅源电压 V_{GS} 下降时间 $t_3 \sim t_4$ ：沟道完全反型，米勒效应消失，栅源电压 V_{GS} 恢复上升，栅极电流不断减少；栅源电压 V_{GS} 升至栅极输入电压时，导通过程结束。

2.3 寄生电容特性

MOSFET 器件由输入栅源电压 V_{GS} 控制器件的开启程度，器件本身并无振荡特性，输出电压出现振荡的主要原因是器件自身寄生参数与外围电路参数不匹配。

作为高功率电路中频繁使用的开关器件，P沟MOSFET在开关控制过程中，最重要的寄生参数是寄生电容。其涉及的寄生电容如图5所示。

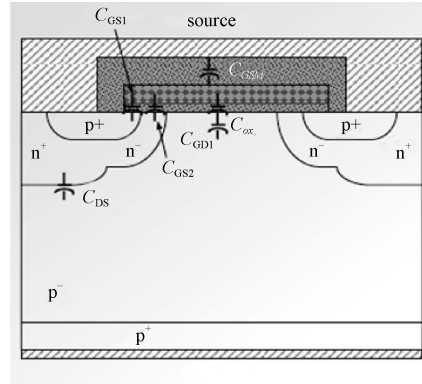


图5 P沟MOSFET寄生电容示意图

Fig. 5 Diagram of parasitic capacitance of P-channel MOSFET

从结构角度分析，寄生电容一般分为栅源电容 C_{gs} 、栅漏电容 C_{gd} 和漏源电容 C_{ds} 。栅源电容 C_{gs} 和栅漏电容 C_{gd} 由MOS结构的绝缘层形成，漏源电容 C_{ds} 为PN结电容。具体寄生电容模型如图6所示。

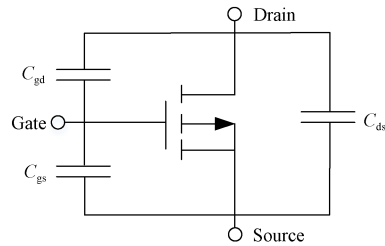


图6 P沟MOSFET寄生电容模型图

Fig. 6 Model diagram of P-channel MOSFET parasitic capacitance

从应用角度分析，一般会用到三种电容，即输入电容 C_{iss} 、输出电容 C_{oss} 和反向传输电容 C_{rss} 。其与寄生电容关系如下：

$$C_{iss} = C_{gs} + C_{gd} \tag{1}$$

$$C_{oss} = C_{ds} + C_{gd} \tag{2}$$

$$C_{rss} = C_{gd} \tag{3}$$

其中： C_{gd} 也叫米勒电容。

2.4 振荡条件

振荡是一种器件自身在没有外部电源提供振荡能量的情况下自身的电压和电流产生振动的一种现象。

电路产生振荡必须具备以下两个条件：

① 相位条件: 从输出到输入的反馈信号同相, 即正反馈线路。

② 幅度条件: 线路中无源元件造成的损耗低于放大器的增益, 即 $Re(AH) \geq 1$, A 是放大电路增益, H 是反馈网络反馈系数。

即当电路有正反馈并且提供增益足以补偿能量损耗时, 即会发生振荡现象。

2.5 MOSFET 开关应用时寄生振荡

当功率 MOSFET 处于稳态或者关态时, 因为跨导 g_m 变成 0 或者非常小, 不足以发生寄生振荡。

当 MOSFET 工作在线性模式时, 存在很大的传输跨导 g_m 和寄生电容, 因此, 其与线电感和其他杂散电感(包括栅、源、漏之间的电感和内部外部连接线的电感等)可能会形成正反馈线路, 当回路增益为 1 或者更大时, MOSFET 即会进入寄生振荡模式。

MOSFET 器件工作电路的等效线路图如图 7 所示。其中 L_{s1} 、 L_{s2} 是电源与地之间的寄生电感, C_3 为等效电容。在寄生振荡频率下, C_3 的阻抗很小, 可以认为是短路, 此时产生寄生振荡的线路等效图如图 8 所示。

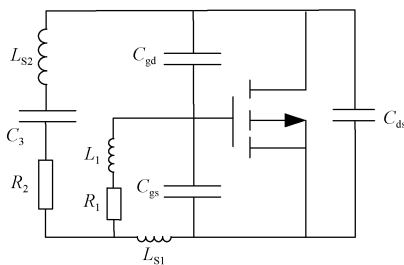


图 7 等效线路图

Fig. 7 Equivalent circuit diagram

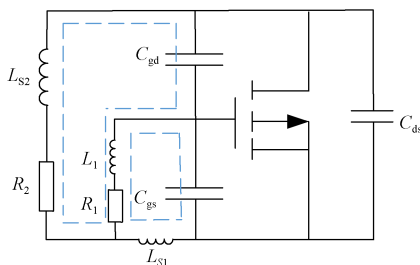


图 8 寄生振荡频率下的等效线路图

Fig. 8 Equivalent circuit diagram at the parasitic oscillation frequency

当 L_{s1} 比 L_{s2} 大时, 栅极等效于连接到漏极而不是源极, 此时可等效成图 9 所示。

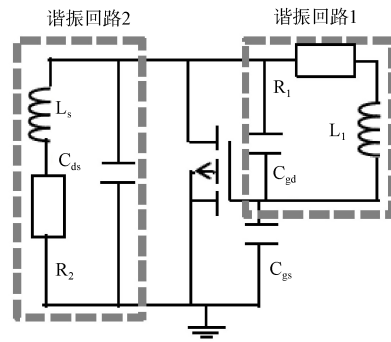


图 9 等效线路

Fig. 9 Equivalent circuit diagram

谐振线路 1 由 L_1 和 C_{gd} 组成, 在谐振频率下呈感性; 谐振线路 2 由 C_{ds} 和 L_s 组成, 在谐振频率下呈容性。因此, 图 9 的线路可以再次等效, 会形成考毕兹振荡器(Colpitts Oscillator), 如图 10 所示。

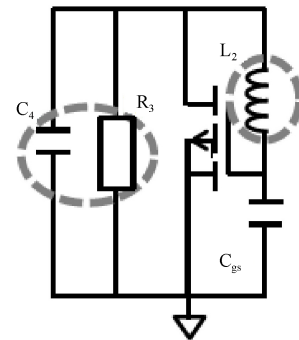


图 10 谐振频率下的等效线路

Fig. 10 Equivalent circuit at the resonant frequency

当形成考毕兹振荡器, 回路增益为 1 或者更大时, 线路即会进入自激振荡, 即自激振荡条件为:

$$g_m \cdot R_3 \cdot C_4 / C_{gs} \geq 1$$

即当 $g_m \geq C_{gs} / (C_4 \times R_3)$ 时, 会发生振荡。其中 C_4 实际上就是漏源电容 C_{ds} , 替代后即为 $g_m \geq C_{gs} / (C_{ds} \times R_3)$, 当满足这个条件时, 会发生寄生振荡。需要注意的是, g_m 可能会随负载的变化而变化, 栅极电压不变, 漏极电流变化时, g_m 会变化, 进而导致振荡幅度也会改变。

3 影响分析

3.1 不同类型阻抗对寄生振荡的影响

通过对寄生振荡产生的机理分析, 当满足 $g_m \geq C_{gs} / (C_{ds} \times R_3)$ 时, 会发生寄生振荡, 其中 C_{gs} / C_{ds} 是器件本身的固有寄生特性, 可以认为是恒定值。器件的跨导 $g_m = \Delta I_D / \Delta V_{gs}$, 漏极电流的大小对跨导影

响巨大,直接影响着是否满足振荡条件。当 g_m 恒定时,减小负载电阻 R_3 会抑制振荡情况,但是减小 R_3 会增大负载电流,从而引起 g_m 增大,并且 g_m 增大的影响要大于 R_3 减小的影响,从而满足振荡条件。

当负载阻抗为阻性时,负载电流在负载回路中瞬态变化,负载电流越大,跨导越大,更容易产生寄生振荡。实测结果表明,当电源电压范围为25V~31V,负载电阻15 Ω 时,P沟MOSFET未发生振荡引起无法开启的现象,按照电源电压最大值31V计算,当负载电流小于2.06A时不会发生振荡引起无法开启的现象。

当负载阻抗为感性时,由于感性负载的特性,负载电流会在负载回路中缓慢变化,在MOSFET充电过程中,漏极电流的缓慢增大会使MOSFET器件跨导缓慢增大,不容易达到寄生振荡条件,因此负载等效电感越大越不易发生寄生振荡。使用阻抗为12 $\Omega \pm 0.5\Omega$,电感值为10mH~30mH的负载进行测试,上电过程以及整个开启时间波形均不存在振荡,实测结果也符合上述分析。

3.2 改善寄生振荡的措施

振荡对器件本身的影响主要表现在栅源电压的振荡对器件功能和可靠性的影响。当栅源电压始终小于器件栅源电压额定值时,器件使用是安全的。若振荡发生时栅源电压超过额定值,即可能引起器件可靠性降低,严重的过压可能会引起器件失效。

根据上述分析,在其他条件不变的情况下,若使 g_m 减小,则可降低或避免器件开启过程发生振荡现象的可能性,即在器件栅极串联一只阻值约为20 Ω 的电阻,在器件开启过程中可有效降低 V_{GS} 变化速率,从而使 g_m 变小,避免器件产生振荡。同时,为使P沟MOSFET器件振荡发生时栅源电压始终低于额定值,可在器件的栅源端增加钳位二极管BWC111,以保证即使发生振荡也不会对器件栅极造成损伤。具体电路如图11所示。

4 结论

针对P沟MOSFET负载电流大于2.69A开启时发生电压振荡甚至不能正常工作的现象,进行了机理分析。发现寄生振荡产生的主要原因是器件自身寄生参数与外围线路参数失配。外部负载电感越小,负载越重,越容易发生振荡。为避免这

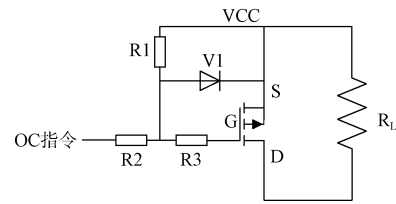


图11 电路优化设计方案

Fig. 11 Circuit optimization design scheme

一现象的发生,提出了在器件栅极串联一只适当阻值的电阻降低 V_{GS} 变化速率,以破坏开启振荡发生的条件,同时在栅源电极增加钳位二极管避免栅源电压 V_{GS} 高于最大额定值,以保证电路工作安全性和长期工作可靠性。

参考文献

- [1] 盛况,任娜,徐弘毅.碳化硅功率器件技术综述与展望[J].中国电机工程学报,2020,40(6):1741-1753.
SHENG Kuang, REN Na, XU Hongyi. A recent review on silicon carbide power devices technologies[J]. Proceedings of the CSEE, 2020, 40(6): 1741-1753.
- [2] SATHIK M H M, POU J, PRASANTH S, et al. Comparison of IGBT junction temperature measurement and estimation methods: A review[C]//2017 Asian Conference on Energy, Power and Transportation Electrification(ACEPT). 2017: 1-8.
- [3] LIU Q, WANG S, BAISDEN A C, et al. EMI suppression in voltage source converters by utilizing DC-link decoupling capacitors[J]. IEEE Transactions on Power Electronics, 2007, 22(4): 1417.
- [4] BAKER N, LISERRE M, DUPONT L, et al. Improved reliability of power modules: A review of online junction temperature measurement methods[J]. IEEE Industrial Electronics Magazine, 2014, 8(3): 17-27.
- [5] 朱圣杰.中小功率开关电源的浪涌电流抑制及辅助电源研究[D].苏州:苏州大学,2015.
ZHU Shengjie. Study of inrush current limitation and auxiliary power control system for small and medium-power power supply[D]. Suzhou: Suzhou University, 2015.
- [6] 祝冲冲,王祥,罗皓泽,等.基于热敏感电参数法的大容量IGBT模块动态结温在线检测研究[J].中国电机工程学报,2017,37(9):2686-2694.
ZHU Chongchong, WANG Xiang, LUO Haoze, et al. Dynamical junction temperature online extraction with thermal sensitive electrical parameters for high power IGBT modules[J]. Proceedings of the CSEE, 2017, 37(9): 2686-2694.

- [7] 姜东升, 邱羽玲. 基于 MOSFET 器件的开机浪涌电流抑制电路设计[J]. 电源技术, 2019, 43(7): 1216-1218.
JIANG Dongsheng, QIU Yuling. Design of suppression circuit for inrush current based on MOSFET[J]. Chinese Journal of Power Source, 2019, 43(7): 1216-1218.
- [8] STELLA F, PELLEGRINO G, ARMANDO E, et al. Online junction temperature estimation of SiC power MOSFETs through on-state voltage mapping[J]. IEEE Transaction on Industry Applications, 2018, 54(4): 3453-3462.
- [9] MOCEVIC S, MITROVIC V, WANG J, et al. Gate-driver integrated junction temperature estimation of SiC MOSFET modules[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2021, 10(5): 4965-4980.
- [10] 邱燕, 王斌, 黎颖. 一种机载电源浪涌电流抑制电路的设计与分析[J]. 航空电子技术, 2020, 51(2): 60-64.
QIU Yan, WANG Bin, LI Ying. Design and analysis of the circuit for airborne suppressing inrush current[J]. Avionics Technology, 2020, 51(2): 60-64.
- [11] JIANG X, WANG J, YU H, et al. Online junction temperature measurement for SiC MOSFET based on dynamic threshold voltage extraction[J]. IEEE Transaction on Power Electronics, 2020, 36(4): 3757-3768.
- [12] 张擎昊, 张品佳. 一种基于门极电压阈值检测的 SiC MOSFET 结温在线监测方法[J]. 中国电机工程学报, 2020, 40(18): 5742-5750.
ZHANG Qinghao, ZHANG Pinjia. A novel online method for monitoring the junction temperature of SiC MOSFET based on threshold voltage[J]. Proceedings of the CSEE, 2020, 40(18): 5742-5750.
- [13] YANG H C, SIMANJORANG R, SEE K Y. A method for junction temperature estimation utilizing turn-on saturation current for SiC MOSFET[C]//2018 International Power Electronics Conference. 2018: 2296-2300.
- [14] NI Z, ZHENG S, CHINTHAVALI M S, et al. Investigation of dynamic temperature-sensitive electrical parameters for medium-voltage SiC and Si devices[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2021, 9(5): 6408-6423.
- [15] 比林斯, 莫瑞. 精通开关电源设计[M]. 3版. 张占松, 汪仁煌, 谢丽萍, 等, 译. 北京: 人民邮电出版社, 2016.
- [16] CHENG S, HU Y, XIANG C, et al. An online condition monitor method for IGBT independent of collector current[J]. IEEE Transaction on Transportation Electrification, 2022, 8(4): 4607-4621.
- [17] ZHANG Z, DYER J, WU X, et al. Online junction temperature monitoring using intelligent gate drive for SiC power devices[J]. IEEE Transaction on Power Electronics, 2018, 34(8): 7922-7932.
- [18] NEAMEN D, SHEDD W, BUCHANAN B. Permanent ionizing radiation effects in dielectrically bounded field effect transistors[J]. IEEE Transactions on Nuclear Science, 2007, 20(6): 158-165.
- [19] ZHANG Z, ZHANG W, WANG F, et al. Analysis of the switching speed limitation of wide band-gap devices in a phase-leg configuration[C]//2012 IEEE Energy Conversion Congress and Exposition. 2012: 3950-3955.
- [20] CHEN H, JI B, PICKERT V, et al. Real-time temperature estimation for power MOSFETs considering thermal aging effects[J]. IEEE Transaction on Device and Materials Reliability, 2013, 14(1): 220-228.
- [21] HORIGUCHI T, KINOUCI S I, NAKAYAMA Y, et al. A short circuit protection method based on a gate charge characteristic [C]// IEEE IPEC ECCE-ASIA. Hiroshima, Japan. 2014.
- [22] SUNDARAMOORTHY V, BIANDA E, BLOCH R, et al. Online estimation of IGBT junction temperature (T_j) using gate-emitter voltage (V_{ge}) at turn-off [C]// 15th EPE. Lille, France. 2013: 1-10.
- [23] ZHANG X Y, CHEN M, ZHU N, et al. A self-adaptive blanking circuit for IGBT short-circuit protection based on VCE measurement [C]// IEEE ECCE. Montreal, QC, Canada. 2015.
- [24] XIE X, YANG Z, DENG M, et al. P-Edge NMOSFET for improving TID tolerance[J]. IEEE Transactions on Device and Materials Reliability, 2019, 19(1): 242-244.
- [25] KLUG R D, KLAASSEN N. High power medium voltage drives-innovations, portfolio, trends[C]//2005 European Conference on Power Electronics and Applications. IEEE, 2006.

[作者简介]

- 纪丙华 1992年生, 硕士, 工程师。
陆灵君 1984年生, 硕士, 高级工程师。
王志国 1991年生, 硕士, 工程师。
刘胜阳 1991年生, 硕士, 工程师。

(本文编辑: 杨秀丽)