

# Ka 频段小型化超宽带变频组件设计

卢伊伶, 刘德喜, 祝大龙, 张志刚, 黄瀚泽  
(北京遥测技术研究所 北京 100076)

**摘要:** 本文设计了一种 Ka 频段小型化超宽带变频组件, 通过将先进封装技术在 Ka 频段的应用结合创新性设计, 实现了宽带变频组件微型化的技术突破。文中采用球栅阵列 (Ball Grid Array, BGA) 三维封装实现多芯片集成, 设计了一种 Ka 频段多节波长变换器补偿电路, 在 32~38 GHz 频带内成功实现了 Ka 频段射频信号的 BGA 垂直传输, 提高了封装集成度。同时, 针对三维封装模块之间的高隔离互连需求, 设计了一种高性能 3D 基片集成传输结构, 对形成的长距离类同轴转接结构采用分级补偿设计, 既保证了传输性能, 又使得互联结构平面尺寸减小 70% 的同时, 线间隔高度提升 30 dB 以上。变频组件通过实际测试, 结果表明技术指标与设计结果基本相符, 为先进封装技术在超宽带毫米波频段的应用提供了重要的指导和借鉴。

**关键词:** 三维封装; 3D 基片集成传输结构; 多节波长变换器; 分级补偿

**中图分类号:** TN773; TN4 **文献标志码:** A **文章编号:** 2095-1000(2025)04-0074-10

**DOI:** 10.12347/j.ycyk.20241210008 **CSTR:** 32406.14.ycyk.20241210008

**引用格式:** 卢伊伶, 刘德喜, 祝大龙, 等. Ka 频段小型化超宽带变频组件设计[J]. 遥测遥控, 2025, 46(4): 74-83.

## Design of Miniature UWB Frequency Conversion Module in Ka-Band

LU Yiling, LIU Dexi, ZHU Dalong, ZHANG Zhigang, HUANG Hanze  
(Beijing Research Institute of Telemetry, Beijing 100076, China)

**Abstract:** This paper designs a miniaturized ultra-wideband variable frequency converter for the Ka -band and focuses on breaking through key technologies for advanced packaging for the Ka-band. In this paper, a ball grid array(BGA) three-dimensional packaging technique is used to achieve multi-chip integration, and a multi-channel wavelength converter compensation circuit for Ka-band is designed, and the vertical transmission of Ka frequency radio signals by BGA within the 32 to 38 GHz band is successfully achieved, further improving the integration of the packaging. A high performance 3D substrate-integrated transmission structure is designed to meet the need of high isolation for interconnection between 3D package modules. For the long-distance coaxial transmission structure, a hierarchical compensation design is adopted to ensure the transmission performance, the plane size of the interconnection structure is reduced by 70% and the inter-line isolation is increased by more than 30 dB. The test results show that the technical specifications of the frequency conversion module are basically consistent with the design results, which provides important guidance and reference for the application of advanced packaging technology in ultra-wideband millimeter wave band.

**Keywords:** BGA three-dimensional packaging; 3D substrate integrated transmission structure; Multi-channel wavelength converter; Hierarchical compensation

**Citation:** LU Yiling, LIU Dexi, ZHU Dalong, et al. Design of Miniature UWB Frequency Conversion Module in Ka-Band[J]. Journal of Telemetry, Tracking and Command, 2025, 46(4): 74-83.

## 0 引言

Ka 频段超宽带变频组件是电子战及宽带有源相控阵雷达中的重要部件, 主要实现 Ka 频段目标信号与中频信号的上下变频功能。传统 Ka 频段变

频组件采用多芯片组装(Multi-chip Module, MCM)技术<sup>[1]</sup>, 其体积和重量均难以满足当前小型化、轻量化需求。随着微波领域先进封装技术的发展, 可采用低温共烧陶瓷 (LTCC) 技术、毛纽扣弹性连接技术或 BGA(Ball Grid Array, 球栅阵列封装)烧

焊技术等实现其小型化设计。文献[2]中提出的毫米波收发组件系统级封装采用低温共烧陶瓷工艺的多层介质板技术,通过可伐合金围框形成对组件的电磁屏蔽以及密封保护,但其小型化程度有限,且装配工艺流程复杂。文献[3]提出了一种在模组底面同时设计弹性互连接口和芯片封装腔的集成架构,选用毛纽扣作为对外互连接口,但其装配需要复杂的支撑装置辅助,增加了设计复杂性。此外,硅基堆叠技术、系统级芯片 SoC 技术等也是实现变频组件小型化的重要途径,但由于其较强的定制性也没有形成主流应用。BGA封装互连技术是以锡球阵列取代引线框架的封装工艺,具有组装密度高、传输特性好、散热面积大、工艺成熟的特点,尤其对于射频领域电磁屏蔽性能极其优异<sup>[4]</sup>。

本文采用 BGA 三维封装设计技术研制了一款 Ka 频段宽带变频组件,通过 BGA 实现多层基板与芯片电路的三维堆叠<sup>[5,6]</sup>,并设计了一种 Ka 频段多节阻抗变换器补偿电路,实现 BGA 锡球对 Ka 频段信号的高性能垂直传输,提高了 Ka 频段芯片电路的集成度。由于变频组件微型化和集成度的提升,传输线间距急剧减小,电磁场能量密度增加,尤其在微波毫米波频段,必然加剧通道间串扰<sup>[7]</sup>。

为提高变频组件中各功能模块互连传输线的隔离度,本文设计了一款基于基片集成同轴互连(Substrate Integrated Coaxial Line, SICL)的 3D 基片集成屏蔽传输结构,兼具传统平面集成互连的易集成与同轴线的宽频带、低损耗、高隔离度的优点,实现了小型化变频组件传输线高屏蔽性能<sup>[8,9]</sup>。基于以上两项关键技术设计的 Ka 频段小型化变频组件,相比其他集成方式的同类产品,功能密度显著提升。

## 1 方案设计

本文所设计的 Ka 频段小型化超宽带变频组件频率覆盖 32~38 GHz,为收发一体机,采用分时工作模式,具备上下变频功能、检波功能及宽带本振调谐功能,用于连接前端宽带天线与后端的信号处理器。组件原理框图如图 1 所示,主要由 Ka 频段混频模块、中频混频模块、本振一及本振二组成。当工作于接收状态时,组件接收天线送入的 Ka 频段信号,经两次混频下变频至中频,由数控衰减器保证接收动态,此时发射链路不工作。发射状态时,组件将中频信号上变频至 Ka 频段。接收链路不工作。

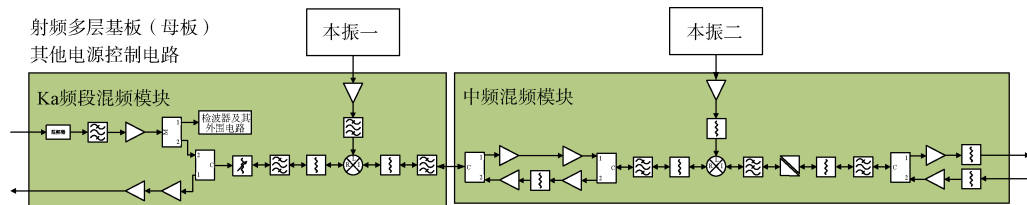


图1 变频组件原理框图

Fig. 1 Block diagram of frequency conversion module

组件内部的 Ka 频段混频模块和中频混频模块采用 BGA 三维封装技术,通过将多个芯片电路集成在三维堆叠管壳中,形成具有独立屏蔽结构的高度集成功能模块。这些模块通过表贴工艺安装在多层基板上,实现射频信号与控制信号的高效互连<sup>[10]</sup>。图 2 展示了该组件的组成示意图。

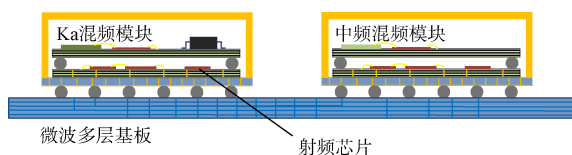


图2 变频组件示意图

Fig. 2 Schematic diagram of frequency conversion module

## 2 关键技术设计与仿真分析

### 2.1 Ka 频段 BGA 垂直互连

在多芯片 3D-SIP 中,构建三维立体结构的关键是如何实现平面电路间的垂直互连。在毫米波频段,信号对传输路径的性能要求比较高,要求在整个传输路径保持良好的抗阻匹配。然而,垂直互连技术对微波毫米波信号的性能影响显著;当采用 BGA 锡球实现两层基板的垂直互连时,通过优化锡球尺寸、数量及其与传输线相连的泪滴焊盘形状,可在 Ku 频段内端口驻波优于 -20 dB、传输损耗低于 0.3 dB 的性能<sup>[11]</sup>。但在 Ka 频段,垂

直传输结构性能急剧下降, 需要采取有效的互连补偿电路实现 Ka 频段射频信号高性能的垂直传输。

### 2.1.1 垂直传输原理

本文所设计的垂直互连结构如图 3 所示, 图中标注了 Ka 频段射频信号的传输路径, 从图中看出该结构主要包括三个部分: 第一部分是上层基板的板间类同轴转共面波导(Coplannair Waveguide, CPW)平面传输, 第二部分是 BGA 垂直互连部分, 第三部分是下层基板的 CPW 平面带线传输。

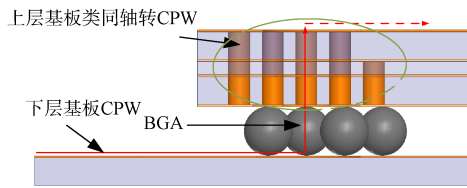


图 3 垂直互连结构

Fig. 3 Vertical interconnection structure

第一部分板间类同轴可等效为同轴传输线进行分析。该结构以连接上下层信号的板间通孔作为传输内导体, 外围布置的多个接地通孔构成屏蔽层。根据同轴传输线理论, 类同轴垂直转换结构尺寸可以应用同轴线的特性阻抗公式求得:

$$Z_0 = \frac{60}{\sqrt{\epsilon_r}} \ln \frac{D_1}{D_i} \quad (1)$$

$$D_1 = D_i \times e^{\frac{Z_0 \sqrt{\epsilon_r}}{60}} \quad (2)$$

其中,  $D_1$  为通孔屏蔽层直径,  $D_i$  为内导体直径。可以通过调整  $D_1$  和  $D_i$  的尺寸, 以及接地孔的数量, 来获得  $50 \Omega$  阻抗, 从而得到最佳传输特性。本文选用损耗角正切为  $0.005@40 \text{ GHz}$ 、介电常数为 3.6 的 M6 HDI 板, 工艺结构为芯板层积式。信号传输通孔直径采用  $0.12 \text{ mm}$ , 由公式(2)计算得到  $D_1$  为  $1.2 \text{ mm}$ , 外围屏蔽通孔直径也为  $0.12 \text{ mm}$ , 数量选取 6 个。

第二部分 BGA 垂直互连部分, 这里通过 BGA 锡球连接上下基板的信号传输, 此时的锡球等效于一只大电感。假设该段焊球增加的电感为  $\Delta L$ , 若锡球两端传输线理想的特性阻抗是:

$$Z_c = \sqrt{L/C} \quad (3)$$

引入锡球后特征阻抗变为:

$$Z_{\text{球}} = \sqrt{\frac{L}{C_0}} = \sqrt{\frac{L_0 + \Delta L}{C_0}} \quad (4)$$

阻抗的失配必然引起驻波和传输性能的恶化, 因此需要在设计中引入补偿电容, 使传输路径上的特性阻抗良好匹配。本文在锡球焊盘四周铺设接地面, 并在锡球周围加装一圈同样尺寸的接地锡球, 通过调整锡球尺寸、接地锡球与中间锡球距离大小及接地面与中间锡球焊盘距离引入电容效应, 都可以不同程度上达到阻抗匹配的效果<sup>[12]</sup>。此外, 需要通过电磁场仿真软件 HFSS, 在  $30\sim 40 \text{ GHz}$  宽带范围内对传输结构进行仿真分析, 以确定补偿结构的具体构成和优化尺寸。

### 2.1.2 仿真分析

BGA 三维封装壳体采用 HTCC(高温共烧陶瓷)陶瓷底座及可伐合金金属框架作为屏蔽结构, 封装内部包含 HDI(High Density Interconnect, 高密度互连)板、功能芯片电路及互连金丝。HTCC 陶瓷底座实现封装内部与外部电路的互联, 底层 HDI 板焊接于陶瓷底座并装配射频芯片电路, 陶瓷底座内部射频焊盘通过金丝键合的方式与底层 HDI 板或芯片互连, 形成平面传输结构。上层 HDI 板通过 BGA 锡球焊接在底层 HDI 板上, 实现支撑及信号传输的作用, 目前较多为传输电源和控制信号, 本文主要论述连接上下两层 HDI 板的 BGA 锡球(内部垂直互连)在 Ka 频段的传输性能补偿设计。

仿真中首先根据实际进行基本传输结构的建模, 上层基板为 4 层 M6 HDI 板, 厚度为  $0.58 \text{ mm}$ , 采用芯板积层式结构, 中间为覆铜板, 两边叠层。下层基板与上层基板结构相同, 仿真重点针对下层基板上表面的 CPW 平面传输带线进行补偿电路设计, 并在建模中体现两层基板堆叠结构, 其中上下基板间以 BGA 互连。根据前文分析, 该垂直互连结构的关键在于中间 BGA 锡球部分的阻抗匹配。理论上, 锡球的尺寸越小, 其寄生参数效应过低, 传输特性越优; 但考虑中间芯片厚度及键合金丝的高度, 以及叠层装配可靠性, 锡球直径不宜过小, 文中选用直径为  $0.45 \text{ mm}$  的高铅锡球。模型顶面透视图如图 4 所示, 模型选取图中标注的  $R$  和  $d$  两个变量进行扫描, 对 BGA 锡球进行阻抗匹配仿真, 其中  $d$  为下层基板上表面接地面开孔半径,  $R$  为外圈接地锡球屏蔽结构半径, 得到端口驻波仿真结果如图 5 所示。

仿真结果表明: 这两个重要参数的数值变化, 在  $35 \text{ GHz}$  以下会优化驻波性能, 但对  $35 \text{ GHz}$  以上的性能影响很小。当  $d$  为  $0.5 \text{ mm}$ ,  $R$  为  $0.7 \text{ mm}$  时,

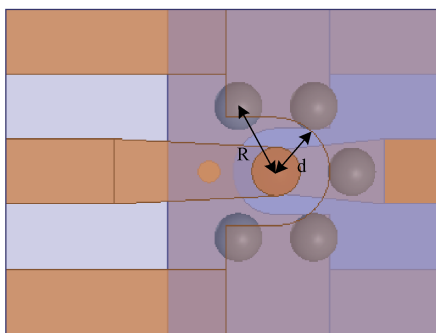


图4 顶面透视图

Fig. 4 Top perspective

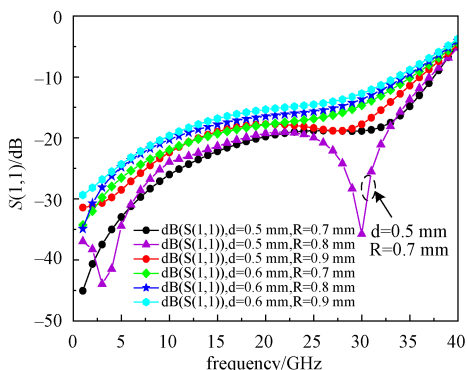


图5 参数扫描仿真结果

Fig. 5 Parameter scanning simulation results

传输性能最好，需要继续优化35~40 GHz的传输性能。本文在下基板的CPW平面传输带线上设计了一种Ka频段多节波长变换器补偿电路，基于四分之一波长变换器设计技术，根据不同枝节的特征变换实现更宽频率范围的匹配。由于尺寸体积的限制，在这里考虑利用四分之一波长线对复数阻抗的负载进行匹配，这时应该把四分之一波长传输线接在主传输线的一个特殊位置上，即从该位

置上朝负载看去输入阻抗应该是纯电阻性的，显然这个位置就是电压幅值的节点或腹点，但受体积限制，此处负载处并联一段长度合适的短路支线，用以改变负载中的电抗成分，再利用四分之一波长线匹配原理来确定其特性阻抗<sup>[13,14]</sup>。对变换器的具体尺寸使用HFSS仿真软件进行参数扫描及优化，最终三维模型及优化后的尺寸如图6所示。

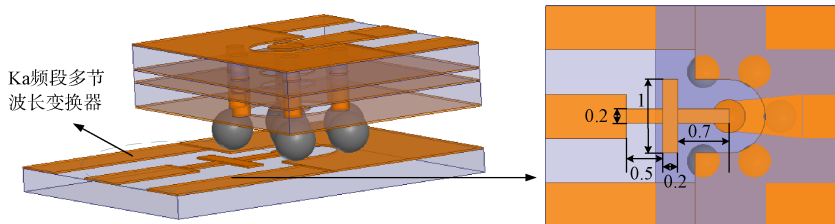


图6 Ka频段多节波长变换器

Fig. 6 Ka-band multistage wavelength converter

图7为接入Ka频段多节波长变换器补偿电路前后的垂直互连结构S11仿真结果。结果显示：在30~40 GHz带内，S11驻波优于18 dB，得到显著优化。此时S21插损小于0.38 dB。

### 2.2 基于3D基片集成传输结构的多层基板设计

随着系统的微型化，电路特征尺寸显著缩小，传输线间距大幅减小，电磁场能量密度增加，这必然加剧信号间串扰，对电路整体性能的影响变得更为显著。在毫米波频段，问题更加严重。在超宽带混频电路设计中，本振信号需要输出较高的电平以驱动混频器工作，而高度集成的板间传输线，会产生大量的组合频率及交调信号。本文提出了一种新型3D基片集成传输结构，当用以传输本振信号时可以将其与有用信号有效隔离，提

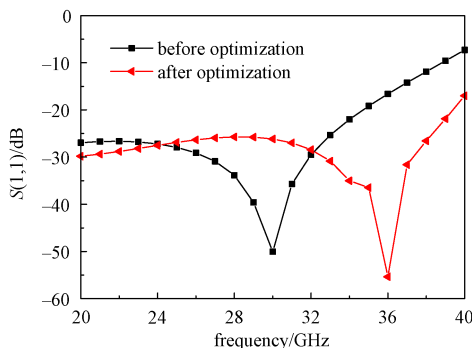


图7 垂直互连结构传输特性曲线

Fig. 7 Transmission characteristic curves of vertical interconnection structures

高组件的杂散抑制特性。

#### 2.2.1 基本结构

文中3D基片集成传输结构采用SICL作为基

本结构是一种新型互连结构,可看作集成在多层基板上的同轴电缆,与同轴传输结构一样,由外导体、内导体和介质层三个部分组成<sup>[15]</sup>,如图 8 所示。基片集成同轴互连的外导体由多层板内部两层金属以及左右两列金属化通孔构成;内导体设计为带状线;介质即多层板介质,位于内外导体之间。SICL 结构为双导体结构,传输主模为 TEM(Transverse Electromagnetic Mode, 模电磁模)模,单模工作带宽从直流开始,到第一阶高次模 TE<sub>10</sub> 模的截止频率为止,该截止频率的计算公式为<sup>[16]</sup>:

$$f_{TE10} = \frac{c}{2\sqrt{\epsilon_r}} \left( a - \frac{d^2}{0.95s} \right)^{-1} \quad (5)$$

其中  $c$  是真空中光速,  $\epsilon_r$  是基片的相对介电常数,  $a$  是外导体宽度(两排过孔的间距),  $b$  是内导体宽度,  $d$  是通孔直径,  $s$  是通孔间距,  $h$  是内导体

$$C_0 = 2 \int_0^{d/2} \left\{ \delta_1 + \delta_2 \log \left[ 1 + \coth \left( \frac{\pi \left( \frac{a-b}{2} - \sqrt{x(d-x)} \right)}{2h} \right) \right] \right\} dx + 4\epsilon_0 \left( \frac{b}{2h} + 0.44 \right) (s-d) \quad (7)$$

其中,

$$\delta_1 = \frac{2\epsilon_0 b}{h} \quad (8)$$

$$\delta_2 = \frac{8\epsilon_0}{\pi} \quad (9)$$

实际应用中,需要设计一种转接结构将内导体从多层基板中引出至表面<sup>[19]</sup>,进行测试或与封装器件互连,可通过电磁仿真,结合加工工艺,调整基片集成同轴互连及其转接结构的尺寸参数,获得所需特性阻抗,实现信号的高性能传输。

### 2.2.2 3D 基片集成传输结构设计与过渡结构仿真分析

本文中多层基板是连接 BGA 封装功能模块的

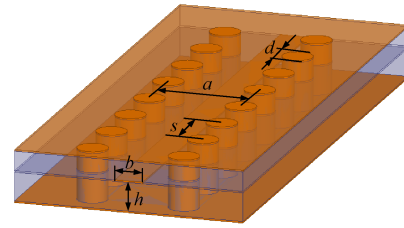


图 8 基片集成同轴互连结构

Fig. 8 Substrate integrated coaxial interconnect structure

下表面与下层金属的距离。基片集成同轴互连可看作是矩形同轴线与带状线的周期性级联结构。因此,可以分段计算矩形同轴线和带状线的分布电容,再积分得到基片集成同轴互连的分布电容,最后得到其特性阻抗<sup>[17,18]</sup>为:

$$Z_{SICL} = \frac{s\epsilon_r}{cC_0} \quad (6)$$

其中  $C_0$  为基片集成同轴互连的电容:

唯一载体,通过板间传输线实现功能模块间的信号互连。文中的 3D 基片集成传输结构由两路 SICL、类同轴转接结构及中间接地层组成。两路 SICL 集成在多层基板中,采用堆叠排布实现两路信号传输,每路通道保留独立的金属化通孔阵列外导体结构,采用板间类同轴结构作为转接结构,将传输信号的内导体与外部 BGA 封装焊盘相连接,通过多层基板中间金属接地层形成物理隔离。多层基板设计为 8 层板结构:第 1~3 层与第 6~8 层分别构成两路 SICL。布局设计时,将下层 SICL 传输一路本振信号,有利于杂散抑制;第 4 层、第 5 层为供电及控制信号传输层,同时作为两路 SICL 的隔离层,结构分布示意图如图 9 所示。

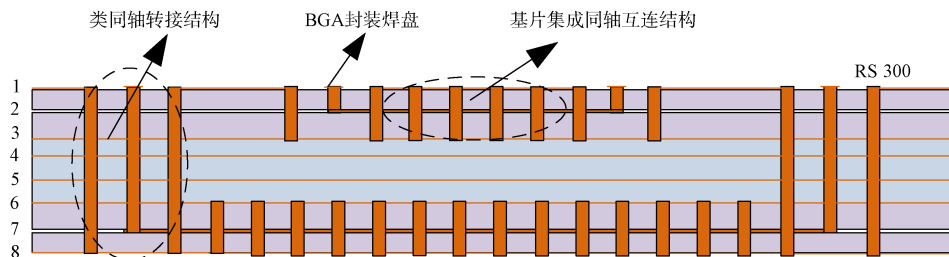


图 9 3D 基片集成传输结构

Fig. 9 3D substrate integrated transfer structure

类同轴转接结构可以看作多层基板内部的垂直同轴线，其内导体与 SICL 带状线相连，信号孔周围一圈接地通孔作为外导体<sup>[20,21]</sup>。从图 9 可以看到，当 BGA 封装焊盘布于基板同一侧时，位于下层 SICL 的类同轴转接结构较长，其长度几乎与多层基板厚度相当，这种长距离同轴互连结构带入的电感效应，在射频频段影响较大，基板内部多层不连续结构也会带来更多的寄生效应。为优化长距离同轴互连结构的特性阻抗匹配设计，本研究采用 HFSS 电磁仿真软件进行优化补偿设计。

多层基板选用介电常数为 2.94、损耗角正切 0.001 的 RS300 作为基材，基板总厚度 2 mm，共 8 层。每个 SICL 的上下介质层分别为 0.254 mm 和 0.374 mm，图 10 为底层 SICL 一端到表层 BGA 焊盘的传输结构模型，从图 9 中可以看出，模型由 SICL 及类同轴转接结构组成，类同轴转接结构中心通孔穿过基板内部 5 层接地面，四周长金属化通孔形成屏蔽外导体，金属通孔在考虑工艺可实现性的前提下尽量缩小，本文选取直径 0.2 mm，集成同轴互连结构中的带状线与中心通孔采取水滴结构过渡，水滴结构半径 0.18 mm，两边短金属化通孔与上下金属层组成了屏蔽层，表层 BGA 焊盘尺寸考虑焊接可靠性，由锡球直径确定，选取焊盘直径 0.45 mm，接地面孔洞直径 0.8 mm，图 11 为该结构侧视图，展示了其层间关系。

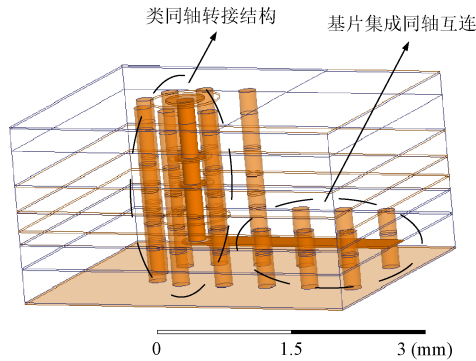


图 10 类同轴转接结构分级补偿仿真模型  
Fig. 10 Simulation model of hierarchical compensation for coaxial transfer structure

仿真对类同轴过渡结构进行了层间分级补偿设计，即选取其穿过的两层接地面进行双重补偿，局部扩大中心通孔圆形孔盘尺寸，调整四周接地面开孔直径，选取第 5 层接地面和第 6 层接地面进行补偿设计，俯视图如图 12 所示，图中示意出  $r_s$

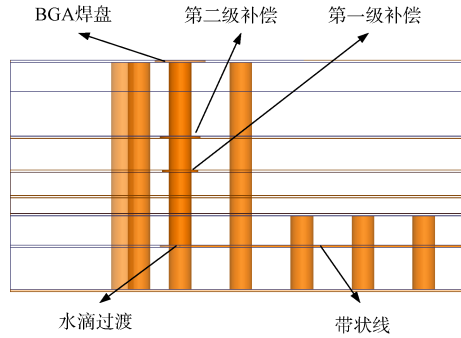


图 11 传输结构侧视图  
Fig. 11 Side view of transmission structure

为垂直类同轴过渡结构外导体半径， $d_{p1}$  为中间第 1 层接地面补偿孔盘直径， $d_{a1}$  为第 1 层接地面开孔直径， $d_{p2}$  为中间第 2 层接地面补偿孔盘直径， $d_{a2}$  为第 2 层接地面开孔直径。

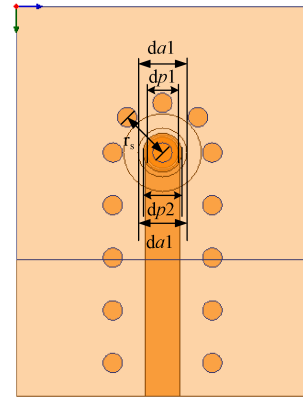


图 12 传输结构俯视图  
Fig. 12 Top view of transmission structure

通过上述仿真补偿设计，最终得到集成了长距离类同轴转接结构的 SICL 特征尺寸，具体参数见表 1、表 2。底层基片集成同轴互连传输结构用于本振信号传输，工作在频率范围为 15~20 GHz。图 13 为优化前和优化后的仿真结果比较，可以看出端口驻波性能得到显著改善，优化后传输结构在 10~25 GHz 带内传输损耗优于 -0.1 dB，回波损耗优于 20 dB。

### 2.2.3 3D 基片集成传输结构隔离仿真分析

本文对 3D 基片集成传输结构进行了隔离仿真分析，通过与双路平铺 CPW 及双路平铺 SICL 进行

表 1 基片集成同轴互连尺寸

Table 1 Substrate integrated coaxial interconnect dimensions

参数	$a$	$b$	$d$	$s$	$h$
取值(mm)	1	0.37	0.2	0.54	0.374

表2 类同轴转接结构尺寸

Table 2 Class coaxial transfer structure size

参数	$r_s$	$d_{p1}$	$d_{a1}$	$d_{p2}$	$d_{a2}$
取值(mm)	0.51	0.32	0.5	0.36	0.5

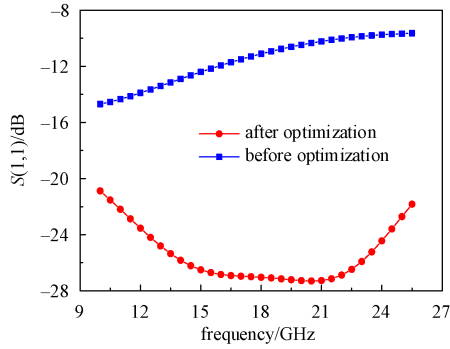


图 13 类同轴转接结构仿真结果

Fig. 13 Simulation results for class coaxial transfer structure

对比, 分析 3D 传输结构的隔离特性及尺寸优势。3D 基片集成传输结构在多层基板表面的 CPW 为半开放式, 相邻通道易产生耦合, 影响结果, 只对其中的 SICL 部分进行建模仿真, 图 14 给出了三种传输结构建模及侧视图, 由图中可见, 输入端口为 1、2, 输出端口为 3、4。

传输线的平铺结构通过拉大传输线间距与增加接地孔保证隔离特性, 但这种方式必然无法满足小型化需求。而多信号传输时采用 3D 传输结构分层设计, 利用中间大面积金属层实现屏蔽, 在保证高隔离效果的前提下更有利于小型化的实现。

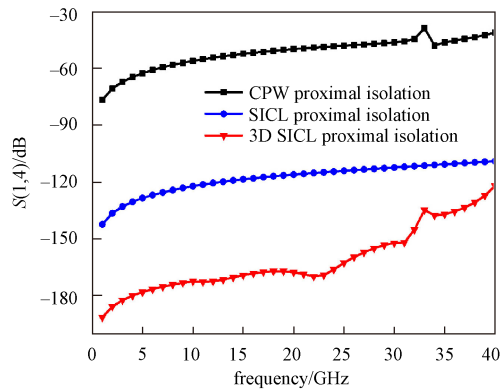
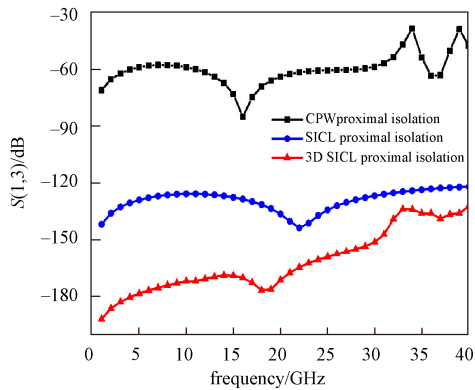


图 15 隔离仿真结果比较

Fig. 15 Comparison of isolation simulation results

### 2.2.4 SICL 与屏蔽带状线比较分析

带状线是将一定宽度的薄金属导体放置于两片具有一定距离的宽导体接地平面之间, 且在两个接地平面之间填充电介质形成的射频传输线,

支持 TEM 波。为了避免横向辐射, 在带状线两侧增加接地金属通孔, 形成屏蔽带状线, 可以将其想象成为一段“展平”的同轴线, 由于在结构上相似, 其与 SICL 不容易被明确区分。文中利用全

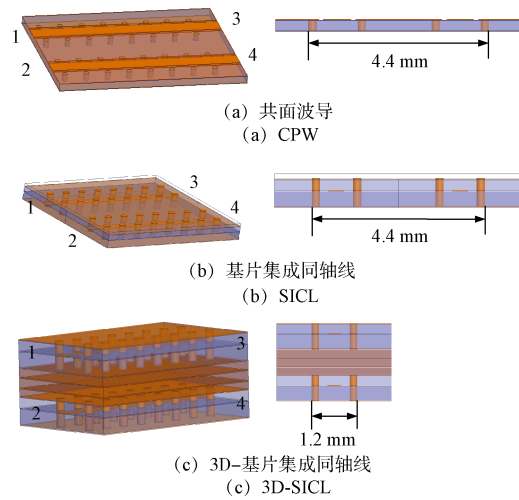


图 14 双通道传输结构模型及侧视图

Fig. 14 Two-channel transmission structure model and side view

如图 14(a)、(b)与(c)对比所示: 两种平铺传输结构的传输线尺寸在宽度方向均为 4.4 mm, 3D 传输结构在宽度方向为 1.2 mm, 3D 基片集成传输结构具有极大的体积优势。图 15 给出了这三种双通道互连的近端和远端耦合特性, (a)中为近端隔离仿真曲线, (b)中为远端隔离仿真曲线, 可见本文提出的 3D 基片集成传输结构隔离度性能与其他两种传输结构相比具有显著优势, 在 30 GHz 以下可优化 30 dB 以上, 有效解决了组件小型化与隔离特性之间的矛盾, 该设计更适用于小型化高性能射频微系统领域射频信号传输设计, 具有很高的推广价值。

波仿真软件HFSS仿真分析,通过电磁场分布的变化,区分两种传输线。

建模中基板选用介电常数为2.94、损耗角正切0.001的RS300基板,中间金属导体宽度0.36 mm,通过仿真观察三种状态的电场分布图,如图16所示。图16(a)为带状线电场分布图;图16(b)为两侧接地通孔阵列距离为1.6 mm时电场分布图,图中可以看到通孔阵列只起到对带状线传输信号的屏蔽作用,对其电磁场分布几乎没有影响;图16(c)为两侧接地通孔阵列距离为0.7 mm时电场分布图,此时通孔阵列不仅起到屏蔽作用,而且与上下接地平面一起构成同轴结构外导体,对电磁场分布产生很大的影响。

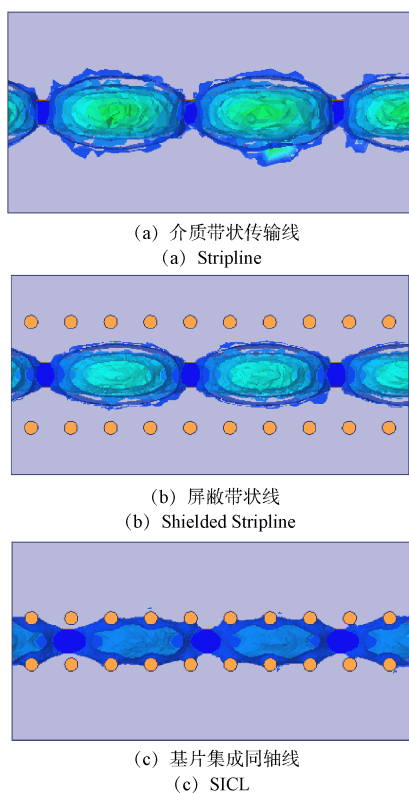


图16 电场分布图

Fig. 16 Electric field distribution

综上所述得到, SICL和屏蔽带状线是两种形式的传输结构,当内外导体宽度比小于1:3时为SICL,当内外导体宽度比大于1:3时为屏蔽带状线<sup>[22]</sup>。

### 3 设计实现及测试结果

本文Ka频段小型化变频组件重点针对提高产品集成度,实现Ka频段微小型化技术突破开展研

制,为收发分时的双通道上下变频组件,收发通道共用混频器、滤波器等双向芯片电路,采用超外差混频方案,将两级混频分布于两个功能模块中。采用BGA三维封装技术,内部芯片合理分层排布,以BGA锡球的形式作为对外输出接口。两个混频功能电路表贴于微波多层基板上,通过合理设计板间传输结构实现互连。变频组件实物外形如图17所示,整体体积为62 mm×33 mm×18 mm。测试中,对一本振进行跳频设置,全频带测试产品性能,实测得到的主要技术指标如表3。

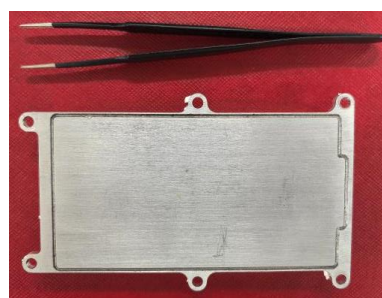


图17 变频组件实物图

Fig. 17 Physical diagram of frequency conversion module

表3 变频组件主要技术指标

Table 3 Main technical specifications of frequency conversion module

技术指标	实测数据
射频频率(GHz)	32~38
接收增益(dB)	≥45
全频带平坦度(dB)	≤8
噪声系数(dB)	≤9
杂散抑制(dBc)	≥40
发射输出功率(dBm)	≥10

### 4 结束语

本文设计了一款Ka频段小型化宽带变频组件,针对毫米波频段,基于BGA三维封装变频组件研制中遇到的两项关键设计技术,开展仿真分析并成功应用。采用多节波长变换器补偿电路,成功实现30~40 GHz高频信号的BGA垂直互连,显著提升了Ka频段芯片电路的集成度;创新设计3D基片集成传输结构,有效解决了微波产品微小型化带来的电磁串扰问题。通过与两款常用射频传输结构的隔离度进行比对分析,其尺寸及隔离特性优势显著。该变频组件具有超宽带、小型化、高

隔离等特点, 实现了宽带平坦特性和高杂散抑制。实际测试结果表明, 其性能完全满足设计指标要求, 对同类型射频微系统领域产品性能提升具有重要的参考价值。

### 参考文献

- [1] 李亮, 张德才, 寇小兵, 等. 一种新型超宽带超外差接收前端的设计[J]. 舰船电子对抗, 2019(6): 1-5.  
LI Liang, ZHANG Decai, KOU Xiaobing, et al. Design of a new ultra-broadband super heterodyne receiver front-end[J]. Shipboard Electronic Countermeasure, 2019(6): 1-5.
- [2] 周立学, 芦嘉, 常进, 等. 一种新型毫米波收发组件系统级封装的设计[C]//全国微波毫米波会议论文集. 中国电子学会, 西安: 2020: 1-5.
- [3] 卢子焱, 张继帆, 董东, 等. 基于弹性互连的三维射频前端模组的设计[J]. 电子工艺技术, 2022, 43(3):135-138.  
LU Ziyang, ZHANG Jifan, DONG Dong, et al. Design of 3D RF front-end module based on elastic interconnection [J]. Electronics Process Technology, 2022, 43(3): 135-138.
- [4] YONG W, BIAO S, ZHANG W, et al. Design of broadband frequency conversion components based on SIP[C]//2020 International Conference on Microwave and Millimeter Wave Technology (ICMMT), Shanghai, China, 2020: 1-3.
- [5] YONG W, BIAO S, ZHANG W, et al. Design and implementation of a Ka-Ku frequency conversion receiver 3D SiP module 2021[C]//IEEE 23rd Electronics Packaging Technology Conference (EPTC), Singapore, 2021: 378-380.
- [6] 张学仁. BGA 在射频宽带频综 SIP 中的应用[J]. 科技经济导刊, 2021, 29(14): 101-102.
- [7] GAO H, WANG Y, DENG Y, et al. High isolation and ultra-wideband TR module based on microwave photonic technology[C]//Proceedings of Asia Communications and Photonics Conference. Guangzhou, China, 2017: 1-3.
- [8] 李晓春, 毛军发. 基于基片集成波导的高速电子系统互联技术[J]. 中国科学:信息科学, 2018, 48(8): 1165-1182. doi:10.1360/N112018-00044.  
LI Xiaochun, MAO Junfa. Substrate integrated waveguide interconnects in high-speed electronic systems[J]. Science China Information Sciences, 2018, 48(8): 1165-1182. doi:10.1360/N112018-00044.
- [9] ISAPOUR A, KOUKI A B. Empty LTCC integrated waveguide with compact transitions for ultra-low loss millimeter-wave applications[J]. IEEE Microwave Wireless Component Letters, 2017, 27(2): 144-146.
- [10] LI J H. A generalized broadband SIP package for microwave transceiver module[C]//2021 International Conference on Microwave and Millimeter Wave Technology (ICMMT), Nanjing, China, 2021: 1-3.
- [11] 张鸣一, 朱春雨, 刘文豹, 等. 基于三维集成技术的 Ku 波段四通道 T/R 模块[J]. 半导体集成电路, 2021, 46(3): 1-6. DOI:10.13290, 1003-353X.
- [12] ZHU W T, ZHANG H B, KUANG X L. Study on rework process of BGA components[C]//Proceedings of 2015 International Conference on Electronic Packaging Technology (ICEPT), Changsha. New York: IEEE, 2015: 682-684.
- [13] LI Z, SUN H, WU H, et al. An ultra-wideband compact TR module based on 3-D packaging[J]. IEEE Transactions on Components, Packaging and Manufacturing Technology, 2021, 10(12): 1435-1442.
- [14] LUO H B, YANG F, ZHANG H Y, et al. A high integrated 3D packaged 64-Channel TR Module[C]//2021 CIE International Conference on Radar (Radar). Haikou, New York: IEEE, 2021: 2753-2755.
- [15] ZHOU K, ZHOU C X, XIE H W, et al. Synthesis design of SIW multiband bandpass filters based on dual-mode resonances and split-type dual-and triple-band responses[J]. IEEE Transactions on Microwave Theory and Techniques, 2019, 67(1): 151-161. DOI: 10.1109/TMTT.2018.2873356.
- [16] SHAHIDZADEH MAHANI M, ROBERTS G W. A mmWave folded substrate integrated waveguide in a 130-nm CMOS process[J]. IEEE Transactions on Microwave Theory and Techniques, 2017, 65(8): 2775-2788. DOI:10.1109/TMTT.2017.2695182.
- [17] 邵妍. 基片集成毫米波高速电互连研究[D]. 上海: 上海交通大学, 2019.
- [18] 张志刚. 基于基片集成波导的低损耗小型化电路研究[D]. 成都: 电子科技大学, 2020.

- [19] CHI P L, CHEN Y M, YANG T. Single-layer dual-band balanced substrate-integrated waveguide filtering power divider for 5G millimeter-wave applications[J]. IEEE Microwave and Wireless Components Letters, 2020, 30(6): 585-588. DOI:10.1109/LMWC.2020.2989184.
- [20] 汪燦星, 张浩, 刘海涛. 三维系统级封装中垂直互连结构的设计[J]. 微处理机, 2018, 39(4): 1-5. DOI:10.3969/j.issn.1002-2279.
- WANG Canxing, ZHANG Hao, LIU Haitao. Design of a vertical interconnection structure used in 3D system-in-package[J]. Microprocessors, 2018, 39(4): 1-5. DOI: 10.3969/j.issn.1002-2279.
- [21] KIM H T, PARK B S, SONG S S, et al. A 28-GHz CMOS direct conversion transceiver with packaged 2×4 antenna array for 5G cellular system[J]. IEEE Journal of Solid-State Circuits, 2018, 53(5): 1245-1259. DOI: 10.1109/JSSC.2018.2809624.
- [22] 王香婷, 李晓春, 毛军发. 屏蔽带状线与基片集成同轴的区别[C]//全国微波毫米波会议论文集. 成都: 中国电子学会, 2017: 1-4.

#### [作者简介]

- 卢伊伶 1982年生, 学士, 研究员。  
刘德喜 1973年生, 硕士, 研究员。  
祝大龙 1980年生, 博士, 研究员。  
张志刚 1986年生, 硕士, 高级工程师。  
黄瀚泽 2000年生, 学士, 助理工程师。

(本文编辑: 赵尹默)