

基于多总线接口的抗高过载数据记录装置的设计

赵富成¹, 吴柯锐², 高晨程¹, 张会新¹

(1 中北大学省部共建动态测试技术国家重点实验室 太原 030051;

2 中国人民解放军 93160 部队 北京 100076)

摘要: 设计并实现了一种具有抗高过载特性的多总线接口数据记录装置, 以应对飞行器在高冲击力和高过载环境中的数据记录需求。该装置以现场可编程门阵列 (FPGA) 为核心, 集成了 1553B 总线、以太网和 RS422 三种通信接口, 确保了在多种数据传输速率下信号采集的准确性和可靠性。通过多层结构吸能设计、灌封防护技术、微型化电路设计及高效存储模块等关键技术的应用, 显著提升了系统的抗高过载能力和整体稳定性。经过测试验证, 该装置能够在极端过载环境中稳定运行, 确保数据的完整性和系统的可靠性。

关键词: 抗高过载; 多总线接口; FPGA; 数据记录装置

中图分类号: V445.1+5; TP333 文献标志码: 文章编号: 2095-1000(2025)01-0090-07

DOI: 10.12347/j.ycyk.20240723001

引用格式: 赵富成, 吴柯锐, 高晨程, 等. 基于多总线接口的抗高过载数据记录装置的设计[J]. 遥测遥控, 2025, 46(1): 90-96.

Design of Anti-High Overload Data Recording Device Based on Multi-Bus Technology

ZHAO Fucheng¹, WU Kerui², GAO Chencheng¹, ZHANG Huixin¹

(1. State Key Laboratory of Dynamic Measurement Technology, North University of China, Taiyuan 030051, China;

2. THE PLA Unit 93160, Beijing 100076, China)

Abstract: This paper presents the design and implementation of a multi-bus interface data recording device with high overload resistance, specifically developed to meet the data recording demands of aircraft operating in high-impact and high-overload environments. The device is centered around a Field-Programmable Gate Array (FPGA) and integrates three communication interfaces: 1553B bus, Ethernet, and RS422, ensuring accurate and reliable signal acquisition across various data transmission rates. The application of key technologies such as multi-layer energy absorption structure design, encapsulation protection technology, miniaturized circuit design, and efficient storage modules significantly enhances the system's overload resistance and overall stability. Testing and verification have demonstrated that this device can operate stably in extreme overload environments, ensuring data integrity and system reliability.

Keywords: Anti high overload; Multi bus interface; FPGA; Data recording device

Citation: ZHAO Fucheng, WU Kerui, GAO Chencheng, et al. Design of Anti-High Overload Data Recording Device Based on Multi-Bus Technology[J]. Journal of Telemetry, Tracking and Command, 2025, 46(1): 90-96.

0 引言

随着航天技术的飞速发展, 飞行器性能测试的精度与可靠性变得日益重要。数据记录装置作为遥测系统的核心组成部分, 承担着捕获和存储飞行器关键性能参数的任务^[1]。飞行器在高速飞

行、重返大气层和承受高冲击时, 数据记录装置的抗高过载能力尤为关键^[2]。为确保装置在强烈的物理冲击、振动和温度剧变中仍能稳定、准确地工作, 开发具有高抗过载能力的数据记录装置成为提高其可靠性和安全性的核心问题^[3]。

国际方面, 美国洛克希德·马丁公司开发了

一种抗高冲击数据记录系统，应用于F-35战斗机的测试中，该系统能够承受超过200 G的冲击，具有极高的抗过载能力^[4,5]。然而，系统的高抗冲击性能是在牺牲一定数据传输速度和精度的情况下实现的。NASA为“猎户座”载人飞船研制了高抗过载数据记录系统，确保其在重返地球时的极端过载环境中仍能正常工作。该系统在猎户座飞船的多次任务中表现出色，但其复杂的设计和低成本限制了其广泛应用^[6]。

国内方面，中国航天科技集团有限公司开发的抗高过载数据记录装置，已成功应用于“神舟”系列载人飞船和“天宫”空间站的多个任务中。该装置能够在极端高过载条件下保持数据完整性，但在应用于更复杂的总线系统时，可能需要进一步优化^[7,8]。中国航空工业集团有限公司为高速飞行器开发的抗高过载数据记录系统，能够在超过150 G的加速度环境下稳定工作^[9]。这一系统具备较强的适应性，但其在某些环境下的抗电磁干扰能力需要进一步提高。

本文针对遥测系统地面测试的需求，创新性提出并实现了一种具有突出优势的抗高过载多总线接口数据记录装置。相较于现有系统，该装置具备以下显著优点：

- ① 高可靠性：采用多层结构吸能设计，装置能够在极端高过载和强烈冲击环境下稳定运行，有效保障数据的完整性和可靠性。
- ② 微型化电路设计：采用先进的微型化电路

设计，在保证性能的前提下，显著减少了装置的体积和重量，提高了系统的集成度，适应更加复杂和狭小的安装空间^[10]。

③ 多总线兼容性：支持1553B总线、高低速串口、遥测串口等多种接口，适应不同类型的传感器和通信需求，且通过千兆以太网接口与地面测试设备通信，实现高速数据回读和分析。

④ 高效存储：采用NAND FLASH作为存储介质，不仅具备抗落地冲击能力，还能在高温、剧烈振动等极端环境下确保数据安全，支持飞行状态下的多种数据记录和内部参数监测^[11]。

⑤ 易于扩展：模块化设计便于后续扩展和升级，能够适应未来更多的总线协议和更高的性能需求，为飞行试验评估和状态分析提供更全面的数据支持。

这些具有创新性的设计确保了本文所述装置在恶劣环境下能够对飞行器关键数据进行高效采集、存储和传输，显著提升了系统的整体可靠性和应用价值。

1 多总线接口的总体方案设计

根据功能需求的分析，对多总线接口抗高过载数据记录装置进行了总体的方案设计。数据记录装置配合地面专用测试台、测控计算机、配套软件可实现对飞行器数据的记录与监测，其设备组成及连接关系如图1所示。

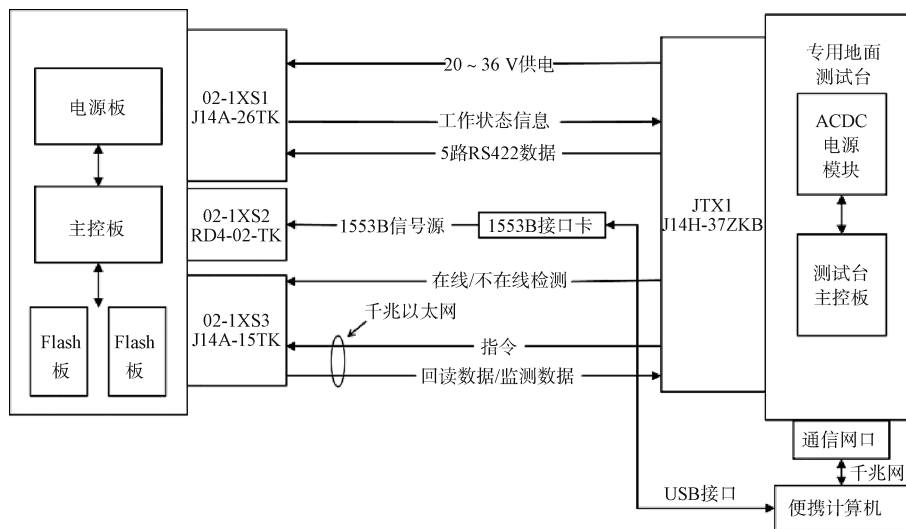


图1 数据记录装置总体设计方案图

Fig.1 Overall design scheme of data recording device

多总线接口抗高过载数据记录装置的硬件电路主要包括三个模块，分别是电源模块、主控模

块和存储模块，其总体的组成及连接如图 2 所示。

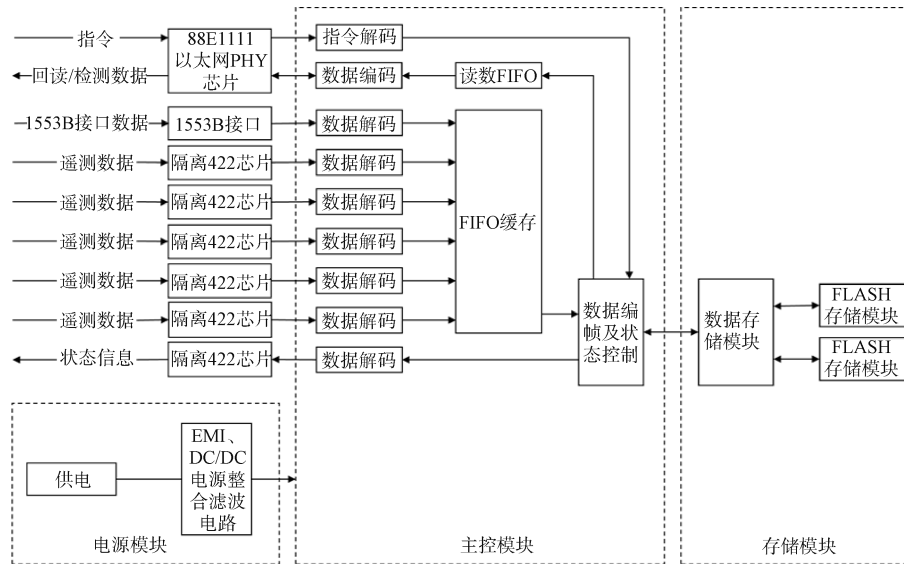


图 2 数据记录装置总体组成连接图

Fig.2 Overall composition and connection diagram of data recording device

主控模块承担着数据采集通信及指令解码的核心职能，具备通过 RS422 和 1553B 接口收集数据的能力。其中，1553B 接口充当总线监测器(BM)的角色，负责接收并储存总线上的遥测数据，其总线传输速率达到 1 Mbps。同时，该模块通过 RS422 接口向遥测设备反馈数据记录装置的工作状态信息。此外，模块还配备了一路千兆以太网接口，确保与专用地测试台之间的数据通信稳定可靠。

外部机械壳体是多层结构的最外层，直接承担外部冲击和载荷。该壳体采用高强度金属合金材料(如 35CrMnSi 或钛合金)，其高声阻抗特性能够有效吸收大部分冲击波。壳体设计采用了椭球体结构，以优化其抗冲击能力^[12,13]。椭球形的结构设计能够将外部冲击力均匀分散到壳体的各个部位，避免局部应力集中，从而减少对内部组件的损害。如图 3 所示。

2 抗高过载结构设计

为实现装置的抗高过载能力和多总线兼容性，结构设计采用了以下关键技术：

2.1 多层结构吸能设计

本装置通过多层结构设计，吸收并分散外部冲击能量，保护内部组件免受损坏。

多层结构设计是一种通过将不同材料按层次排列组合的防护方案，旨在通过各层材料的差异性来达到吸能、缓冲和减震的效果。该设计的核心原理是利用不同材料之间的波阻抗差异，将冲击能量逐层衰减，从而减少其对内部结构的破坏。本数据记录装置的防护系统由五层组成，分别是外部机械壳体、第一层缓冲层、存储模块防护层、第二层缓冲层和电路体保护层。

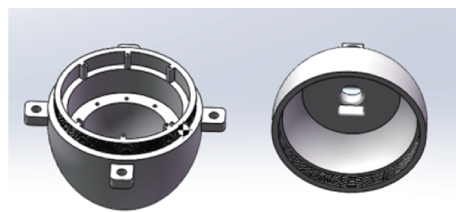


图 3 椭球体结构示意图

Fig.3 Schematic diagram of ellipsoidal structure

装置的缓冲层分为两层，分别位于外部机械壳体与存储模块防护层之间(第一层缓冲层)和存储模块防护层与电路体保护层之间(第二层缓冲层)。这些缓冲层采用低声阻抗材料(如聚氨酯泡沫或硅橡胶)填充，主要功能是降低传递至内部模块的应力波。缓冲层的粘连结构设计确保了冲击能量在传递过程中得到有效的缓冲和分散，从而保护内

部存储模块和电路体。

存储模块防护层位于装置的中间位置,直接为存储模块提供保护。该层采用了椭球形双槽体内腔结构,内部填充了强力吸能材料。椭球形外壳设计能够有效分散外部冲击力,而内部的槽体设计则能够在保持模块稳定的同时进一步吸收剩余冲击能量。该结构不仅为存储模块提供了物理防护,还确保了在极端环境下的数据安全性。如图4所示。

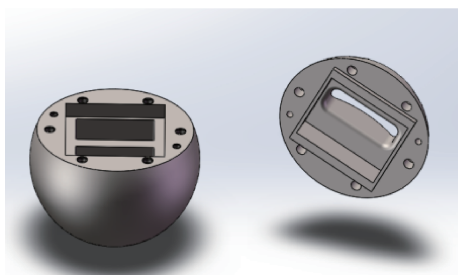


图4 椭球体、双槽体内腔结构示意图

Fig. 4 Schematic diagram of the internal cavity structure of ellipsoidal and double grooved bodies

电路体保护层是装置的最内层,用于保护电子元器件和电路板。该层通过填充高黏性的缓冲材料(如铁锚丙烯酸酯胶),将元器件之间的空隙填满,并在其表面涂抹硅橡胶以形成一层柔性保护膜。这一设计能够有效防止电路体在冲击和振动中受到损坏,同时保证其长期稳定工作。

2.2 灌封防护技术

采用高分子材料进行灌封,确保外壳与内部电路之间的凝固结合,提高设备对冲击和超载的抵抗力。采用多层复合结构,从内部到外部实施灌封,并利用真空灌封技术确保构造的一体化,增强电路体的防撞性能,提高操作可靠性。

2.3 微型化电路设计

随着现代飞行器系统日益复杂化和小型化的发展趋势,对数据记录装置的体积和重量提出了更为苛刻的要求。为了实现系统在高过载环境下的可靠性,微型化电路设计成为必要的趋势^[4]。本设计采用了微型化设计策略,不仅实现了高集成度、高性能和轻量化的目标,还显著增强了系统的抗高过载能力。

2.3.1 高度集成的FPGA方案

本装置核心控制单元采用了高度集成的FPGA(现场可编程门阵列)芯片,该芯片具有强大的并行

处理能力和灵活的编程能力。通过在FPGA内集成多种总线接口协议(如1553B、RS422、RS232等)和高速数据处理模块,显著减少了外围芯片的数量和电路板的面积,从而有效降低了整个系统的体积和重量。此外,FPGA的可重构特性使得系统能够根据任务需求进行动态配置,提高了系统的适应性和扩展性。

2.3.2 高密度封装技术

采用了先进的高密度封装技术(HDI),通过多层布线和微通孔设计,实现了复杂电路的高密度集成。HDI技术的应用不仅减少了电路板的面积,还提高了信号传输的稳定性和抗干扰能力。采用小尺寸的BGA(球栅阵列)封装元件,使得电路板布局更加紧凑,同时有助于降低信号延迟和功耗。

2.3.3 低功耗设计

为了进一步优化系统性能,设计中充分考虑了低功耗策略。在器件选择上,优先选用低功耗FPGA芯片和微控制器,并在电路设计中采用了动态电压调节和时钟门控技术。这些技术能够根据工作状态调整芯片的工作电压和频率,从而有效降低功耗,延长电池寿命,适应飞行器长时间运行的需求。

2.3.4 微型化存储模块设计

在数据存储部分,采用了微型化的NAND FLASH存储芯片,其具备高容量和高速度的优势,能够满足多通道数据同时写入的需求。同时,结合冗余存储设计,保证了在高过载和冲击环境下数据的完整性和安全性。此外,存储模块的微型化设计不仅减少了系统体积,还提高了整体装置的抗过载能力。

3 抗高过载高效存储模块设计

在高过载和极端环境下,数据记录装置的存储系统不仅需要具备高可靠性,还要能够在有限的物理空间内实现高效的数据存储和快速读写,以满足飞行器在各类复杂任务中的需求。为了实现这一目标,本装置在存储系统设计中采用了先进的存储技术与优化策略。

3.1 NAND Flash 存储技术

为了确保在高过载环境下的数据完整性和存储稳定性,本装置选择了NAND Flash存储技术。NAND Flash以其高密度、低功耗、快速写入和读取的特点,成为高效存储的理想选择。相比传统

的机械硬盘, NAND Flash 没有机械运动部件, 因而在承受冲击和振动时更加可靠^[15]。此外, NAND Flash 的耐用性和长寿命特性, 使其能够在多次反复的高强度任务中保持卓越性能。

3.2 数据冗余与备份设计

为了增强数据的安全性, 避免数据因单点故障而丢失, 本装置采用了数据冗余与备份策略。通过使用双 FLASH 芯片互相备份的数据存储设计, 确保在任何一颗芯片发生故障时, 数据仍然可以从备份芯片中完整恢复。这种双备份策略不仅提高了数据存储的可靠性, 还增加了装置在执行高风险任务时的数据安全保障。

3.3 存储架构优化

为了提升数据存储的效率, 对本装置的存储架构进行了优化。具体来说, 在数据写入时, 装置能够智能地根据数据类型和重要性, 进行分级存储与管理。对于关键参数数据, 装置优先将其写入快速存储区, 以确保重要数据的实时性和可靠性。其他次要数据则按优先级存储至不同区域, 从而最大限度地利用存储空间, 提高整体存储效率^[16,17]。

3.4 高速数据接口

为了实现数据的快速传输和回读, 本装置配置了多种高速数据接口, 包括千兆以太网接口。通过这些接口, 装置能够快速将采集的数据传输至地面测试设备或其他数据处理系统。千兆以太网接口不仅提供了高带宽, 确保了大数据量的快速传输, 还具备良好的抗干扰能力, 能够在复杂的电磁环境下保持稳定的数据通信。

3.5 数据压缩与加密

为了在有限的存储空间内保存更多数据, 本装置集成了实时数据压缩算法。这些算法能够在不影响数据完整性的前提下, 显著减少数据存储的空间需求。此外, 为了保护数据的机密性, 特别是在涉及敏感飞行器任务的场景中, 装置还采用了先进的加密技术。在数据写入存储之前, 系统会自动对数据进行加密处理, 从而防止数据在传输或存储过程中被非法获取或篡改。

3.6 数据管理与故障诊断

本装置设计了智能化的数据管理系统, 能够实时监测存储模块的运行状态, 并在发生异常时立即进行故障诊断与处理。系统能够自动识别存储芯片的健康状态, 提前预警可能的存储故障,

并在必要时启动数据备份程序, 确保数据的安全性。此外, 该管理系统还具备自我修复功能, 能够在检测到小范围数据损坏时, 自动进行数据修复, 提升系统的整体可靠性。

4 功能测试与分析

该装置已于某型火炮的侵彻过载试验中得以验证。发射弹体前, 将调试好的数据记录装置装配于试验弹尾部, 这样记录仪和试验弹体将一起承受侵彻过程中的冲击载荷。试验平台配备多种外部测试手段, 包括膛内测压铜柱(球), 高速摄影以及天幕靶测速装置等, 可分别测得实验过程中的最大膛压, 出膛(侵彻)历程以及炮口初速等试验参量。试验弹尾部装配有数据记录装置, 采样策略为 150 kHz 恒定采样, 采用接线触发方式启动, 延时时间 442 s, 最大采集时间为 270 s。延时时间满足之后, 储存模块记录高 g 值加速度传感器的数据经量化编码后存入 Flash 芯片中。

存储单元等待 60 s 之后, 火炮发射, 弹丸垂直侵彻距离火炮 47 m 的夯土靶, 侵彻完成之后, 混凝土靶完全碎裂。弹体穿过靶体之后, 由靶后夯土坡弹体弹跳约 500 m 后完成弹丸的回收。回收后的弹丸变形严重, 通过车床切削的方式打开, 取出其中的存储器, 进行数据回读, 如图 5 所示。



图 5 切削弹体取出的内部存储器

Fig. 5 Internal memory extracted from the cutting projectile

上位机回读数据记录装置过载数据, 过载原始数据如图 6 所示。

对膛内过载信号低通滤波之后通过式(1)将电压值转换为物理量:

$$a = \frac{U - U_0}{G \cdot s} \quad (1)$$

式中, U_0 为加速度传感器的零位输出, G 为通道的信号增益, s 为传感器的灵敏度。采用的 Endevco 10 771 高 g 值加速度传感器的灵敏度为 0.618 25 $\mu\text{V/g}$, 增益系数为 4.8 倍。

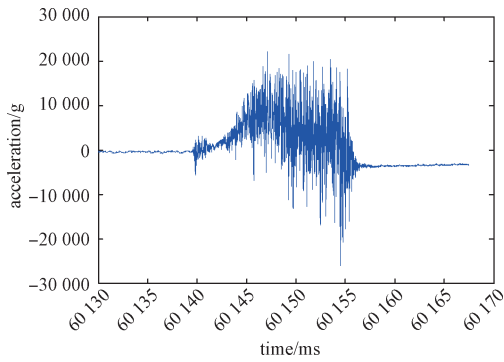


图6 膛内过载原始数据

Fig. 6 Overload raw data inside the chamber

滤波去噪之后的膛内过载曲线如图7所示。

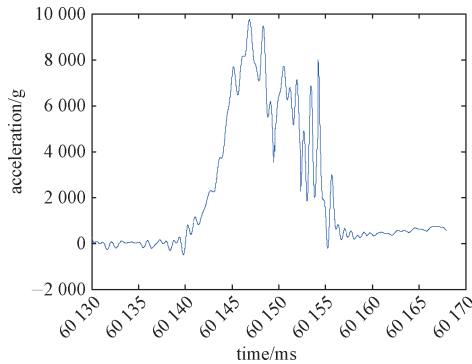


图7 膛内过载曲线

Fig. 7 Overload curve inside the chamber

由膛内过载曲线可得弹丸的击发时刻为60 140.1 ms, 膛内峰值过载9 733 g, 膛内铜柱测压器测得发射瞬间最大膛压为255.5 MPa, 弹重36 kg。根据式(2), 可以获得膛内峰值过载约为9 613 g, 相对误差为1.25%, 所测过载值在有效误差范围之内。

$$a_{\max} = \frac{P_{\max} \cdot S}{m} \quad (2)$$

表1 试验结果汇总

Table 1 Summary of experimental results

实验平台	弹重/kg	膛内最大 过载/g	膛内过载 脉宽/ms	膛内过载超过 8 000 g脉宽/ms	侵彻最大过 载/g	侵彻脉宽/ ms	侵彻过载超过 8 000 g脉宽/ms
130 mm加农炮	36	9 733	16.9	3.6	27 756	6.9	3.1

由于在侵彻实验中数据记录装置和试验弹体一起承受侵彻过程中的冲击载荷。由实验结果可知, 设计的数据记录装置在经过侵彻实验中的高达27 756 g的过载后, 数据回读正常, 各方面表现优异。测试验证表明, 该装置能够在极端过载环境中稳定运行, 确保数据完整性和系统可靠性。

对侵彻数据进行FFT变换, 获得侵彻数据频谱特征, 侵彻数据的原始数据曲线如图8所示。

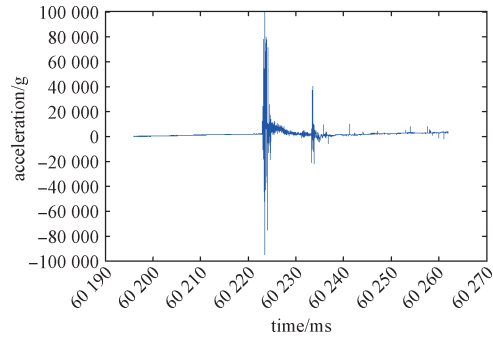


图8 弹丸侵彻原始数据

Fig. 8 The raw data of projectile penetration

从侵彻原始数据可以看出, 弹丸穿过靶体之后, 混凝土靶完全破裂。对原始数据进行1 000 Hz低通滤波以及过载值修正, 得到的过载曲线如图9所示。

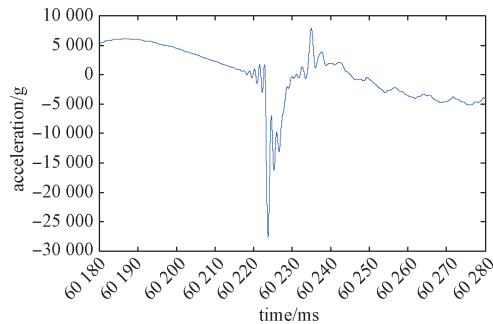


图9 弹丸侵彻滤波数据

Fig. 9 Bullet penetration filtering data

由图9可知, 弹丸出膛46 ms后侵彻到靶体, 侵彻开始时间为60 221.2 ms, 最大过载值为27 756 g。本次过载试验结果总结见表1。

5 结束语

经过对数据记录装置进行全面测试与验证, 本研究所设计的数据记录装置各项指标均符合预期要求。在相关技术的深入研究与学习过程中, 数据记录装置在多个领域均有广泛应用, 特别是

在军事领域。鉴于国家安全和自主的重要性, 在未来, 应该更注重国产芯片的选型和使用, 以确保数据记录装置的国产化设计得以实现, 进一步避免对国外技术的依赖, 从而减少受到外部制裁的风险。

参考文献

- [1] 聂聪聪. 抗高过载弹载数据记录仪研究与设计[D]. 太原: 中北大学, 2023.
- [2] 刘跃泽, 熊继军, 洪应平. 抗高过载千兆以太网数据记录器设计[J]. 现代电子技术, 2022, 45(18): 97-101.
LIU Yueze, XIONG Jijun, HONG Yingping. Design of Gigabit Ethernet data logger with high-overload resistance [J]. Modern Electronic Technology, 2022, 45(18): 97-101.
- [3] 蔺红彦, 尚禹, 韩建宁, 等. 基于 AD7616 的 16 通道数据采集系统设计[J]. 测试技术学报, 2024, 38(2): 147-153.
LIN Hongyan, SHANG Yu, HAN Jianning, et al. AD7616-based 16-channel data acquisition system design [J]. Journal of Test and Measurement Technology, 2024, 38(2): 147-153.
- [4] 蒋炯炜, 查婕, 雷志军. 高性能数据记录仪的设计与实现[J]. 电子与封装, 2023, 23(10): 85-90.
JIANG Jiongwei, ZHA Jie, LEI Zhijun. Design and implementation of high performance data recorder [J]. Electronics & Packaging, 2023, 23(10): 85-90.
- [5] 江杰. 高速数据采集系统设计及动态参数获取技术研究[D]. 太原: 中北大学, 2023.
- [6] 张泽芳. 多接口采编存储技术的研究与实现[D]. 太原: 中北大学, 2020.
- [7] 弥豆鹏. 弹载遥测设备抗高过载技术研究[D]. 西安: 西安工业大学, 2021.
- [8] 倪云龙, 沈丹丹, 赵双领. 基于 DSP 和 FPGA 的车载 CAN 总线数据记录仪设计与实现[J]. 电子技术与软件工程, 2023, (1): 80-87.
- [9] 李仁府, 梅祯琳, 曾子涵, 等. 基于 STM32 的重装空投货物离机记录仪设计[J]. 自动化与仪器仪表, 2022(7): 276-279.
LI Renfu, MEI Zhenlin, ZENG Zihan, et al. Design of a recorder for heavy cargo airdrop off-plane based on STM32[J]. Automation and Instrumentation, 2022(7): 276-279.
- [10] 崔文涛, 李杰, 张德彪, 等. 高过载高精度数据记录仪的设计与实现[J]. 中北大学学报(自然科学版), 2021, 42(6): 558-563.
CUI Wentao, LI Jie, ZHANG Debiao, et al. Design and realization of high-overload and high-precision data recorder[J]. Journal of North China University (Natural Science Edition), 2021, 42(6): 558-563.
- [11] 李成潇, 王康谊. 基于冗余存储的车载数据记录仪设计[J]. 电子设计工程, 2022, 30(5): 189-193.
LI Chengxiao, WANG Kangyi. Design of vehicle data recorder based on redundant storage [J]. Electronic Design Engineering, 2022, 30(5): 189-193.
- [12] 马游春, 吴正洋, 姜德, 等. 基于 FPGA 的小型弹上三向过载记录仪[J]. 中国测试, 2017, 43(7): 83-87.
MA Youchun, WU Zhengyang, JIANG De, et al. Three-direction projectile overload recorder with small size based on FPGA[J]. CHINA Measurement & Test, 2017, 43(7): 83-87.
- [13] 王艳. 抗高过载记录仪防护结构的设计及优化[D]. 太原: 中北大学, 2020.
- [14] 李啸宇. 抛放式飞行记录系统研究[C]// 2018(第七届)民用飞机航电国际论坛论文集. 中国航空学会, 中国航空研究院, 2018.
LI Xiaoyu. Research of deployable flight data recorder system[C]// Proceedings of the 7th International Forum on Civil Aircraft Avionics in 2018. Chinese Society of Aeronautics and Astronautics, China Academy of Aeronautics and Astronautics, 2018.
- [15] LU G, GAO Y, LIU F. Design of an aircraft data recording device[J]. Journal of Computing and Electronic Information Management, 2023, 10(2): 57-59.
- [16] CALCULEX Inc. Modular non-volatile selectable storage recorder[N/OL]. CALCULEX Inc. [2024-03-13]. http://www.calculex.com/A_products_main.html.
- [17] SEAKR Engineering, Inc. Data Management Systems [N/OL]. SEAKR Engineering, Inc. [2024-03-13]. <http://www.seakr.com/>

[作者简介]

- 赵富成 1996年生, 硕士研究生。
吴柯锐 1980年生, 工程师。
高晨程 1997年生, 硕士研究生。
张会新 1980年生, 博士, 副教授。

(本文编辑: 杨秀丽)

(英文编辑: 赵尹默)