·第二十八届中国科协年会学术论文选登·

车规级芯片可靠性测试加速老化模型研究

尹研[1] 周昕[1] 张晶露[1] 陈杰[1] 陆晓磊[2]

（1.中汽院(江苏)汽车工程研究院有限公司,江苏 215010;2.中国汽车工程学会,北京 100000）

【摘要】车规级芯片作为汽车电子系统的核心元器件,其可靠性直接决定汽车行驶安全与使用寿命,传统经典加速老化模型多适配常规工业、消费类电子测试场景,未充分贴合车载复杂多变的特殊工况,在车规级芯片可靠性验证中存在寿命外推精度低、失效机理匹配度差、测试结果偏差大等问题。根据AEC-Q100车规标准,系统梳理了车规级芯片的典型失效机理、经典加速老化模型和汽车应用场景,分析未来老化模型的发展趋势,为车规级芯片的可靠性评估、测试方案设计及产品优化提供理论支撑与工程参考。

主题词:车规级芯片 可靠性测试 加速老化模型 AEC-Q100 多应力耦合 失效机理

中图分类号:U461.7 **文献标志码:**A **DOI:** 10.19620/j.cnki.1000-3703.20260112

Research on Accelerated Aging Models for Reliability Testing of Automotive-Grade Chips

Yin Yan[1], Zhou Xin[1], Zhang Jinglu[1], Chen Jie[1], Lu Xiaolei[2]

（1. China Automotive Engineering Research Institute (Jiangsu) Co., Ltd., Jiangsu 215010; 2. China Automotive Engineering Society, Beijing 100000）

【Abstract】As core components of automotive electronic systems, the reliability of automotive-grade chips directly determines vehicle safety and service life. Traditional accelerated aging models are primarily designed for conventional industrial and consumer electronics testing scenarios and do not fully account for the complex and variable operating conditions found in automotive applications. Consequently, reliability verification of automotive-grade chips suffers from issues such as low accuracy in life prediction, poor alignment with failure mechanisms, and significant deviations in test results. Based on the AEC-Q100 automotive standard, this paper systematically reviews the typical failure mechanisms of automotive-grade chips, classic accelerated aging models, and automotive application scenarios. It analyzes future trends in aging model development to provide theoretical support and engineering references for the reliability assessment, test plan design, and product optimization of automotive-grade chips.

Key words: Automotive-grade chips, Reliability testing, Accelerated aging model, AEC-Q100, Multi-stress coupling, Failure mechanism

【引用格式】尹研, 周昕, 张晶露, 等. 车规级芯片可靠性测试加速老化模型研究[J]. 汽车技术, 2026(6): 38-44.

YIN Y, ZHOU X, ZHANG J L, et al. Research on Accelerated Aging Models for Reliability Testing of Automotive-Grade Chips[J]. Automobile Technology, 2026(6): 38-44.

1 前言

随着新能源汽车与智能网联技术的快速发展,汽车电子电气架构正经历从分布式向域集中式及中央计算式的根本性转变[1]。车规级芯片的单车搭载数量与类型显著增长,现已覆盖控制类芯片、计算类片上系统(System on Chip,SoC)、功率半导体、传感器芯片、通信芯片、存储芯片、安全芯片、驱动芯片及电源管理芯片等关键类型类别[2],广泛分布于动力域、底盘域、智能座舱域、车身域与自动驾驶域等功能域,成为实现车辆智能化与电动化功能的核心硬件载体。

整车系统芯片工作环境严苛,需长期耐受宽温域(-40~150 ℃)、高湿、机械振动、复杂电磁干扰及电压波动等多重应力条件。ISO 26262功能安全标准[3]明确了功能安全目标与汽车安全完整性等级(ASIL),AEC-Q系列规范了各类芯片的可靠性验证流程与应力测试方法,对芯片的设计、制造、测试及全生命周期失效进行系统化约束。为保证芯片满足实车要求,可通过系统化的

可靠性试验对其环境适应性、长期稳定性和功能安全性进行充分验证。

可靠性测试是车规级芯片研发、认证与量产过程中的核心验证环节，其目的在于系统评估芯片在全生命周期内的功能稳定性与耐久性。传统的应力可靠性测试方法根据实际使用环境条件开展长期试验，通过收集失效数据评估芯片的可靠性表现[4]。虽然结果能够反映芯片在预期工况下的性能演变，但其测试周期长达数年，难以适应芯片快速迭代需求与整车开发节奏[5]。加速老化测试通过向芯片施加高于实际使用条件的应力（如温度、电压、湿度、振动等），加速其失效进程，从而在较短时间内获取失效数据[6-8]。同时，借助阿伦尼乌斯（Arrhenius）模型、科芬-曼森（Coffin-Manson）模型等加速老化模型，将加速应力下的数据外推至正常使用条件，进而预估芯片在实际车载环境中的可靠性指标[9]。该方法显著缩短了测试周期，实现了对芯片全生命周期可靠性的高效评估，已成为当前车规芯片可靠性验证的主流技术。

当前国内外学者对半导体芯片加速老化模型的研究多集中于消费级、工业级产品，缺乏针对车规级芯片宽应力域、多应力耦合、多失效机理并存的特性研究，经典模型在车规场景下的外推误差较大，车规级功率半导体（SiC/GaN）等新型芯片的失效机理与传统硅基芯片存在差异[10]，缺乏针对性。因此，本文以车规级芯片的典型失效机理为切入点，分析经典加速老化模型的适用性和局限性，构建适用于车规场景的多应力耦合改进加速老化模型，为车规级芯片可靠性测试提供理论与工程支撑。

2 车规级芯片可靠性测试基础

2.1 车规级芯片典型失效机理

车规级芯片的可靠性测试遵循AEC-Q系列标准，其中AEC-Q100是针对车用集成电路（Integrated Circuit，IC）的可靠性应力测试标准，其规定了芯片的环境应力、电应力、机械应力等多维度加速测试项目与考核指标，如高温工作寿命（High Temperature Operating Life，HTOL）、高加速寿命（Highly Accelerated Stress Test，HAST）、高温存储（High Temperature Storage Life，HTSL）、温度循环（Temperature Cycling，TC）等[11]。

车规级芯片的失效是应力作用下材料与结构性能退化的累积结果，其失效机理与应力类型强相关[12]，主要分为热应力主导、电应力主导、机械应力主导及多应力耦合失效。

2.1.1 热应力主导失效

热应力主要诱发机制包括电迁移（Electromigration，EM）、应力迁移（Stress Migration，SM）和热载流子注入（Hot Carrier Injection，HCI），均与芯片在工作时内部产生的焦耳热及温度梯度密切相关。

电迁移发生在金属互连层中，由于电流与温度的共同作用，电子与金属原子（如铝、铜）发生碰撞产生原子迁移，进而在金属线路中形成空洞或凸起，最终导致开路或短路失效[13]。

应力迁移主要源于热应力或工艺及封装过程中残留的机械应力引发原子迁移和空洞形成的可靠性失效机制，在温度循环下诱发原子重排，从而在互连结构薄弱处形成空洞。上述机制均在高温下显著加速，因此在车规芯片的设计与验证中需通过建模与测试进行系统评估。

2.1.2 电应力主导失效

电应力主导失效包括时间相关介质击穿（Time-Dependent Dielectric Breakdown，TDDB）、偏置温度不稳定性（Bias Temperature Instability，BTI）。其中，TDDB的机理在于栅氧化层在长期高电场应力下，通过福勒-诺德海姆（Fowler-Nordheim）隧穿等方式注入的载流子逐渐在介质中累积缺陷，最终形成贯穿的导电通道，导致栅极突发不可逆的绝缘击穿[14]。该失效过程对电场强度与应力时间具有强依赖性，在车规高压应用场景中失效风险尤为突出。

BTI分为负偏置温度不稳定性（Negative Bias Temperature Instability，NBTI）和正偏置温度不稳定性（Positive Bias Temperature Instability，PBTI）。其失效机理本质为偏压与高温协同作用诱发Si/SiO_2界面态生成或介质体内电荷陷获，导致晶体管阈值电压、跨导等关键参数的时变性漂移[15]，侵蚀数字电路的时序裕量的同时，降低模拟电路的精度。BTI诱导的损伤具有部分可恢复特性，这种动态变化特性对芯片逻辑功能的可靠性与工作精度的稳定性构成显著威胁。

2.1.3 多应力耦合失效

多应力耦合失效指车规芯片在复杂工况下同时承受温度、电压、湿度等多种环境与电应力的交互作用。应力间存在显著的协同或非线性交互效应，而非简单叠加。以TDDB为例，高温不仅自身加速材料老化，还会降低介质的击穿强度，提高载流子迁移率，与高电压应力强烈耦合，加剧栅氧化层的TDDB过程，其失效速率远高于温度与电压单一应力效应的线性叠加。

同理，高湿与高温耦合时，高温会增大水汽在封装材料中的渗透率与扩散系数，增强电化学反应活性，进而加速键合引线或互连金属的电化学腐蚀。此类耦合作用往往诱发强烈的加速退化效应，使器件的实际失效速率远

高于单一应力独立作用下速率的总和，导致寿命预测严重偏离，是经典加速老化模型的主要误差来源[16]。

2.2 加速老化测试原理

加速老化测试的基本原理在于通过施加高于正常水平的应力（如温度、电压），在较短时间内激发与长期使用中相同的失效机理，从而实现对芯片寿命的高效评估。该方法的核心前提是失效机理一致性，即要求加速应力条件下诱发的物理或化学退化机制，须与产品在实际使用环境中发生的失效机制完全一致[12,17]。若加速应力设置过高，产生新的主导失效模式，则试验数据将失去外推至真实工况的有效性。

加速老化模型的本质是建立失效速率与加速应力之间的数学关系，通过加速试验获取加速应力下的失效数据，拟合模型参数并计算加速因子，最终外推得到正常使用条件下的芯片可靠性指标（平均失效时间、失效率λ、可靠度$R(t)$等）。加速因子是量化加速老化测试效果的关键参数，可表示为：

$$A_f = t_{use}/t_{test} \text{或} A_f = n_{use}/n_{test} \tag{1}$$

式中：t_{use}、t_{test}分别为正常应力下和加速应力下的特征失效时间，n_{use}、n_{test}分别为正常应力下和加速应力下的试验循环次数。

3 经典加速老化模型及特性分析

经典加速老化模型可分为单应力模型与多应力耦合模型。单应力模型适用于失效机理主要由单一应力因素主导的场景，常用于应力机制明确的加速试验。多应力耦合模型由多个单应力模型通过耦合关系构建而成，能够准确模拟多种环境应力协同作用下的器件退化规律，在车规级芯片的可靠性加速老化测试中得到广泛应用。本文聚焦车规测试中最常见的应力类型，重点对温度、电压以及湿度相关的加速老化模型进行系统梳理与深入分析。

3.1 单应力加速老化模型

3.1.1 阿伦尼乌斯模型

阿伦尼乌斯（Arrhenius）模型主要描述温度应力与失效速率的关系，用于表征化学反应速率随温度变化的指数规律[18-19]。在半导体可靠性工程中，该模型广泛应用于芯片在热应力作用下的寿命加速测试，已成为评估器件高温工作寿命的重要理论依据。

在车规级芯片的可靠性验证中，高温工作寿命测试（HTOL）和高温储存寿命测试（HTSL）等项目，均需依据Arrhenius模型建立加速应力与正常使用条件间的定量关系，从而推算出所需的加速试验时长与等效服役寿命。该模型主要体现芯片的失效速率与温度呈指数相关，温度T下的失效率为：

$$\lambda(T) = A\cdot\exp\left(-\frac{E_a}{k_B T}\right) \tag{2}$$

式中：A为与器件结构、材料相关的常数，E_a为激活能，$k_B = 8.617\,33 \times 10^{-5}$为玻尔兹曼常数，$T$为绝对温度。

鉴于失效速率与特征失效时间成反比，则加速因子为：

$$A_f = \exp\left[\frac{E_a}{k_B}\cdot\left(\frac{1}{T_{use}} - \frac{1}{T_{test}}\right)\right] \tag{3}$$

式中：T_{use}、T_{test}分别为正常使用下和加速应力下的绝对温度。

Arrhenius模型适用于所有基元反应由单一温度应力主导或部分复杂反应主导，失效机理为热激活型的场景，如EM、SM、HCI等。但该模型存在一定的局限性：为便于工程化寿命预测与加速因子计算，激活能E_a常被假定为与温度无关的材料常数，但从微观失效机理来看，受缺陷演化、载流子行为等变化的影响，激活能往往具有一定温度依赖性。因此，该模型在宽温度范围或复杂反应中拟合效果下降，寿命外推误差增大[20]。

3.1.2 科芬-曼森模型

科芬-曼森（Coffin-Manson）模型主要评估温度循环应力下器件可靠性的经典疲劳损伤，适用于量化温度变化及其变化速率对电子器件（焊点与封装结构）造成的累积损伤。该模型揭示了在交变温度应力下，材料或结构的疲劳寿命与温度循环次数之间的基本关系，广泛应用于温度循环、功率温度循环等可靠性测试的评估。其加速因子为[21-22]：

$$A_f = \left(\frac{\Delta T_{test}}{\Delta T_{use}}\right)^m \tag{4}$$

式中：ΔT_{use}、ΔT_{test}分别为正常使用下和加速应力下的温度差，m为材料疲劳指数。

Coffin Manson模型主要分析因温度循环变化导致的热机械疲劳问题，其典型应用场景是由不同材料层间热膨胀系数不匹配所引起的可靠性评估。在由多种材料构成的电子封装与互联结构中，各层材料在温度变化时，因膨胀与收缩程度不同，会在界面及材料内部产生周期性的热应力和应变。该模型量化了循环应变幅值，能够有效预测疲劳失效过程，进而评估结构在交变温度环境下的寿命与可靠性[23]。其局限性在于此模型属于经验性模型，忽略了蠕变、氧化等实际耦合损伤机制，其关键参数强烈依赖具体材料与工况，模型通用性较差。

3.1.3 哈尔伯格-派克模型

哈尔伯格-派克（Hallberg-Peck）模型是用于表征温

度、湿度共同作用加速器件失效的典型双应力加速模型，突出湿度在失效机制中的主导影响。该模型适用于分析由温度与湿度协同效应产生的腐蚀失效、氧化失效等物理化学过程，广泛应用于高温高湿偏置（THB）、高加速寿命测试（HAST）等可靠性试验，评估电子元件、材料及产品在恶劣湿热环境下的耐久性与寿命[24]。其数学表达式为：

$$t(T,H) = C \cdot H^{-p} \cdot \exp\left(\frac{E_a}{k_B T}\right) \tag{5}$$

式中：t为失效时间，H为相对湿度，p为湿度加速指数，C为常数。

故加速因子计算公式为：

$$A_f = \left(\frac{H_{test}}{H_{use}}\right)^{p} \cdot \exp\left[\frac{E_a}{k_B} \cdot \left(\frac{1}{T_{use}} - \frac{1}{T_{test}}\right)\right] \tag{6}$$

式中：H_{test}、H_{use}分别为加速测试和实际使用的相对湿度。

Hallberg-Peck模型适用于温度、湿度耦合的环境应力失效，如芯片封装受湿气侵入导致的电化学腐蚀、外部引脚或焊点在高湿环境下的氧化等问题[25]。但该模型未考虑电压应力的影响，不适用于评估芯片核心器件（如栅氧层、互连线、介质层等）因电应力作用导致性能衰减或失效。

3.1.4　逆幂律模型

逆幂律（Inverse Power Law）模型表征电压应力主导下器件老化过程，适用于以电场或电应力为主要失效驱动机制的场景，如TDDB、BTI等可靠性测试[26]。电压V下的失效率为：

$$\lambda(V) = B \cdot V^{n} \tag{7}$$

式中：B为器件相关常数，n为电压加速指数。

加速因子计算公式为：

$$A_f = \left(\frac{V_{use}}{V_{test}}\right)^{n} \tag{8}$$

式中：V_{use}、V_{test}分别为正常使用和加速应力下的电压。

逆幂律模型适用于单一电压应力主导、失效机理所致电致退化的可靠性分析场景，但该模型未考虑温度对电应力失效的影响，且车规级芯片实际服役环境中，电压诱导的失效多与温度应力协同作用，因此，该模型在复杂多应力工况下的寿命预测精度受限。

3.2　多应力耦合组合模型

在车规级芯片的实际应用中，器件同时承受温度与电压应力的双重作用，且二者存在显著的耦合效应，单一应力模型难以准确表征其综合老化行为。因此，将描述温度依赖性的Arrhenius模型与描述电压相关老化的逆幂律模型相结合，构建阿伦尼乌斯-逆幂律组合模型，已成为车规级芯片在温度-电压双应力条件下加速老化测试的主流模型。其数学表达式为：

$$\lambda(T,V) = A \cdot V^{n} \cdot \exp\left(-\frac{E_a}{k_B T}\right) \tag{9}$$

上式中各参数定义与单应力模型一致，车规级芯片常用加速测试方法见表1。

表1　常用加速测试方法

试验项目	测试标准	加速应力
HTOL	JESD22-A108[27]	温度、电压
TC	JESD22-A104[21]	温度、温度变化率
HTSL	JESD22-A103[28]	温度
THB或HAST	JESD22-A101[29]、JESD22-A110[30]	电压、温度、湿度
TH或UHAST	JESD22-A101、JESD22-A118[31]	温度、湿度

3.3　模型参数拟合方法

使用活化能E_a、电压加速指数n、湿度指数p等加速老化模型参数作为评估电子器件寿命与可靠性的关键指标，主要源于现有文献提供典型参数或根据加速老化试验所得失效数据拟合。

基于试验数据的参数拟合中，常用普通最小二乘（Ordinary Least Squares，OLS）法与极大似然估计[32]（Maximum Likelihood Estimation，MLE）法。其中，最小二乘法通过数学变换将非线性老化模型转化为线性形式，利用试验数据通过线性回归方法直接拟合得到模型参数，该方法计算简便，适用性广泛。

极大似然估计法则基于失效数据所服从的概率分布构建似然函数，如指数分布、威布尔分布等，通过最大化该函数来估计模型参数。该方法在统计性质上具有一致性、无偏性和有效性，尤其适用于小样本情况或包含截尾、区间等非完整类型的失效数据，能够实现更高的拟合精度[33]。

针对车规级芯片的加速老化测试，其失效数据符合威布尔分布特征，能够准确描述产品在不同阶段的失效行为。因此，工程实践中常采用该分布作为失效统计模型，同时结合最小二乘法进行加速老化模型的参数拟合，兼顾数据处理的实用性与模型表征的适用性。

4　车规级芯片加速老化模型与优化方向

4.1　阿伦尼乌斯模型

依据AEC-Q100标准，半导体器件使用激活能E_a = 0.7 eV、玻尔兹曼常数k_B = 8.617 33 × 10^{-5} eV/K。针对汽车使用时间为15年（启动在线器为12 000 h、全天在线器为131 400 h），使用环境中的平均结温

T_{use}=360 K的任务剖面输入，车规芯片认证等级0~3测试温度下，相应HTOL和HTSL加速试验时间如表2所示。

表2　HTOL和HTSL加速试验时间

等级	T_{test}/K	T_{use}/K	t_{use}/h		A_f	t_{test}/h	
			启动在线	全天在线		启动在线	全天在线
0	423	360	12 000	131 400	28.8	417	4 563
1	393				8.75	1 371	15 017
2	378				2.93	4 096	44 846
3	358				0.90	13 333	146 000

4.2　科芬-曼森模型

指数m取值依赖于失效机制，从韧性材料到脆性材料范围为1~9，依据AEC-Q100标准，芯片使用m = 4，即硬质合金中的裂纹。针对汽车15年使用寿命发动机的起停周期为54 570次（平均10次/天）、平均环境下温差为349 K的任务剖面输入，车规芯片认证等级1测试温度对应TC和功率温度循环试验（Power and Temperature Cycling Test，PTC）加速试验时间如表3所示。

表3　TC和PTC加速试验时间

等级	ΔT_{test}/K	ΔT_{use}/K	n_{use}/次	A_f	n_{test}/次	
					计算值	标准值
1	478	349	54 750	52.94	1 034	1 000

4.3　哈尔伯格-派克模型

依据AEC-Q100标准，使用p=3、E_a = 0.8 eV，用于焊盘腐蚀。环境平均相对湿度H_{use} = 74%、k_B = 8.617 33 × 10^{-5}，针对使用15年总时间（131 400 h）、平均使用结温305 K的任务剖面输入，车规芯片认证等级0~3测试温度对应HAST/UHAST/THB/TH加速试验时间如表4所示。

表4　HAST/UHAST/THB/TH加速试验时间

试验项目	等级	T_{test}/K	T_{use}/K	H_{use}/%	H_{test}/%	A_f	t_{test}/h	
							计算值	标准值
THB/TH	0~3	358	305	74	85	136.1	965.5	1 000
HAST/UHAST	0~3	403	305	74	85	2 455.5	53.5	96

4.4　车规级芯片加速老化模型优化

随着集成电路制造工艺进步至原子尺度，汽车电子搭载芯片的尺寸节点已缩减至数个原子层厚度。传统可靠性评估主要依赖经验数据，仅针对单一失效机制下与激活能相关的随机失效率进行建模，难以准确表征多应力耦合与多失效机制共同作用下的器件退化行为[34]。在车规级应用中，芯片需在宽温域、高电压及复杂环境应力下长期工作，其失效物理过程更复杂。

因此，可通过活化能动态修正和应力耦合系数修正方面，提升加速老化模型在车规多应力耦合条件下的拟合精度与外推能力。在活化能动态修正方面，车规芯片工作的宽温度区间内，芯片材料与器件结构的热特性随温度发生非线性变化，导致失效活化能为非恒定常数。为此，可构建与温度相关的动态活化能函数，替代原有常数假设，从而反映宽温域下的失效演化过程。

应力耦合系数修正方面，鉴于经典模型常将多应力加速因子简化为各单应力加速因子的乘积，未考虑温度与电压等应力之间的协同效应。实际上，高温可能会降低材料的介电强度与耐压能力，而高电压会增加功耗与局部温升，这种耦合作用将加速器件失效。因此，引入应力耦合系数，对温度与电压的交互效应进行量化修正，能够准确表征双应力耦合对失效速率的增强影响。

5　结束语

本文以车规级芯片宽应力域、多应力耦合、多失效机理并存的可靠性测试需求为背景，系统分析了Arrhenius模型、逆幂律模型等经典加速老化模型的基本原理及其在半导体可靠性领域的应用。通过分析车规级芯片的典型失效机理，基于现有模型在车规场景下的局限性，从活化能动态修正与应力耦合系数修正2个方向提出了车规级芯片加速老化模型的优化思路，为后续改进模型的构建提供了理论依据。未来可从以下方向开展进一步研究：

a. 多物理场耦合模型研究：在温度-电压耦合基础上，引入机械振动、电磁干扰等车规实际服役应力，构建温度-电压-振动等多物理场耦合加速老化模型，并发展基于加速测试矩阵的竞争失效机制分析方法，替代单一基础失效率与修正因子相乘的简化处理。

b. 新型车规芯片模型适配：针对SiC/GaN等第三代车规功率半导体的失效机理（如栅极退化、热循环疲劳），优化模型参数与结构，构建适用于宽禁带半导体的加速老化模型。

c. 机器学习融合的模型优化：将机器学习、人工智能等数据分析技术与物理加速老化模型结合，利用机器学习的非线性拟合能力优化模型参数，提升模型在小样本、复杂失效机理下的精度。

车规级芯片的可靠性是新能源汽车与智能网联汽车发展的核心基础，加速老化模型的精准化、通用化与工程化将成为车规芯片可靠性测试领域的重要研究方向，需进一步结合芯片的材料、结构、失效机理与行业大量试验数据，推动模型的持续优化与落地应用。

参 考 文 献

[1] 周伟, 陈旭乾, 葛成华. 汽车电子电气架构的发展及趋势[J]. 电子与封装, 2024, 24(1): 78-85.
ZHOU W, CHEN X Q, GE C H. Development and Trend of Automotive Electrical Electronic Architecture[J]. Electronics & Packaging, 2024, 24(1): 78-85.

[2] 曹冬冬, 宋承斌, 夏显召, 等. 汽车芯片分类及技术研究[J]. 中国汽车, 2024(3): 11-18.
CAO D D, SONG C B, XIA X Z, et al. Automotive Chip Classification and Technology Research[J]. China Auto, 2024(3): 11-18.

[3] International Organization for Standardization. Road Vehicles—Functional Safety—Part 1: Vocabulary: ISO 26262-1: 2018[S]. Geneva: International Organization for Standardization, 2018.

[4] 孙旭鹏, 张东, 哈文慧, 等. 集成电路新型加速寿命试验方法的研究[J]. 电子技术与软件工程, 2015(3): 121.
SUN X P, ZHANG D, HA W H, et al. Research on a New Accelerated Life Test Method for Integrated Circuits[J]. Electronics Technology and Software Engineering, 2015(3): 121.

[5] 束秀梅, 张世富, 刘天民, 等. 加速寿命试验研究综述[J]. 后勤工程学院学报, 2012, 28(6): 45-50.
SHU X M, ZHANG S F, LIU T M, et al Review of Accelerated Life Testing Research[J]. Journal of Logistics Engineering University, 2012, 28(6): 45-50.

[6] 张秋菊, 刘承禹. 电子设备可靠性的加速试验[J]. 光电技术应用, 2011, 26(4): 81-85.
ZHANG Q J, LIU C Y. Electronic Equipment Reliability Accelerated Test[J]. Electro-Optic Technology Application, 2011, 26(4): 81-85.

[7] 范志锋, 齐杏林, 雷彬. 加速可靠性试验综述[J]. 装备环境工程, 2008, 5(2): 37-40.
FAN Z F, QI X L, LEI B. Overview of Accelerated Reliability Testing[J]. Equipment Environmental Engineering, 2008, 5(2): 37-40.

[8] 李军, 缪海杰. 电子产品加速寿命试验研究[J]. 电子测试, 2011(11): 33-35.
LI J, MIAO H J. Research on Accelerated Life Testing of Electronic Products[J]. Electronic Test, 2011(11): 33-35.

[9] 陈都. 基于加速寿命试验的集成电路稳态寿命评估[C]// 第七届中国航空科学技术大会论文集. 成都: 中国航空学会, 2024: 1060-1063.
CHEN D. Steady-State Life Assessment of Integrated Circuits Based on Accelerated Life Testing[C]// Proceedings of the 7th China Aviation Science and Technology Conference. Chengdu: Chinese Society of Aeronautics and Astronatics, 2024: 1060-1063.

[10] MARQUES C M, MICHEZ A, WROBEL F, et al. Physical Explanation for the Higher Sensitivity to Ion-Induced Burnout in SiC Schottky Diodes Compared to Si Schottky Diodes[J]. IEEE Transactions on Nuclear Science, 2025, 72: 2411-2418.

[11] Automotive Electronics Council (AEC). Failure Mechanism Based Stress Test Qualification for Integrated Circuits in Automotive Applications: AEC-Q100 Rev J[S]. USA: AEC, 2023.

[12] JEDEC Solid State Technology Association. Failure Mechanisms and Models for Semiconductor Devices: JEP122H[S]. Arlington, VA: JEDEC, 2016.

[13] LIENIG J, ROTHE S, THIELE M. Fundamentals of Electromigration-Aware Integrated Circuit Design[M]. Cham: Springer, 2025.

[14] MATSUKI H, YAMAMOTO K, NAGAYA M, et al. Reliability of SiC-MOSFET for Hybrid Vehicle[J]. SAE Technical Paper 2012-01-0337, 2012.

[15] 李哲, 吕垠轩, 何燕冬, 等. 高k栅介质SOI nMOSFET正偏压温度不稳定性的实验研究(英文)[J]. 北京大学学报(自然科学版), 2014(4): 637-641.
LI Z, LYU Y X, HE Y D, et al. Experimental Study of Positive Bias Temperature Instability in High-k Gate Dielectric SOI nMOSFET[J]. Acta Scientiarum Naturalium Universitatis Pekinensis, 2014(4): 637-641.

[16] YI X J, WANG Z Z, LIU S L, et al. Acceleration Model Considering Multi-Stress Coupling Effect and Reliability Modeling Method Based on Nonlinear Wiener Process[J]. Quality and Reliability Engineering International, 2024, 40(6): 3055-3078.

[17] 杨跃胜, 傅霖煌, 武岳山. 基于芯片产品的加速寿命试验研究综述[J]. 中国集成电路, 2024, 42(3): 67-71.
YANG Y S, FU L H, WU Y S. The Research of Accelerated Life Test on Chip Products[J]. China Integrated Circuit, 2024, 42(3): 67-71.

[18] 胡湘洪, 高军, 李劲. 可靠性试验[M]. 北京: 电子工业出版社, 2015.
HU X H, GAO J, LI J. Reliability Testing[M]. Beijing: Publishing House of Electronics Industry, 2015.

[19] SONG K, CUI L R. Fiducial Inference-Based Failure Mechanism Consistency Analysis for Accelerated Life and Degradation Tests[J]. Applied Mathematical Modelling, 2022, 105: 500-513.

[20] 王延浩, 邓二平, 严雨行. 功率器件高温可靠性测试加速老化模型及其测试条件综述[J]. 华北电力大学学报(自然科学版), 2023, 50(5): 68-77+86.
WANG Y H, DENG E P, YAN Y X. Review of accelerated aging models and test conditions for high-temperature reliability testing of power devices[J]. Journal of North China Electric Power University (Natural Science Edition),

2023, 50(5): 68-77+86.

[21] JEDEC Solid State Technology Association. Temperature Cycle: JESD22-A104F.01[S]. Arlington, VA: JEDEC, 2023.

[22] 吕红杰, 江国栋, 汪张超. 基于Coffin-Manson模型评价一种过渡件焊接结构的可靠性[J]. 电子质量, 2019(9): 24-29.
LÜ H J, JIANG G D, WANG Z C. Reliability Evaluation of a Transition Piece Welding Structure Based on Coffin-Manson Model[J]. Electronic Quality, 2019(9): 24-29.

[23] 胡运涛, 苏昱太, 刘灿宇, 等. 表面贴装大功率器件热匹配问题可靠性仿真[J]. 电子与封装, 2025, 25(3): 99-103.
HU Y T, SU Y T, LIU C Y, et al. Reliability Simulation of Thermal Matching Issues in Surface-Mounted High-Power Devices[J]. Electronics and Packaging, 2025, 25(3): 99-103.

[24] 付桂翠, 陈颖, 张素娟, 等. 电子元器件可靠性技术教程[M]. 北京: 北京航空航天大学出版社, 2010.
FU G C, CHEN Y, ZHANG S J, et al. Reliability Technology Tutorial for Electronic Components[M]. Beijing: Beihang University Press, 2010.

[25] LIM M J Z, LOH H G, GOROLL M, et al. Multiphysics Effect of Temperature and Humidity on Copper Wire Bond Degradation via Enthalpy-Based Water-Vapor Energy[J]. IEEE Transactions on Components, Packaging and Manufacturing Technology, 2024, 14(5): 945-950.

[26] ESCOBAR L, MEEKER W. A Review of Accelerated Test Models[J]. Statistical Science, 2006, 21(4): 552-577.

[27] JEDEC Solid State Technology Association. Temperature, Bias, and Operating Life: JESD22-A108G[S]. Arlington, VA: JEDEC, 2022.

[28] JEDEC Solid State Technology Association. High Temperature Storage Life: JESD22-A103E. 01[S]. Arlington, VA: JEDEC, 2021.

[29] JEDEC Solid State Technology Association. Steady-State Temperature-Humidity Bias Life Test: JESD22-A101D.01[S]. Arlington, VA: JEDEC, 2021.

[30] JEDEC Solid State Technology Association. Highly Accelerated Temperature and Humidity Stress Test (HAST): JESD22-A110E. 01[S]. Arlington, VA: JEDEC, 2021.

[31] JEDEC Solid State Technology Association. Accelerated Moisture Resistance-Unbiased HAST: JESD22-A118B.01 [S]. Arlington, VA: JEDEC, 2021.

[32] MEEKER W Q, ESCOBAR L A, PASCUAL F G. Statistical Methods for Reliability Data Second Edition[M]. New York: Wiley, 2022.

[33] 邓友义, 汪凯歌, 彭道勇, 等. 加速寿命试验三参数威布尔分布的极小变异-极大似然估计[J]. 装备环境工程, 2023, 20(3): 88-95.
DENG Y Y, WANG K G, PENG D Y, et al. Minimum Variation-Maximum Likelihood Estimation of Three-Parameter Weibull Distribution for Accelerated Life Testing[J]. Equipment Environmental Engineering, 2023, 20(3): 88-95.

[34] BABU S J, HU F, ZHU L Y, et al. Extending Silicon Lifetime: A Review of Design Techniques for Reliable Integrated Circuits[EB/OL]. (2025-03-27) [2026-04-17]. https://arxiv.org/abs/2503.21165.

（责任编辑　瑞　秋）

修改稿收到日期为2026年4月17日。