·第二十八届中国科协年会学术论文专题——车规芯片架构改进与可靠性优化关键技术·

SiC MOSFETs在温度冲击试验中的失效原因研究*

朱帅帅[1,2,3]　周昕[1,2,3]　陈杰[1,2,3]　韩松[1,2,3]

（1.智能汽车安全技术全国重点实验室，重庆 401122；2.中国汽车工程研究院股份有限公司，重庆 401122；
3.中汽院（江苏）汽车工程研究院有限公司，苏州 215129）

【摘要】针对碳化硅金属氧化物半导体场效应晶体管（SiC MOSFETs）在温度冲击试验中的失效案例，通过电性测试、超声波扫描显微镜、超景深三维显微镜、扫描电子显微镜等方法分析失效缺陷及原因，并提供相应的解决方案，对提升SiC MOSFETs的可靠性、保证整车稳定运行具有一定价值。

主题词：SiC MOSFETs　温度冲击　失效分析　分层

中图分类号：TN386　　**文献标志码：**A　　**DOI:** 10.19620/j.cnki.1000-3703.20250372

Investigation of Failure Mechanisms in SiC MOSFETs under Temperature Shock Testing

Zhu Shuaishuai[1,2,3], Zhou Xin[1,2,3], Chen Jie[1,2,3], Han Song[1,2,3]

（1. State Key Laboratory of Intelligent Vehicle Safety Technology, Chongqing 401122; 2. China Automotive Engineering Research Institute Co., Ltd., Chongqing 401122; 3. China Automobile Research Institute (Jiangsu) Automotive Engineering Research Institute Company Limited, Suzhou 215129）

【Abstract】 Regarding failure cases of Silicon Carbide Metal-Oxide-Semiconductor Field-Effect Transistors (SiC MOSFETs) during thermal shock testing, failure defects and causes are analyzed through electrical testing, ultrasonic scanning microscopy, super-depth three-dimensional microscopy, scanning electron microscopy, and other methods. Corresponding solutions are provided, which hold value for enhancing the reliability of SiC MOSFETs and ensuring stable operation of the full vehicle.

Key words: SiC MOSFETs, Temperature shock, Failure analysis, Delamination

【引用格式】 朱帅帅，周昕，陈杰，等. SiC MOSFETs在温度冲击试验中的失效原因研究[J]. 汽车技术，2026(2)：13-17.

ZHU S S, ZHOU X, CHEN J, et al. Investigation of Failure Mechanisms in SiC MOSFETs under Temperature Shock Testing[J]. Automobile Technology, 2026(2): 13-17.

1　前言

硅（Si）基半导体器件具有制造工艺成熟、适用性强等优势，已成为当前电力电子领域的主流选择。然而，Si材料禁带宽度较窄、临界击穿电场强度较低且热导率有限，严重制约了其在高功率、高电压、高频率环境下的性能表现[1]。碳化硅（Silicon Carbide，SiC）材料作为典型的第三代宽禁带半导体材料，其高电子饱和漂移速度、高热导率以及高临界击穿电场等特性使其在智能电网、电动汽车等领域备受关注[2-4]。

在电动汽车领域，碳化硅金属氧化物半导体场效应晶体管（Silicon Carbide Metal-Oxide-Semiconductor Field-Effect Transistors，SiC MOSFETs）具有系统效率提升、功率密度增加、支持大功率快速充电等特性，成为电动汽车驱动系统的核心技术发展方向[5]。但SiC MOSFETs在器件结构设计、制造工艺及热管理方面仍面临诸多挑战[6-8]。器件在工作中因局部热量过高导致结温迅速升高，易引发热应力积累和互连界面（如焊料层、键合线/带、芯片贴装界面等）加速劣化，大幅降低器件的稳定性与工作寿命[9-10]。因此，提升SiC MOSFETs的可靠性，特别是

*基金项目：重庆市技术创新与应用发展专项重大项目（CSTB2023TIAD-STX0020）；中国汽车工程研究院股份有限公司产品化项目（0001KTCP20241600）。

通信作者：韩松（1987—），工程师，主要研究方向为汽车芯片可靠性测评技术，hansong@caeri.com.cn。

芯片与焊接层的互联界面可靠性，对于SiC器件在极端工况下的稳定、高效与长周期运行具有重要意义[11-14]。

温度冲击试验通过模拟环境温度的急剧变化，评估器件或材料在极端温度条件下的性能，是检测集成电路封装结构中芯片与塑封材料、焊料层及键合材料间热膨胀系数（Coefficient of Thermal Expansion，CTE）匹配性的关键方法之一[15]。本文针对SiC MOSFETs开展温度冲击试验研究，通过电性测试、超声波扫描显微镜、超景深三维显微镜、扫描电子显微镜等表征手段分析失效缺陷及原因，旨在提升SiC MOSFETs的可靠性。

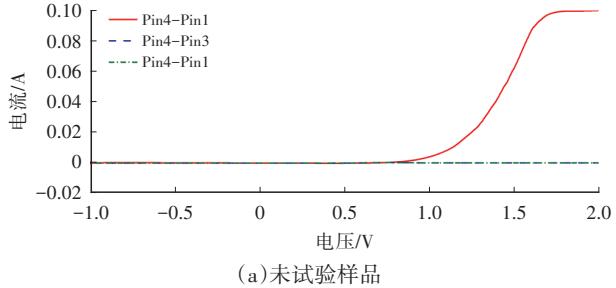
2 试验方法与结果

2.1 试验过程

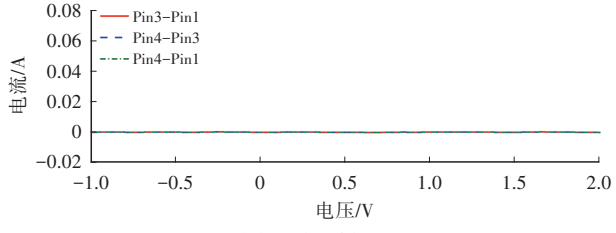
本文使用的SiC MOSFETs的封装类型为TO-247-4，其漏极到源极的击穿电压BV_{DSS}=1 200 V、导通电阻$R_{DS(ON),typ}$=16 mΩ、最大电流I_D=120 A，同时具有高阻断电压、低导通电阻以及开关速度快等特点，适用于汽车高压直流到直流转换器、电池充电器等方面，具有一定的代表性。

根据汽车用分立器件可靠性标准AEC-Q101[16]，将温度冲击试验的温度范围设置为-55~150 ℃，高温阶段和低温阶段均保持15 min，高、低温转换在1 min内完成，循环次数设置为350次。对试验后的SiC MOSFETs进行外观检测，未发现样品表面存在明显异常。

对试验样品进行引脚（Pin）到引脚的电流-电压曲线测试，分析温度冲击试验的影响，如图1所示。其中，测试条件为：Pin 4（栅极）到Pin 1（漏极），Pin 4（栅极）到Pin 3（源极），Pin 3（源极）到Pin 1（漏极），电压为-1~2 V，限流100 mA。



（a）未试验样品



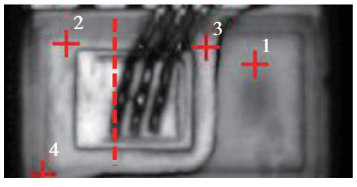
（b）试验后样品

图1 SiC MOSFETs的电性分析

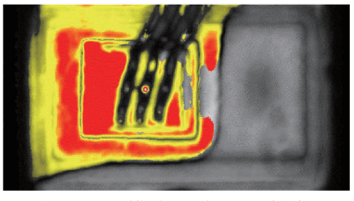
由图1可知：对于未进行温度冲击试验的样品，源极对漏极的电流随电压的增大逐渐接近限值，栅极对源极、栅极对漏极间的电流接近0；而试验后样品的源极对漏极的电流随电压的增加无明显变化，一直保持为0。依据试验后样品的电性参数失效现象，对样品进一步进行缺陷分析。

2.2 缺陷分析

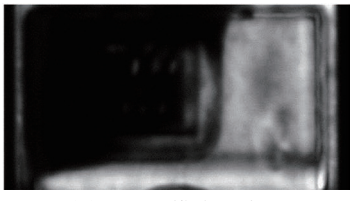
使用超声波扫描显微镜（Scanning Acoustic Microscope，SAM）观察失效样品，探头频率为30 MHz，分辨率为15 μm/像素。样品的超声波扫描及渲染效果如图2所示，通过横向截面扫描C-Scan和透射扫描T-Scan相互验证，并对比各位置波形，认为芯片位置及周围存在严重分层现象。



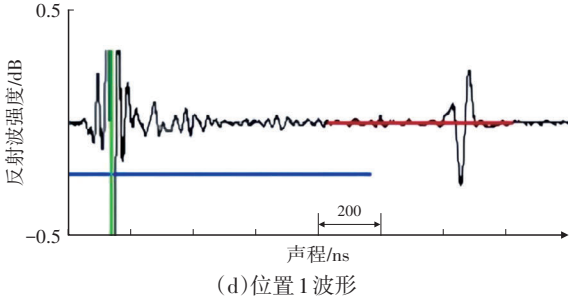
（a）C-Scan模式下分层与波形采集位置



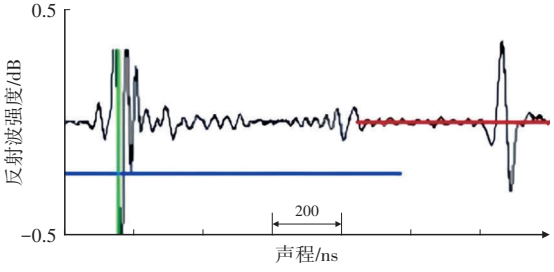
（b）C-Scan模式下分层渲染效果



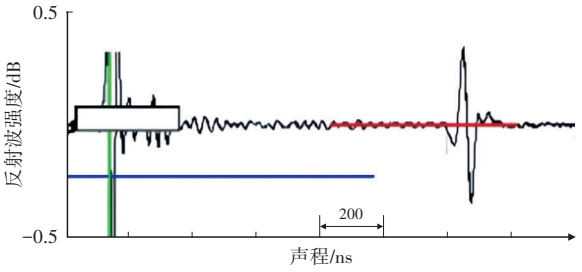
（c）T-Scan模式下分层



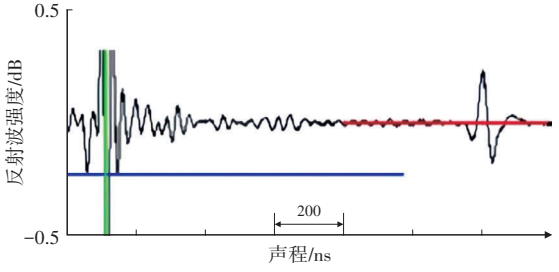
（d）位置1波形



（e）位置2波形



（f）位置3波形



（g）位置4波形

图2　失效样品的超声波扫描显微镜分析

2.3　形貌分析

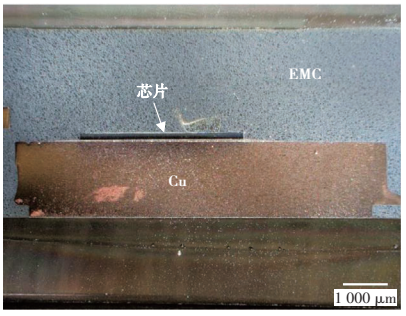
基于超声波扫描显微镜的结果，沿图2a中红色虚线处对样品进行切片、研磨。采用超景深三维显微镜对观察样品截面，芯片的整体形貌如图3a所示。逐步放大样品并聚焦于环氧塑封料（Epoxy Molding Compound，EMC）和芯片表面，发现塑封料和芯片表面间存在分层，如图3b~图3d所示。

基于超景深三维显微镜分析结果，使用扫描电子显微镜对样品的截面进行观察，结果如图4所示。分层缺陷涉及的主要区域包括芯片位置及其周围区域。分层缺陷横向扩展范围较大，缺陷面积涉及区域较广。

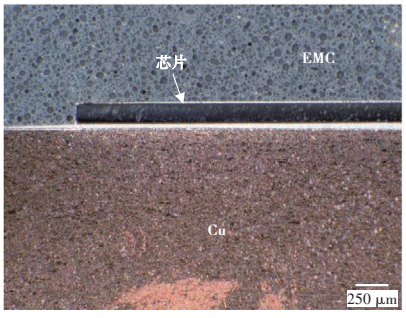
分别对分层区域的左侧、中间以及右侧位置进行分析，结果如图5所示。

在图5a中，基板沟槽与环氧塑封料间、焊料与环氧塑封料间均出现明显的分层，在微观尺度上的具体表现为：环氧塑封料与沟槽和焊料表面形成了宽度约为0.5 μm的分层区域，该分层区域的形成在一定程度上破坏了封装结构的完整性。

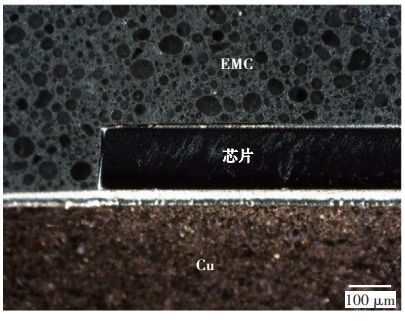
在图5b中，即芯片正上方，芯片表面铝（Al）层和环氧塑封料间出现分层，该区域的Al层与环氧塑封料间完全脱离。



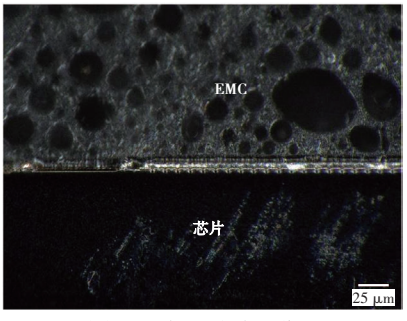
（a）整体形貌



（b）低放大倍数下分层位置

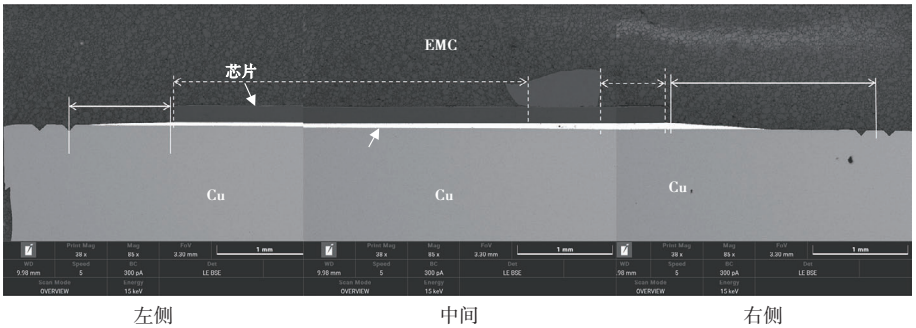


（c）高放大倍数下分层位置



（d）EMC与芯片分层位置

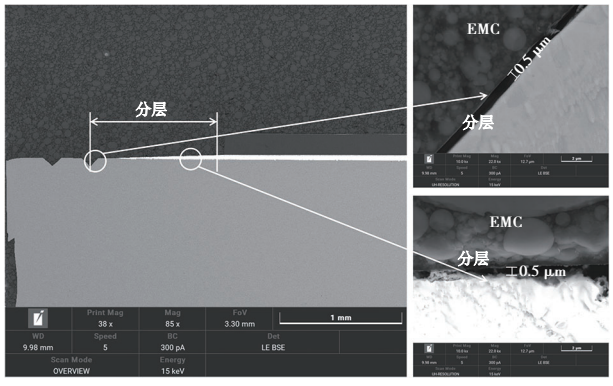
图3　超景深三维显微镜分析



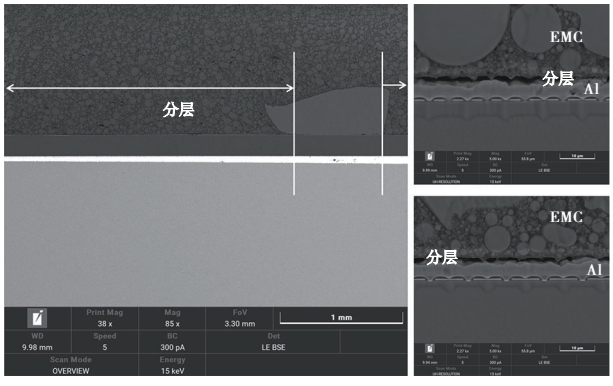
左侧　　中间　　右侧

图4　分层区域整体形貌

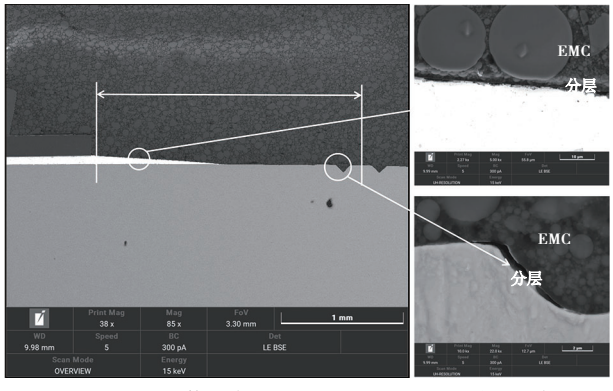
在图5c中，分层区域的右侧位置与左侧位置的形貌类似，基板沟槽与环氧塑封料间、焊料与环氧塑封料间也出现了明显分层。



(a)左侧



(b)中间



(c)右侧

图5　不同分层位置形貌

图6为芯片Al层和环氧塑封料间分层缺陷的微观形貌，Al层表面轮廓和环氧塑封料的表面轮廓一致，符合分离特征。而Al层表面光滑，侧面反映出Al层和环氧塑封料间的结合强度较低。

3　综合分析与讨论

针对SiC MOSFETs在温度冲击试验中的失效现象，分别通过电性测试、超声波扫描显微镜、超景深三维显微镜、扫描电子显微镜等表征手段对样品进行了详细分析，发现芯片表面Al层以及芯片周围区域与环氧塑封料间出现严重的分层缺陷。

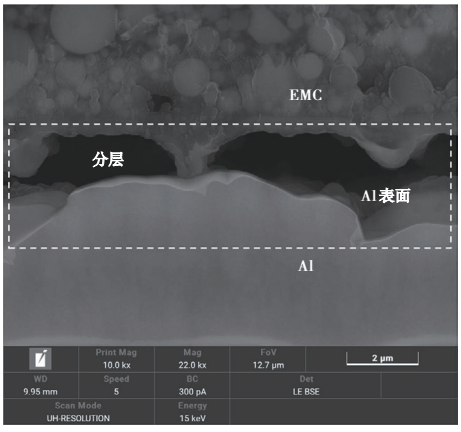


图6　分层缺陷微观形貌

芯片封装不仅为芯片提供物理保护，防止芯片受机械损伤、湿气侵蚀等因素影响，同时，对芯片散热、电气连接及信号传输等方面均有重要作用。结合实际调研发现，本文研究对象因Al层在封装前被污染，导致芯片在塑封过程中，环氧塑封料与Al层间的结合强度显著下降。在温度冲击试验条件下，环氧塑封料与Al层界面处产生分层并逐渐扩展，导致界面处产生应力集中，键合界面的接触电阻增加，从而增大了器件导通电压。该缺陷破坏了芯片封装结构的完整性，影响了芯片的电气性能及长期可靠性。

根据分层缺陷的位置及微观特征，制定相应的优化方案：

a. 采用等离子对芯片表面Al层进行活化处理，去除表面污染物。

b. 在界面增强方面，可使用硅烷偶联剂，并在塑封料中掺入黏结剂，以提高界面结合力。

c. 在工艺控制方面，严格限制从完成表面处理到塑封工序的间隔时间，确保芯片能够在干燥保护性气体中暂存，最大程度防止氧化膜生成，从而提高Al层与塑封料间的结合强度。

4　结束语

本文依据AEC-Q101标准对SiC MOSFETs进行温度冲击试验，通过表征与失效分析，明确了影响其电气性能及长期可靠性的关键因素，并提供相应优化方案。试验结果可为提升SiC MOSFETs可靠性提供依据，对保障电动汽车整车系统的稳定运行具有参考价值。未来，可进一步围绕工艺改进的实证效果及在整车工况下的长期可靠性展开深入验证。

参 考 文 献

[1] 张莹, 谢露红, 邓二平, 等. Si IGBT和SiC MOSFET分立器件封装可靠性对比[J]. 半导体技术, 2023, 48(3): 231-239+254.
ZHANG Y, XIE L H, DENG E P, et al. Comparison on Package Reliability of Si IGBT and SiC MOSFET Discrete Devices[J]. Semiconductor Technology, 2023, 48(3): 231-239+254.

[2] 王家鹏, 贺东葛, 赵婉云. 碳化硅材料研究现状与应用展望[J]. 电子工业专用设备, 2018, 47(4): 23-26.
WANG J P, HE D G, ZHAO W Y. Research Status and Application Prospect of Silicon Carbide Materials[J]. Equipment for Electronic Products Manufacturing, 2018, 47(4): 23-26.

[3] 孙培元, 孙立杰, 薛哲, 等. 高压SiC MOSFET研究现状与展望[J]. 电子与封装, 2023, 23(1): 115-126.
SUN Y P, SUN L J, XUE Z, et al. Status and Prospect of High-Voltage SiC MOSFET[J]. Electronics & Packaging, 2023, 23(1): 115-126.

[4] 胡嘉豪, 王英伦, 代豪豪, 等. SiC MOSFET器件栅氧可靠性研究综述[J]. 电源学报, 2024, 22(4): 1-11.
HU J H, WANG Y L, DAI H H, et al. Review on Gate Oxide Reliability of SiC MOSFET Devices[J]. Journal of Power Supply, 2024, 22(4): 1-11.

[5] SHI B F, RAMONES A I, LIU Y X, et al. A Review of Silicon Carbide MOSFETs in Electrified Vehicles: Application, Challenges, and Future Development[J]. IET Power Electronics, 2023, 16(12): 2103-2120.

[6] YANG C, WEI S S, WANG D J. Bias Temperature Instability in SiC Metal Oxide Semiconductor Devices[J]. Journal of Physics D: Applied Physics, 2021, 54(12).

[7] SHEN T Y, HE Z Y, SHI Y J, et al. Time-Dependent Degradation Mechanism of 1.2 kV SiC MOSFET under Long-Term High-Temperature Gate Bias Stress[J]. IEEE Transactions on Electron Devices, 2023, 70(3): 1162-1167.

[8] TANG W Y, HUANG X B, CHEN Z X, et al. Integrated Thermal Management for a High-Power-Density Silicon Carbide Power Module with Die-Level Heat Flux over 1 000 W/cm^2[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2024, 13(2): 2125-2137.

[9] LEE H, SMET V, TUMMALA R. A Review of Sic Power Module Packaging Technologies: Challenges, Advances, and Emerging Issues[J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2020, 8(1): 239-255.

[10] WANG J, JIANG X. Review and Analysis of SiC MOSFETs Ruggedness and Reliability[J]. IET Power Electronics, 2020, 13(3): 445-455.

[11] TINSCHERT L, ARDAL A R, POLLER T, et al. Possible Failure Modes in Press-Pack IGBTs[J]. Microelectronics Reliability, 2015, 55(6): 903-911.

[12] CHATURVEDI M, DIMITRIJEV S, HAASMANN D, et al. Comparison of Commercial Planar and Trench SiC MOSFETs by Electrical Characterization of Performance-Degrading Near-Interface Traps[J]. IEEE Transactions on Electron Devices, 2022, 69(11): 6225-6230.

[13] SARKANY Z, RENCZ M. Methods for the Separation of Failure Modes in Power-Cycling Tests of High-Power Transistor Modules Using Accurate Voltage Monitoring[J]. Energies, 2020, 13(11).

[14] QI J W, YANG X, LI X, et al. Temperature Dependence of Dynamic Performance Characterization of 1.2 kV SiC Power MOSFETs Compared with Si IGBTs for Wide Temperature Applications[J]. IEEE Transactions on Power Electronics. 2019, 34(9): 9105-9117.

[15] 吴军科, 李辉, 魏云鹏, 等. SiC MOSFET的温度特性及结温评估研究进展[J]. 半导体技术, 2023, 48(7): 541-556.
WU J K, LI H, WEI Y P, et al. Research Progress of Temperature Characteristics and Junction Temperature Evaluation of SiC MOSFETs[J]. Semiconductor Technology, 2023, 48(7): 541-556.

[16] Automotive Electronics Council. AEC-Q101 Rev-E: Failure Mechanism Based Stress Test Qualification for Discrete Semiconductors[S/OL]. (2021-03-01) [2025-09-22]. http://www.aecouncil.com/AECDocuments.html.

（责任编辑　瑞　秋）

修改稿收到时间为2025年9月22日。