

1.5 V 低功耗 CMOS 恒跨导轨对轨运算放大器

邓红辉, 尹勇生, 高明伦

合肥工业大学电子科学与应用物理学院微电子设计研究所, 合肥 230009

摘要 运算放大器是模拟集成电路中用途最广、最基本的部件。随着系统功耗及电源电压的降低, 传统的运算放大器已经不能满足低压下大共模输入范围及宽输出摆幅的要求。轨对轨运算放大器可以有效解决这一问题, 然而传统的轨对轨运算放大器存在跨导不恒定的缺点。本文设计一种 1.5 V 低功耗 CMOS 恒跨导轨对轨运算放大器, 输入级采用最小电流选择电路, 不仅实现了跨导的恒定, 而且具有跨导不依赖于理想平方律模型、MOS 管可以工作于所有区域、移植性好的优点。输出级采用前馈式 AB 类输出级, 不仅能够精确控制输出晶体管电流, 而且使输出达到轨对轨全摆幅。所设计的运算放大器采用了改进的级联结构, 以减小运算放大器的噪声和失调。基于 SMIC 0.18 μm 工艺模型, 利用 Hspice 软件对电路进行仿真, 仿真结果表明, 当电路驱动 2 pF 的电容负载以及 10 k Ω 的电阻负载时, 直流增益达到 83.2 dB, 单位增益带宽为 7.76 MHz, 相位裕度为 63°; 输入输出均达到轨对轨全摆幅; 在整个共模输入变化范围内跨导变化率仅为 2.49%; 具有较高的共模抑制比和电源抑制比; 在 1.5 V 低压下正常工作, 静态功耗仅为 0.24 mW。

关键词 轨对轨; 恒跨导; 最小电流选择电路; 前馈式 AB 类输出级

中图分类号 TN402

文献标识码 A

文章编号 1000-7857(2009)23-0057-05

A 1.5 V Low-power Rail-to-Rail CMOS Operational Amplifier with Constant- g_m

DENG Honghui, YIN Yongsheng, GAO Minglun

Institute of VLSI Design, Hefei University of Technology, Hefei 230009, China

Abstract Operational amplifier is a basic device, most widely used in the analog integrated circuits. With the reduction of the system power consumption and with a low power supply voltage, the traditional operational amplifier can not meet the requirements of the large input common-mode range and the wide output swing under a low voltage. The rail-to-rail operational amplifier can meet these requirements. But the trans-conductance of the traditional rail-to-rail operational amplifier is not constant. A 1.5 V low-power CMOS rail-to-rail operational amplifier is designed in this paper. A minimum current selection circuit is adopted in the input stage to achieve constant- g_m so that the trans-conductance is not independent of the ideal square law model, and the MOSFET transistors can

work not only in a strong inversion region but also in a weak inversion region. A feed-forward class AB output stage is used to ensure that the current of the output transistors to be controlled precisely and the output swing reaches rail to rail. In the operational amplifier, an improved compact circuit structure is adopted to reduce the noise and the offset of the operational amplifier. The circuit is simulated by using SMIC 0.18 μm process model and Hspice simulation software. The simulation results show that the DC gain is 83.2 dB, the unity gain bandwidth is 7.76 MHz, and the phase margin is 63° when the circuit is driving a load capacitance of 2pF and a load resistance of 10 k Ω . The input common-mode range and the output swing both reach rail to rail, and the variation of the g_m is only 2.49%. The common-mode rejection ratio and the power supply rejection ratio of the circuit are both high. The circuit operates normally in a low voltage of 1.5 V, and the static power consumption is only 0.24 mW.

Keywords rail-to-rail; constant- g_m ; minimum current selection circuit; feedforward class AB output stage

0 引言

运算放大器是模拟集成电路中用途最广、最基本的部件, 可以用来实现放大、滤波等各种功能, 在电子系统中有着

收稿日期: 2009-10-16

基金项目: 合肥工业大学科学研究发展基金项目(080402F)

作者简介: 邓红辉, 助理研究员, 研究方向为模拟和混合信号集成电路设计, 电子信箱: denghonghui@hfut.edu.cn

广泛的应用。随着 CMOS 集成电路的发展和工艺的进步, 低压低功耗设计成为一种趋势, 然而低电源电压导致运算放大器的共模输入范围及输出动态范围随之降低, 传统的运算放大器结构已经不能满足低压下大共模输入范围以及宽输出摆幅的要求。

针对这一问题, 共模输入范围能够达到全摆幅的轨对轨 (Rail-to-Rail) 运算放大器应运而生。然而传统轨对轨运算放大器存在跨导不恒定的缺点, 跨导的变化带来增益及单位增益带宽的变化, 也给运算放大器的频率补偿带来很大困难。因此, 跨导恒定技术成为必须。在跨导恒定技术中, 最为常用的是三倍电流镜技术^[1-2], 它通过设计合适的晶体管参数使 $K_n=K_p$ (其中 $K_{n,p}=\mu_{n,p}C_{ox}W/L$), 并设计合适的偏置电路使 $\sqrt{I_n}+\sqrt{I_p}$ 为一常数, 从而实现跨导恒定, 其中, n 代表 NMOS, p 代表 PMOS。该方法电路结构简单且易于实现, 但缺点是跨导过分依赖于理想的平方律模型, MOS 工作在强反型区和弱反型区时电路不能通用。文献[3]、[4]提到的最大/最小电流选择技术可以有效克服这一缺点。

本文设计的 1.5 V 低功耗 CMOS 恒跨导轨对轨运算放大器输入级采用最小电流选择电路, 在整个共模输入变化范围内始终选择电流最大的差分对作为输入差分对, 不仅很好地实现了跨导恒定, 还具有跨导不依赖于理想平方律模型、MOS 管可以工作于所有区域、移植性好的优点。输出级采用前馈式 AB 类输出级, 不仅能够精确控制输出晶体管电流, 而且使输出达到轨对轨全摆幅。所设计的运算放大器采用改进的级联结构以减小噪声和失调。

1 轨对轨输入级设计

图 1 是典型的轨对轨输入级及其跨导示意图, 它由 PMOS 差分对与 NMOS 差分对并联而成, 如图 1(a) 所示。输入级共模输入范围达到轨对轨, 即范围为 $V_{SS}-V_{DD}$ 。输入级总跨导为 $g_{m, tot}=g_{m,n}+g_{m,p}$ 。当共模输入电压处于低电平时, PMOS 差分对工作; 当共模输入电压处于中间电平时, PMOS、NMOS 差分对同时工

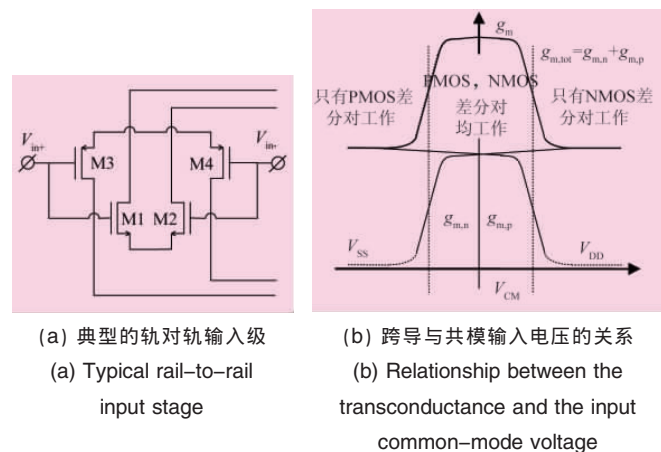
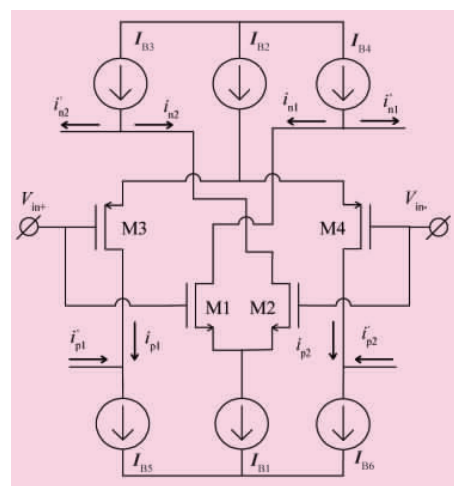


图 1 典型的轨对轨输入级及其跨导
Fig. 1 Typical rail-to-rail input stage and its transconductance

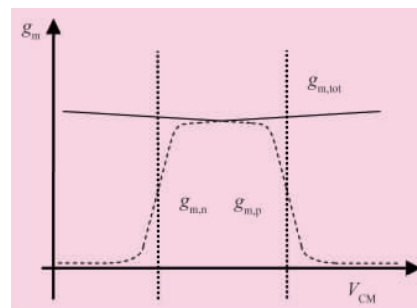
作; 当共模输入电压处于低电平时, NMOS 差分对工作。

由图 1(b) 可以看出, 传统轨对轨运算放大器的总跨导在整个共模输入变化范围内变化近一倍。跨导的变化带来增益及单位增益带宽的变化, 也给运算放大器的频率补偿带来很大困难。采用最小电流选择电路可以实现跨导的恒定。

本文设计的恒跨导轨对轨运算放大器采用最小电流选择电路实现恒跨导, 其原理如图 2 所示, 首先利用恒流源将轨对轨输入级的小信号电流进行反相, 如图 2(a) 所示, 然后将反相信号送入最小电流选择电路, 如图 3 所示, 选出最小电流送到输出级。因为选择的是反相信号, 因此, 在整个共模输入变化范围内, 轨对轨运算放大器利用最小电流选择电路, 实质上始终选择电流最大的差分对作为输入差分对, 其跨导如图 2(b) 所示, 从而实现跨导的恒定。



(a) 对输入级小信号电流进行反相
(a) Inversion of the small-signal current of the input stage



(b) 输入级跨导
(b) Transconductance of the input stage

图 2 输入级小信号电流的处理及跨导

Fig. 2 Operation of small-signal current of the input stage and the transconductance

图 2(a) 中, i_{n1} 、 i_{n2} , 以及 i_{p1} 、 i_{p2} 分别是 NMOS 差分对 M1、M2 及 PMOS 差分对 M3、M4 的小信号漏电流, 而 i'_{n1} 、 i'_{n2} , 以及 i'_{p1} 、 i'_{p2} 分别为 i_{n1} 、 i_{n2} , 以及 i_{p1} 、 i_{p2} 的反相小信号。

图 3 是最小电流选择电路。图中, M1~M4, M5~M7 分别具有相同大小。最小电流选择电路的工作原理如下。

1) 当 $I_1 < I_2$ 时, 流过 M1、M2 的电流为 I_1 , 流过 M5、M6、M7

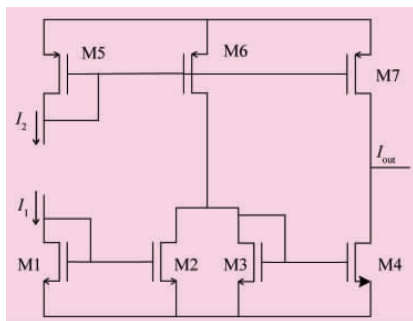


图3 最小电流选择电路

Fig. 3 Minimum current selection circuit

的电流为 I_2 ，而流过 M3、M4 的电流为 $I_2 - I_1$ ，此时输出电流为：

$$I_{out} = I_2 - (I_2 - I_1) = I_1 = \min(I_1, I_2);$$

2) 当 $I_1 > I_2$ 时，M2 被强制工作在线性区，其漏电流为 I_2 ，

流过 M5、M6、M7 的电流为 I_2 ，而 M3、M4 上均无电流流过，此时输出电流为： $I_{out} = I_2 = \min(I_1, I_2)$ ；

3) 当 $I_1 = I_2$ 时，流过 M1、M2 的电流为 I_1 ，流过 M5、M6、M7 的电流为 I_2 ，而 M3、M4 上均无电流流过，此时输出电流为： $I_{out} = I_2$ 。

图4为本文设计的采用最小电流选择电路的恒跨导轨对轨输入级。图中，M1、M2、M3、M4 分别是 NMOS、PMOS 输入差分对，虚线部分是最小电流选择电路，分别选择 $(-i_{n1}, -i_{p2})$ ， $(-i_{n2}, -i_{p1})$ 中的较小值，即 (i_{n1}, i_{p2}) ， (i_{n2}, i_{p1}) 中的较大值送给输出级。当共模输入电压分别处于低电平、中间电平以及高电平时，输入级分别选择 PMOS 差分对、PMOS 差分对以及 NMOS 差分对作为输入差分对。因此，在整个共模输入变化范围内，输入级利用最小电流选择电路始终选择电流最大的一对差分对作为输入差分对，从而实现跨导的恒定。

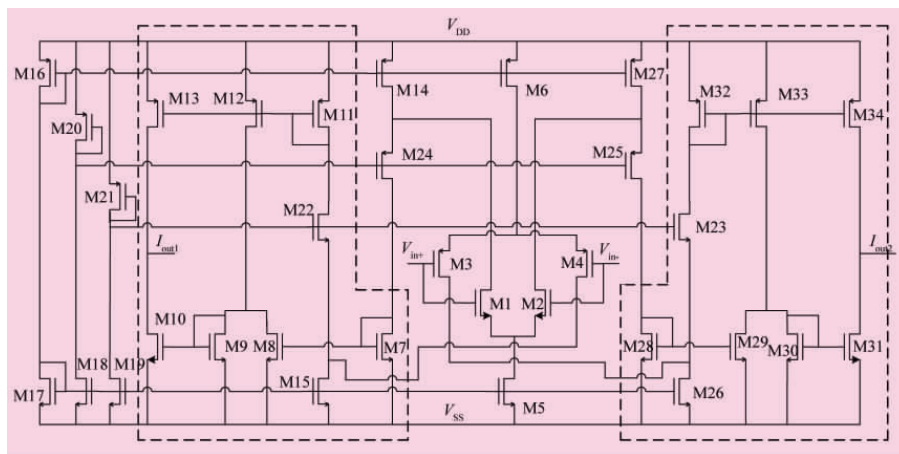


图4 采用最小电流选择电路的恒跨导轨对轨输入级

Fig. 4 The rail-to-rail input stage with constant- g_m by adopting minimum current selection circuit

2 前馈式 AB 类输出级设计

在轨对轨运算放大器的设计中，输入级只是设计的一部分，为了充分发挥轨对轨运算放大器的特性，必须设计良好的输出级。为了达到较高的转换效率以及输出全摆幅，轨对轨运算放大器的输出级通常采用 AB 类输出级。AB 类输出级包括前馈式 AB 类输出级^[2,5-6]以及反馈式 AB 类输出级^[2,7]，其中，前馈式 AB 类输出级所需的电源电压虽然比反馈式 AB 类输出级高，但是具有电路结构简单，输出晶体管电流易于控制，稳定性好等优点，从而获得广泛的应用。

图5是典型的前馈式 AB 类输出级。图中， I_{in1} 、 I_{in2} 是同相信号，直接驱动输出晶体管 M1、M2。M3、M4 为浮动的 AB 类控制电路，当 V_A 升高，M3 的漏电流增加的同时 M4 的漏电流减小， V_B 升高，反之亦然，从而保证 M1、M2 栅极之间的电压为常数。

二极管连接的 M5、M6，以及 M7、M8 分别为 M3、M4 提供偏置。图中，M3、M1、M5、M6，以及 M4、M2、M7、M8 分别构成两个线性回路，控制输出晶体管电流。两个线性回路的电压方程为：

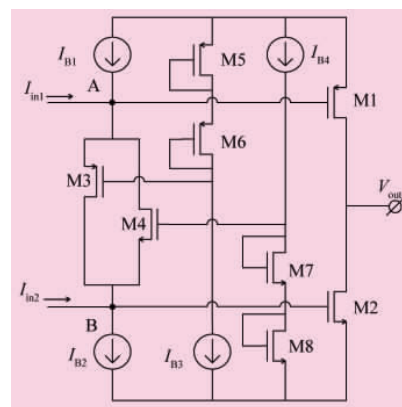


图5 典型的前馈式 AB 类输出级

Fig. 5 Typical feed-forward class AB output stage

$$\begin{aligned} V_{GS5} + V_{SG6} &= V_{SG3} + V_{SG1} \\ V_{GS7} + V_{GS8} &= V_{GS4} + V_{GS2} \end{aligned} \quad (1)$$

设计 $K_5 = K_6 = K_3 = K_4 = K_7 = K_8 = \frac{1}{C} K_1 = \frac{1}{C} K_2$ ， $I_{B1} = I_{B2} = 2I_{ref}$ ， $I_{B3} = I_{B4} = I_{ref}$ ， I_{ref} 为基准电流，由 $V_{GS} = \sqrt{2I/K_{np}} + V_{TH}$ (V_{TH} 为阈值电压) 可得

$$\sqrt{I_3} + \sqrt{\frac{I_1}{C}} = 2\sqrt{I_{ref}} \quad \sqrt{I_4} + \sqrt{\frac{I_2}{C}} = 2\sqrt{I_{ref}} \quad (2)$$

又

$$I_3 + I_4 = 2I_{ref} \quad (3)$$

由式(2)、(3)可得输出晶体管电流方程为

$$\left[2\sqrt{I_{ref}} - \sqrt{\frac{I_1}{C}} \right]^2 + \left[2\sqrt{I_{ref}} - \sqrt{\frac{I_2}{C}} \right]^2 = 2I_{ref} \quad (4)$$

由式(4)可知,当输出晶体管处于平衡状态时,即 $I_1 = I_2$ 时,输出晶体管的静态电流为 $I_Q = CI_{ref}$,可以看出,它只受参考电流源的影响,而不受工艺及电源电压的影响。

在轨对轨运算放大器的设计上,通常将共源共栅结构作为输入级的负载以提高增益,而将前馈式 AB 类输出级与之进行级联,如图 6 所示。这种传统结构的缺点是,AB 类控制电路的偏置电流源 I_{B1} 、 I_{B2} 和共源共栅负载成并列关系,从而降低了输入级的输出阻抗及增益。此外,电流源 I_{B1} 、 I_{B2} 还会给运算放大器引入较大的噪声和失调。

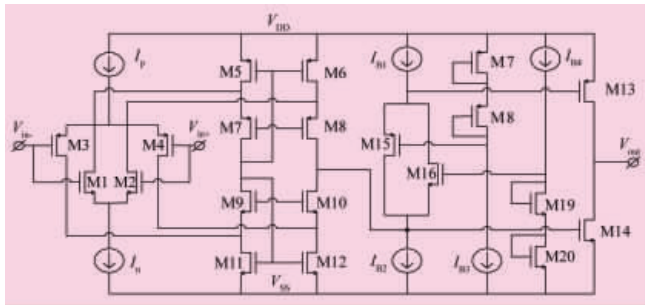


图 6 共源共栅负载与前馈式 AB 类输出级的级联
Fig. 6 Connection between the cascode and the feedforward class AB output stage

本文设计的恒跨导轨对轨运算放大器采用的是改进的级联结构^[5],如图 7 所示。图中, M15、M16 为输出晶体管, M17、M15、M19、M20, 以及 M18、M16、M21、M22 分别构成两个线性回路, 控制输出晶体管电流。M17、M18 为浮动的 AB 类控制电路, 被嵌入共源共栅求和电路中, 其偏置由共源共栅结构提供, 以减小传统结构中偏置电流源引入的噪声和失调。此外, 在共源共栅结构的另一条支路加入具有和 AB 类控制电路相同结构的浮动电流源 M13、M14, 它通过共源共栅电流镜为 AB 类控制电路提供稳定的偏置, 以减小共模输入电压变化对 AB 类输出级的影响。

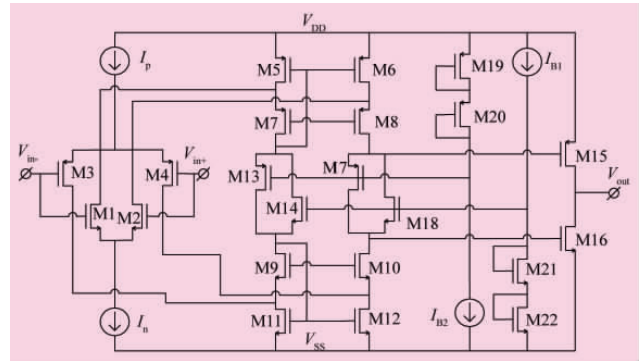


图 7 改进的级联结构
Fig. 7 Improved compact structure

3 整体电路和仿真结果

本文设计的 1.5 V 低功耗 CMOS 恒跨导轨对轨运算放大器的整体电路如图 8 所示。

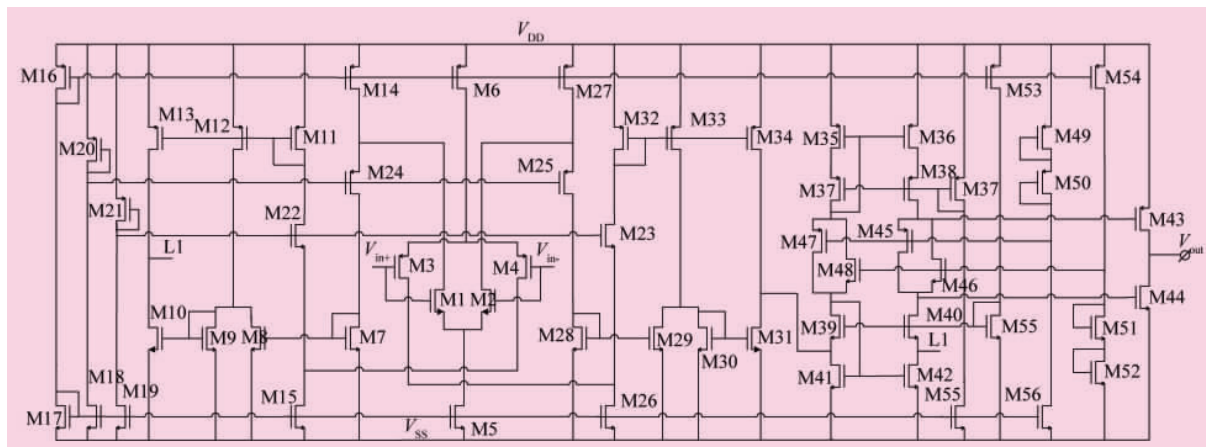


图 8 整体电路
Fig. 8 Whole circuit

本文基于 SMIC 0.18 μm 工艺模型, 利用 Hspice 软件对设计的运算放大器进行了仿真。当电路驱动 2 pF 的电容负载以及 10 k Ω 的电阻负载时, 直流增益为 83.2 dB, 单位增益带宽为 7.76 MHz, 相位裕度为 63°。

设计的运算放大器主要性能参数仿真结果见表 1。结果

表明, 运算放大器的共模输入范围达到轨对轨; 在整个共模输入变化内 ($V_{SS} \sim V_{DD}$) 跨导变化率仅 2.49%, 输入级跨导变化曲线见图 9, 表明运算放大器有良好的恒跨导特性, 有较高的共模抑制比和电源抑制比, 输出摆幅达到轨对轨全摆幅; 电路在 1.5 V 电源电压下正常工作, 静态功耗仅 0.24 mW。

