



叶甜春, 中国科学院微电子研究所所长, 主要研究方向为集成电路制造技术、新型器件及微细加工技术等

集成电路器件工艺先导技术研究进展

叶甜春

中国科学院微电子研究所, 北京 100029

摘要 中国集成电路技术和产业经过了最新一轮十年的攻关, 已经形成了较为系统的布局。分析了国内外集成电路制造技术和产业发展趋势以及中国集成电路制造技术研发布局, 概述了 22~14 nm 节点工艺研发成果、7 nm 节点工艺关键技术进展以及 5 nm 以下节点工艺新结构、新材料技术研发情况。

关键词 鳍式场效应晶体管; CMOS; 集成电路器件工艺

1 集成电路技术发展的方向

最近几年, 业界一直在讨论摩尔定律是否会终止, 后摩尔时代将要到来。严格来讲, 摩尔定律从来不是一个科学定律, 它只是一个预测, 是一个路线图。

等比缩小定律提出来之后, 器件尺寸等比缩到 1/3, 就可以将集成度提高 10 倍, 因此逐渐将摩尔定律等同于等比例缩小定律, 其实并非如此。

摩尔定律是对性能的要求, 当然提到器件性能, 集成度是第一位的, 也就是功能集成, 当然还包括速度要提高、功耗要降低, 相关性能都要往前发展。

多年前, 等比例缩尺寸在 1 μm 都可能是一个极限, 亚微米都会让人感觉很神秘。后来认为 100、20 nm 会是一个极限, 也均被超越了。

尺寸微缩是一条路, 但其实摩尔最早提出的非缩放驱动(non-scaling driven), 也即从应用角度增加人与环境的交互的多种非数字功能, 例如光电子、模拟器件, 正走向另一个应用的路径, 芯片之外的系统级集成(SiP)也开始在做功能的提升。

微电子学家胡正明曾指出集成电路还可持续发展 100 年。未来, 在集成电路技术实现路径上, 有可能会继续等比例缩下去, 缩到了极限便从平面发展到三维。

会不会有一种新的路径、新的器件出来能够替代现在的微电子器件, 2000 年左右, 时任美国总统克林顿提议发展纳米技术, 从而引发了纳米器件会不会替代现在微电子器件的热议。笔者认为不太可能, 因为微电子技术之所以发展到现在得益于材料, 最重要的是其具有以下优势: 材料稳定, 器件模式稳定、可以大规

模生产,可以让设计者在不太了解器件物理情况下只需面对数学模型就可以设计,这种连接的方式及其制造技术多年发展下来,形成了非常稳定和准确的过程,不是贸然提出一个新的结构出来就能达到的。

集成电路制造技术将迈入7~5 nm技术节点,日益逼近传统尺寸微缩路线的物理极限,集成电路先导技术研究面临越来越大的挑战,鳍式场效应晶体管(Fin-FET)结构将延续到7~5 nm节点,器件工艺中的新器件、新技术及新材料等都将在未来集成电路前沿工艺中发挥更为重要的作用。

中国集成电路技术和产业经过了最新一轮十年的攻关,已经形成了较为系统的布局。中国集成电路制造最高水平已达到28 nm节点,14 nm节点成套工艺和7~5 nm节点先导工艺正在研发。中国集成电路发展,要弯道超车,在哪些方面有什么机会?本质上来讲,集成电路还是有制造技术,制造工艺是其关键的核心技术之一,在国家重大科技专项的支持下,由中国科学院微电子研究所牵头,联合北京大学、清华大学、中芯国际集成电路制造有限公司(简称中芯国际,SIMC)、武汉新芯集成电路制造有限公司(简称武汉新芯)等单位在CMOS器件工艺关键技术(22/14 nm,7-5-3 nm)、新型存储器技术、高密度封装先导技术等方面取得了突破,部分研发成果已成功向长江存储科技有限责任公司(简称长江存储)、中芯国际等国内龙头企业转化。同时建立了较为系统的专利体系,初步形成了国际合作

发展的“你中有我”。

2 专项工艺研发布局

集成电路深刻影响了世界,从计算机发明到互联网产生,再到移动通信的兴起,而目前处于从数字化向自动化提升时期,集成电路的影响刚刚开始显现,方兴未艾。因为制造能力、硬件的潜能还没有被发挥出来,未来有足够精巧的设计、好的软件就能够把器件性能、潜能发挥出来,这是将来应该能做到的。

2006年制定的国家科技重大专项“极大规模集成电路制造技术及成套工艺”(简称02专项)中长期(2006-2020年)技术路线(图1),预计2020年16 nm进入量产,基于该路线图制定了中国集成电路的中长期发展计划,对工艺、装备、材料相应做了一些预测。目前来看当年做的计划有些保守了。值得欣慰的是国际上的工艺发展在提速,中国研发也在提速,没有按照既定的预测图固步自封在前进。

图2为02专项围绕中芯国际进行的工艺研发布局。

2009年,中芯国际65、45、32 nm三代工艺同时研发,由中国科学院微电子研究所(IMECAS)组织的研究机构进行22 nm先导研发。2011年,中芯国际开始28 nm工艺研发,IMECAS组织研究机构进行16/14 nm先导研发。

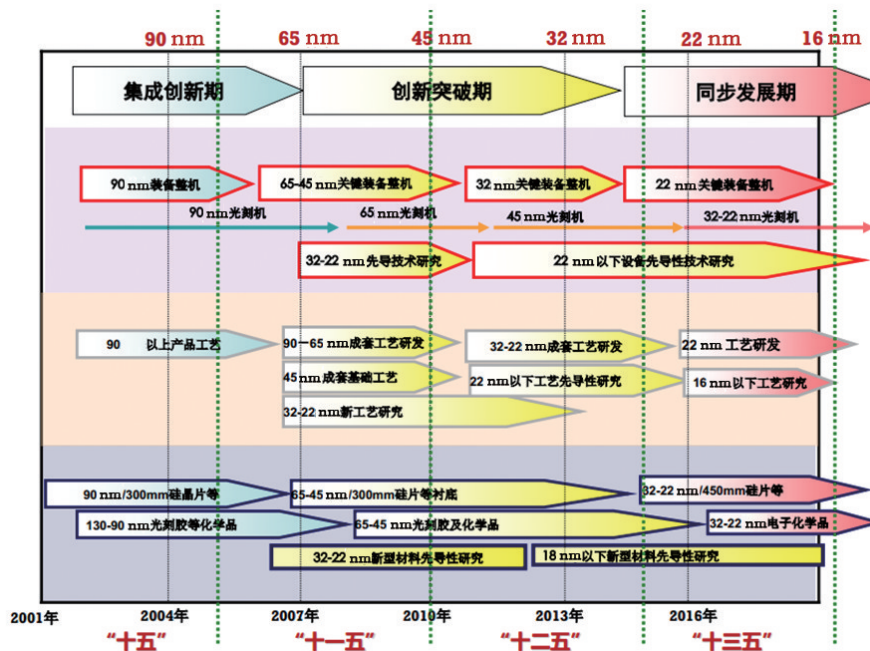


图1 2006年制定的02专项中长期(2006-2020年)技术路线

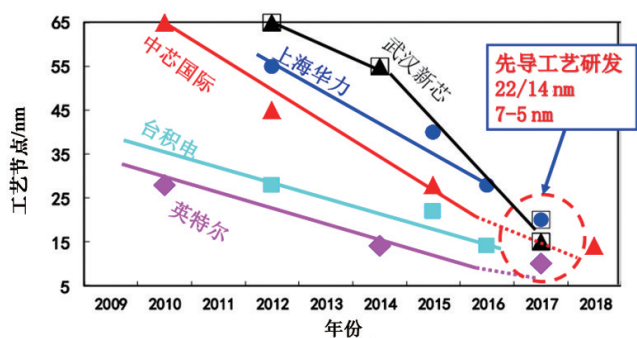


图2 02专项工艺研发布局

2017年,中芯国际已经开始启动7/5 nm工艺研发,由IMECAS等研究机构配合进行。同时2014年02专项开始关注存储器工艺研发,考虑的是3D NAND闪存,IMECAS与武汉新芯联合开展相关研发工作。

过去10年,在工艺研发方面,无论是企业研发,还是研究机构的先导技术研发,都取得了很大进展,也获得了大量自己的知识产权,开始有自己的装备、材料支撑,拥有了属于自己的工艺。

所以说,目前中国的集成电路制造技术体系相对是完整的,并非说没有漏洞,而是说框架系统性是有的,制造产业体系上也相对完备,这是国内近几年艰苦攻关得来的成果。

3 先导技术研究布局

先导技术研究由中国科学院微电子研究所牵头,联合北京大学、清华大学、复旦大学等高校,中芯国际、武汉新芯、北方华创等企业一起推进。先导计划布局从互补金属氧化物半导体(CMOS)器件工艺关键技术(22/14 nm, 7-5-3 nm)到新型存储器技术。

IMECAS联合国内高校和研究机构开展的CMOS器件工艺先导研究,主要围绕CMOS晶体管微缩过程中的关键技术挑战开展工作,包括纳米图形制造难度大、短沟道效应严重恶化、器件漏电大幅度增加、驱动电流明显减少等问题,在大路径下提出一些相应解决方案。

开始做22 nm先导技术研发时,发明创新22~14 nm器件的新材料、新结构和新工艺来突破挑战,并形成了22~14 nm核心技术:高K/金属栅工艺和三维鳍型栅器件。基于应用需求确立“专利导向战略”,竞争激烈的主战场,形成了很高的专利壁垒,2009年发明专利申请已分别超过3500项和2700项;确定“专利导向下的研发战略”,研究“专利地图”,有目标地突破壁垒,确立

专利质量与数量同步目标,寻求局部特色的解决方案,占据自己的位置,为产业提供支撑。

在集成电路这个行业里,主要的竞争手段就是专利,也就是创新技术,载体就在IP上,IP现在主要体现在专利上。以FinFET为例,做一些研究希望可以与产业界互有帮助,需要完成两件事情:能帮助企业把事情做成;当事情做成后,有自己的IP保护,而不是说全都是别人的东西。一边鼓励企业做自己的专利,一边先做研究能够在一些未知的新领域上找到自己的地盘:首先就要分析整个行业的专利地图,发现有哪些机会,哪些可以做;然后制定研究方案,甚至开始就把专利慢慢写出来,再通过研究验证这些专利,有些淘汰了,有些完善了;最后研究结果与方案吻合,继续推进下去。

面向产业应用的前导研究与纯粹自由探索的研究的差异在于:先导研究用户力很强,IP先行,基础研究就是走到哪儿算哪儿。图3为先导专项分析国际集成电路专利地图之后,指定出的研究方案。

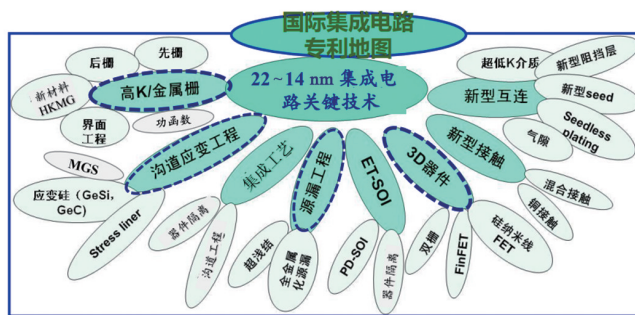


图3 基于应用需求确立“专利导向战略”

4 22~14 nm 器件工艺先导研究成果

22~14 nm 器件工艺先导研究完成3项关键技术:高K/金属栅多元新材料、叠层结构及调控和全后栅集成技术;22 nm CMOS器件沟道应变、掺杂改性和低阻接触新技术;14 nm 三维FinFET金属栅材料、沟道结构和自隔离新技术。突破了一系列器件结构和工艺实现方法,建立了22~14 nm新器件、新工艺的“局部”创新体系,形成了自己的特色;获得发明专利授权435项,包括美国专利192项,形成了系统性的自主知识产权体系。

2012年,国内首次建立22 nm高K/金属栅CMOS器件先导工艺,成功研制出良好性能的22 nm CMOS器件,与国际同类技术参数对比,等效栅介质厚度(EOT)、器件阈值电压(V_t)、PMOS驱动电流等参数占优,其他参

数相当。14 nm 器件集成验证结果显示:与国际同类先进技术相比,硅 Fin 三维尺寸、栅长、亚阈值开关电学特性等达到同一水平;新结构 MSD FOI FinFET 的电流开关比具有明显优势。

22~14 nm 关键工艺成果在国内主要企业中芯国际、武汉新芯 12 寸生产线进行了验证开发,多项发明进入实际应用。

最后研究的成果(图4)与当初制定的“专利地图”(图3)虽略有差异,但大部分非常吻合,这就取决于前期非常细致的理论基础研究。

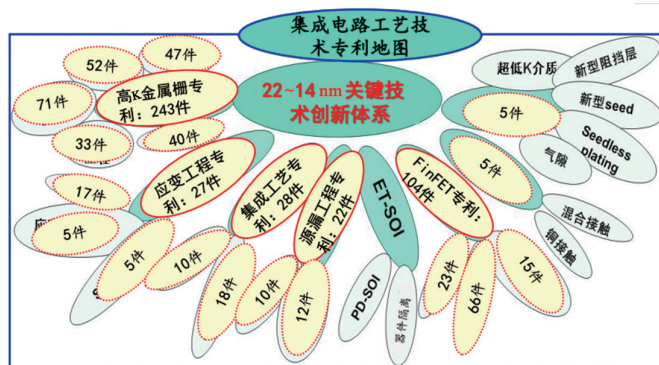


图4 专利体系建立情况

5 专利体系

从专利情况来看:中国科学院微电子研究所在高K/金属栅领域的专利数量为284,全球排名第四;中芯国际与中国科学院微电子研究所在FinFET实现的专利数量之和为313,位列全球第三(图5)。

专利质量方面,中国科学院微电子研究所专利引用位居国际前列、国内第一,高K/金属栅和FinFET的发明专利分别被IBM、台积电、三星等集成电路制造公司引用603次和203次。

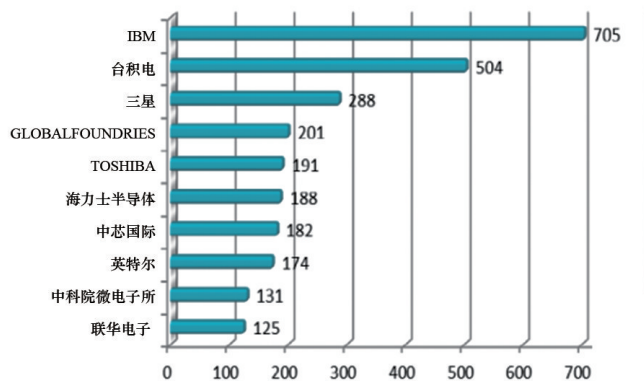


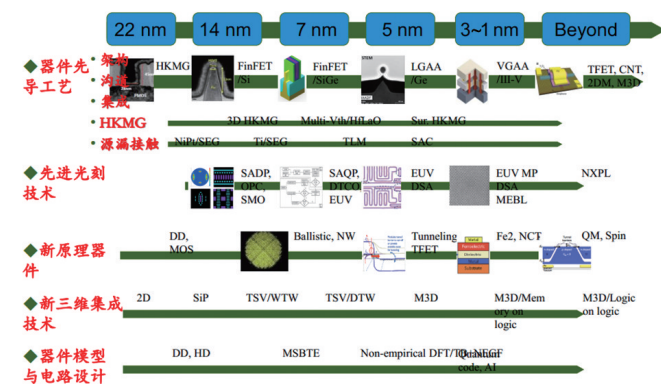
图5 三维FinFET专利数

2016年,美国LexInnova专利公司的统计分析报告将中国科学院微电子研究所的FinFET国际专利质量列为国际第一。

现在在集成电路工艺基础上,中国的企业和研究机构越来越自信,14 nm已经量产,尽管对10 nm还是7 nm仍有争论,但总体在有条不紊推进。

6 7-5-3 nm 器件工艺研究进展

图6为中国科学院微电子研究所制定的7-5-3 nm前沿技术研发路线,7、5、3 nm器件工艺研究还将继续推进下去,相应的研究工作都已经布局。



量级;建立了极紫外(EUV)成像模型和三维掩模模型,实现了含缺陷(defect)的极紫外掩模(EUV mask)快速仿真,可与光学投影系统联合仿真研究不同EUV成像特征。5 nm新材料方面,开发出Ge基栅结构优化技术,优化的Ge基栅结构EOT为0.6 nm, D_{it} 为 $5 \times 10^{11} \text{ cm}^{-2} \cdot \text{eV}^{-1}$;Ge基栅结构控制达到国际一流水平。

目前还开展了3 nm以下垂直晶体管器件的探索研究,包括NCT器件、低维材料量子调控、逻辑器件和电路的探索研究。

7 结论

2018年,是中国集成电路发展的关键年,是世界集成电路发明60年,中国半导体正式开始工作也是60年。

经历了60年,很难回答“做了60年的东西为什么老是赶不上人家”的质疑,因为集成电路、半导体的发展有了摩尔定律以后,它就一直作为一个动态目标在追赶,不是一个静态目标,如果没有持续在做,做做停

停就会把前面做的也全部都丢掉了。

中国集成电路技术和产业经过最新一轮十年的攻关,已经形成了较为系统的布局,综合能力和积累已经“今非昔比”。总体态势是:少部分取得突破崭露头角,大部分处于爬坡攻坚阶段,一部分仍处于起始阶段进展艰难。

就集成电路技术创新的三个方向而言:“More Moore”仍是主战场,“直道追赶”不可不为,再难也要做;在“More than Moore”“Beyond Moore”两个方向上“弯道超车”“换道超车”大有可为。对中国而言,不能做选择题,而是要做“全科生”。

追赶者的挑战和机遇均来自于集成电路领域的广度、深度和复杂度。最需要的是定力,持续工作最为关键。过去间歇式投入导致前功尽弃,教训极为深刻,万不可重蹈覆辙。

未来挑战和机遇并存,因为广度、深度、复杂度俱在,此时无论做哪一点,集中精力、保持定力,一代一代做下去,一定会有自己的特点。

(责任编辑 刘志远)