

用于海洋监测的宽带数字相控阵关键技术

杨李杰, 宋春毅, 徐志伟

浙江大学海洋电子工程研究所, 杭州 310027

摘要 宽带数字相控阵雷达能够实现宽海域、多目标、高精度的海域监测功能,而其最关键的部件是数字射频收发芯片。介绍了数字射频收发芯片的技术概况,结合数字射频收发芯片的发展现状,讨论了涉及的关键技术。分析表明,以数字射频收发芯片为核心的宽带数字相控阵将成为下一代海洋监测的优选方案。

关键词 宽带数字相控阵;数字射频收发芯片;海洋监测

随着中国海洋地缘政治的崛起,中国需要从一个海洋大国崛起为一个海洋强国,因此海洋安全的重要性逐渐凸显。而海洋监测对维护国家的海洋权益、保障国家的海洋安全具有极其重要的意义。得益于对电磁波和海洋粗糙面相互作用机制的认识和对海洋杂波的深入研究,出现于20世纪60年代的海洋雷达技术得以迅速发展^[1]。和陆地环境不同,海洋环境的监测手段包括天基雷达(空)、陆基雷达(陆)、舰载雷达(海)和大型声纳阵(水下),有距离长、信道差、信源不稳等特点,需要依赖大规模相控阵技术去解决这些问题,是海洋信息电子领域^[2]必不可少的信息传输、采集、遥感遥测的核心技术。其中宽带数字相控阵将是重点发展方向。

目前的海洋监测相控阵雷达多采用模拟相控阵体制,模拟相控阵雷达的质量和体积一般较大,大多只能安装在大型船只或卫星上;从能源消耗上来讲,模拟相控阵雷达功耗较大,甚至占到了卫星和船只总功耗的50%以上^[3];就性能而言,模拟相控阵雷达难以合成多波束,对多目标的探测能力不足,而这在复杂的海况情况下会对船只带来严重威胁。宽带数字相控阵技术是利用现代半导体强大的数字处理能力^[4],采用数字辅助模拟和射频互补金属氧化物半导体(CMOS)电路设计改善电路性能^[5],实现模拟相控阵难以完成的多波束合成,将传统的相控阵小型化、终端化,赋予了相控阵系统无以伦比的可扩展性。宽带数字相控阵的发射波束和接收波束都在数字域产生,因此可以同时生成多个任意角度和形状的波束,而这些波束的数目、瞬时带宽、动态范围将

只受数据转换器的性能、硬件容量和系统功耗所限制。数字相控阵的概念最初来源于数字信号处理和数字声纳相控阵^[6-9]。20世纪70年代,逐渐开展了数字波束赋形^[10]、超高分辨率阵列技术^[11]的研究。20世纪80年代,Barton^[12]比较了数字相控阵和模拟相控阵,归纳出数字相控阵的几大优点:无SNR损失的多波束接收、自适应调零、易于校正等。数字相控阵技术真正的加速发展发生在21世纪初。得益于半导体集成电路的迅猛发展,组成数字相控阵系统的器件的性能得到了极大的提高。射频集成电路(RFIC)在晶体管增益、噪声系数、无源器件的品质因数、功耗方面得到了改善。各种类型的数据转换器技术,如时间交织技术、流水线技术、数字误差校正技术等,大大提高了数据转换器的动态范围和采样率。另外,现场可编程逻辑器件(FPGA)的大规模应用,提高了数字相控阵的处理性能。

宽带数字相控阵包括天线阵列、数字射频收发、时钟数据传输、数字波束合成,其中数字射频收发是数字相控阵的核心,为了减小系统的SWaP(尺寸、质量和功耗),必须芯片化。目前行业应用(雷达遥测)、产业界(通信定位)和研究领域都将相控阵技术和数字射频收发芯片作为最终开发目标,例如Google公司基于Infineon公司的60 GHz雷达开发了用于未来人机界面的解决方案^[13],对超低功耗、超小型化相控阵雷达实现提出了更高的要求;而Lattice Semiconductor的SiBeam公司致力于将相控阵技术应用到高效的无线高清晰图像传输中^[14];还有众多的舰船汽车雷达芯片开发公司,如Delphi公

收稿日期:2017-09-26;修回日期:2017-10-10

基金项目:国家自然科学基金项目(61674128,61731019);中央高校基本科研业务费专项(2017XZZX001-02A);浙江省重点创新团队项目(2013TD14)

作者简介:杨李杰,博士研究生,研究方向为相控阵校正技术,电子信箱:yanglijie@zju.edu.cn;徐志伟(通信作者),教授,研究方向为雷达系统设计和集成电路设计,电子信箱:xuzw@zju.edu.cn

引用格式:杨李杰,宋春毅,徐志伟.用于海洋监测的宽带数字相控阵关键技术[J].科技导报,2017,35(20):119-125;doi:10.3981/j.issn.1000-7857.2017.20.013

司的多波束雷达可用于海面安全驾驶。未来小型化数字相控阵将无所不在,其中不可或缺的就是数字射频收发芯片。

1 宽带数字相控阵研究进展

数字射频收发组件的概念由英国罗克马诺尔研究中心提出并于2002年采用模组进行了可行性验证;美国 AIL 系统公司也针对数字波束形成发射天线进行了研究;法国于2007年在“NetLander”火星探测计划中采用数字波束合成技术用于探测地表地下水的存在以及火星临界频率。国内南京电子技术研究所和华东电子工程研究所也于21世纪初对数字相控收发技术进行了研究,能够观察10 km内的汽车、飞机等目标。由于数字阵列探测能应对外部电子干扰、实现同时多功能、多目标精密跟踪以及分辨近距离真假目标等,具有很好的军事和商业应用前景。目前,数字相控阵列技术仍处于实验研究阶段,而未来通用、灵活、高性能、低成本的软件化数字相控阵列是最终的发展方向。数字相控阵列的核心技术是数字射频收发的小型化和低功耗化,这需要将分立的射频功能和数字功能集成在单芯片上。

1.1 国外研究现状

国际上对于多功能射频、高速集成电路的研究早已展开,于21世纪初期就在深亚微米的工艺上针对射频和高速通信相结合的芯片间通信系统、单芯片射频集成系统、高速模数转换器等进行了研究,证明了多功能单芯片系统(SoC)集成的可行性。当硅基CMOS工艺的尺寸缩小到nm尺度时,运行速度更快的器件促进了更高频率的毫米波集成电路的发展,由于nm级器件的低电压和较大的失配阻碍了射频集成电路和模拟集成电路性能的进一步提升,为了迎接这一挑战,美国国防部先进研究项目局(DARPA)于2009年推出了HEALICs(self-healing mixed-signal integrated circuits)项目,旨在寻找突破性技术来优化nm级CMOS下的射频和数模混合电路,使高复杂度的射频、模拟、数模混合、数字电路集成的芯片系统成为可能,提高系统的可靠性和良率^[15]。DARPA于2012年完成了能够自修复的功率放大器芯片,如图1、图2所示。该功率放大器工作在28 GHz,采用45 nm绝缘衬底硅(SOI)工艺制成。片上集成了众多传感器,射频功率传感器用于测量输入和输出端的信号能量,结温传感器用于估计功率附加效率(PAE),直流电流传感器用于监测电源功耗。通过选择几个具有代表性的芯片并测量输出信号,然后将片上的功率传感器测得的功率值与芯片真实输出值进行比较,以此完成对片上功率传感器的校正工作。这些校正值会保存在每个芯片的校正算法模块中,芯片依此执行后续的自校正、自修复工作。此外,片上还集成了输出阻抗的调节接口,利用片上的微控制器来设定调节值,从而保证PAE最大化。经测试,通过调节,PAE从5.6%上升到了7.3%,1 dB压缩点从11.3 dBm上升到了13.8 dBm,增益也从20.3 dB上升到了23.7 dB。

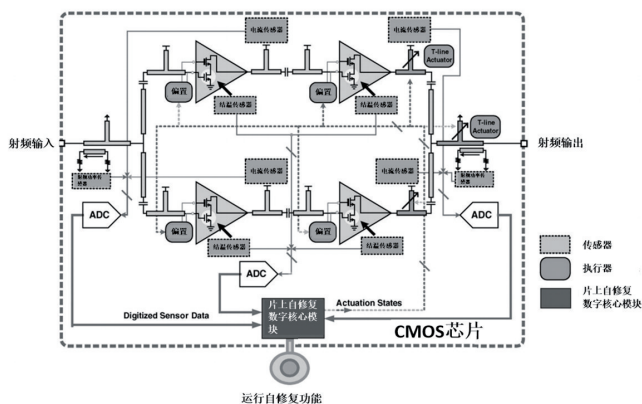


图1 自修复功放芯片的原理示意

Fig. 1 High-level schematic of self-healing PA

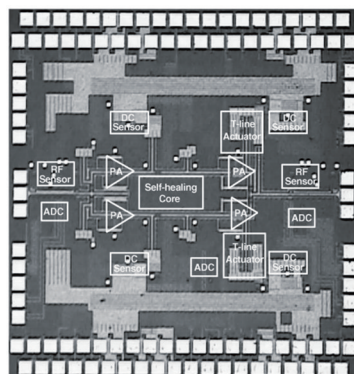


图2 自修复功放芯片的实物照片

Fig. 2 Die photograph of self-healing PA

为了简化宽带数字相控阵雷达的系统架构,2011年,美国国防部先进研究项目局(DARPA)联合6家国防企业和大学,开展了“现场可编程门阵列射频技术”(RF-FPGA)项目的研究工作,旨在通过对射频前端收发链路进行编程,使不同的应用程序重复使用同一组射频前端元件。该项目试图将现场可编程逻辑门阵列在数字电路方面的成功经验移植到射频和模拟电路技术上,提高射频和模拟电路的复用率,从而大幅降低成本,简化开发流程。

此外,美国还于2007年启动了“Compound Semiconductor Materials on Silicon(COSMOS)”的研究计划。该计划的目标是将异类半导体材料硅(Si)、磷化铟(InP)和氮化镓(GaN)等集成为一体,把不同材料的半导体器件的优良性能结合在一起,产生既经济尺寸又小、设计灵活性更大和性能更好的片上系统。InP材料具有非常高的电子迁移率和迁移速度,可以用于制作频率超过1 THz的晶体管及超高速的混合信号集成电路。GaN材料具有非常宽的能带间隙,非常适合制作宽电压范围、高击穿电压的射频功率器件。此外,如AlN等材料,能够设计非常高Q值的片上谐振器和开关,有望成为设计高性能时钟源和滤波器的理想途径^[16]。图3所示为一个极

具代表性的异构集成射频收发系统。由于采用了引线键合或倒装芯片互连技术,以及更加先进的晶圆级封装技术,使采用异构集成的主要元器件之间寄生效应非常小,并且由于保留了硅基CMOS,系统具有与常规芯片一样的控制和校正能力。2015年,美国研究人员展示了1个采用0.25 μm InP异质结双极型晶体管(HBT)、0.2 μm GaN高电子迁移率晶体管(HEMT)和65 nm硅基CMOS工艺制成的异构集成系统,如图4所示。

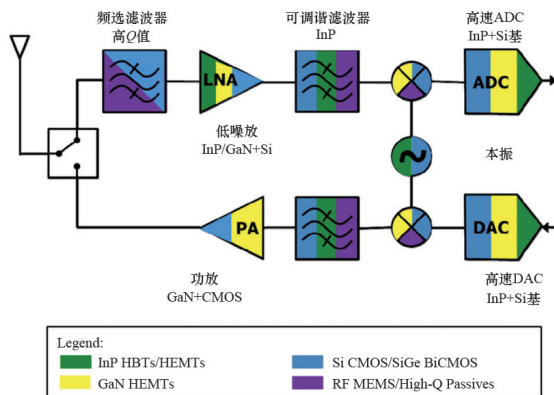


图3 采用异构集成技术的收发系统示意

Fig. 3 A representative transceiver system is a typical application that can leverage heterogeneous integration

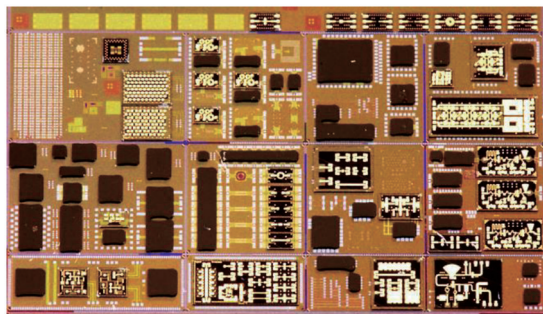


图4 异构集成系统实物

Fig. 4 Micrograph of heterogeneous integrated circuit

1.2 国内研究现状

单芯片射频、模拟、数字系统集成电路设计是近年来中国科学研究的一个热点,国家科技重大专项“核心电子器件、高端通用芯片及基础软件产品”专门将高端通用芯片作为一个关键发展方向^[17];国家科技重大专项“新一代宽带无线移动通信网”将相控阵射频前端和射频收发芯片作为2个重点资助方向^[18]。近年来,国内在终端的集成电路设计和制造上取得了长足进步,过去10年在政策支持和市场需求强劲的双重动力推动下实现了持续快速增长。国内已经涌现出深圳市海思半导体有限公司、展讯通信有限公司等具备全球竞争力的IC设计公司。深圳市海思半导体有限公司发布的麒麟处理器性能卓越,有望冲击移动应用处理器第一阵营;紫光集

团有限公司私有化收购展讯通信有限公司和锐迪科微电子有限公司实施强强联合,提出了打造世界级芯片巨头的宏伟目标。然而中国在高端射频集成系统芯片方面与国际领先的美国高通公司(Qualcom Inc.)、博通公司(Avago Broadcom)尚有很大差距。

2016年,中国电子科技集团第三十八研究所采用基于微系统封装(SIP)技术,成功实现了数字T/R组件的设计和实现方法,在单个IC封装内,成功集成了射频收发芯片、混频器芯片和数模转换芯片,形成微波、模拟、数字全集成的单片收发芯片,大幅减小了数字相控阵雷达系统的体积、质量和功耗^[19]。整个芯片系统采用多层板结构,内部芯片分布于不同的基板上并采用金丝互连,底板采用陶瓷结构并采用陶瓷焊球阵列(CBGA),有效减少了芯片之间的寄生效应,利用专门设计的壳体结构,避免了腔体效应导致电路自激。

在数字相控阵雷达收发通道的小型化和国产化方面,中国电子科技集团第二十四研究所于2017年开发了一款功能可配置的数字变频芯片^[20]。该芯片包含多路数字上变频和数字下变频电路。为了适应不同的应用场景,该芯片将抽取率、插值率、本振频率、通道幅相补偿系数、滤波器系数等关键参数都设计为可重配置模式。此外,为了精简系统结构,该芯片还具有数控振荡器相位偏移功能,可以单独配置收发信号的相移参数,省去了数字收发组件中的移相器,节约了系统成本。

中国电子科技集团第十三研究所于2015年设计了一款基于GaAs 膺高电子迁移率晶体管(PHEMT)的5~12 GHz收发一体多功能芯片,该芯片由低噪声放大器和多个单刀双掷开关构成^[21]。由于采用了自偏置的三级级联拓扑结构,片上低噪声放大器的噪声系数小于4 dB,小信号增益大于26 dB,1 dB压缩点输出功率大于15 dBm。而为了获得较高的隔离度和较低的插损,单刀双掷开关采用串并联结构。芯片的整体尺寸为2.65 mm×2.0 mm。微波单片集成电路(MMIC)的主流设计工艺为硅基CMOS、GaAs PHEMT、InP PHEMT和SiGe PHEMT等工艺,而其中GaAs PHEMT设计的MMIC的高频性能最佳、噪声系数最小,成为目前应用最为广泛的MMIC制作工艺。

2 关键技术问题

数字射频收发芯片作为宽带数字相控阵的核心器件,并非是将射频芯片、数模模数芯片、和数字信号处理芯片简单集成在一起就可以完成,其研发过程中产生了许多需要产业界和学术界进一步深思的问题:什么样的工艺是实现宽带数字相控阵的最佳工艺;未来AoC的最佳规模;如何处理“小”芯片和“大”阵列的矛盾。这些问题又进一步引出了几个关键的科学和技术问题。

2.1 nm级工艺和射频模拟电路性能的矛盾

不同于射频集成电路、基带电路和SoC(包含射频电路,低速率的数模混合电路和数字电路),宽带数字射频收发芯

片需要高性能、高带宽、高动态范围的信号处理。为了同时处理多个波束需要复杂的数字信号处理,这要求集成射频收发芯片的数字电路采用先进的 CMOS 工艺以取得低功耗和高速率;但是先进的 CMOS 工艺的小线宽和低电压不能满足数模、模数转换器的大动态范围需求,需要一个较高的电压并辅之大尺寸的工艺,实现时采用 Dual gate 工艺;然而这种选择对于射频集成电路并非最优。用先进的小尺寸工艺实现射频收发电路存在较大的非线性和 $1/f$ 低频噪声,同时降低了电路的抗强能力,而大尺寸工艺不能提供高频率、低噪声的信号处理。因此,射频电路中干扰信号带来的非线性和电路自身的噪声是电路设计中的矛盾,在小尺寸工艺下尤为突出,如图 5 所示。因此,射频电路倾向用一个和工作频率相配的中型尺寸工艺。

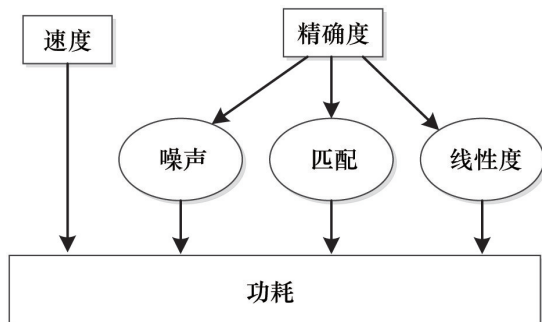


图5 射频电路中非线性与噪声间的矛盾

Fig. 5 Contradiction between nonlinearity and noise in radio frequency circuits

因为单芯片数字射频收发芯片必须采用小尺寸工艺,这要求从技术上解决高性能 nm 尺度 CMOS 射频电路设计和相应的集成问题。

2.2 nm级 CMOS 电路可靠性和性能时间一致性挑战

nm 级 CMOS 工艺提升了数字电路的性能,却对射频、模拟电路设计和电路可靠性提出了挑战:首先,射频模拟电路对于器件失配非常敏感,会引起接收机的直流电压失配和发射机的载波泄露,还会造成收发机的 IQ 信号(I 是同相 in-phase, Q 是正交 quadrature)失配而产生信号镜像,影响信号质量。在宽带数字收发芯片中,随着信号处理带宽的增加,所用器件尺寸进一步缩小而使不匹配更加恶化,举例来说工艺从 65 nm 进步到 16 nm,器件的阈值不断降低,但是它们的阈值失配却保持不变。为了分析这些性能的恶化,传统基于蒙特·卡罗(Monte Carlo)方法的设计方法常被采用,消耗大量的仿真时间和资源;同时通过增大电路中器件尺寸改善匹配损害了电路的最佳性能。近年来国际上的一个研究热点是从系统和电路设计上使失配的电路修复到最佳性能。

可靠性对于集成电路来说至关重要,传统的验证工具缺乏预测电路可靠性的技术^[22],由于电路仿真模型中不具备器件的与时间相关电介质击穿(TDDDB)、热电子注入效应(HCI)、负偏压温度不稳定性(NBTI)和器件热电压引起的结

击穿效应,设计中无法快速准确地验证电路的可靠性。根据上述物理效应改变电路的拓扑结构和器件的尺寸以减小这些应力带来的电路性能下降是设计高可靠收发芯片的一大难题。由于具备强大的可扩展性,数字射频收发芯片的要求使用时间长,急需相应的为制造着想的设计(DFM)和可靠性设计(DFR)的设计方法,利用自适应保持或修复电路使器件处于最佳工作状态是一种行之有效的解决方法。

数字相控阵的连续使用时间很长,期间要求所有数字射频收发芯片的性能在长时间保持一致。然而在使用过程中,外部环境导致射频收发芯片的工作环境变化,如何在时变环境中保证众多数字射频收发芯片的性能一致是一个挑战,这要求数字射频收发芯片有自适应能力在各种环境下提供相同(近)的性能。

2.3 大尺寸阵列中芯片间同步和性能空间一致性难题

不同于手持终端,相控阵用于遥测雷达,这些应用可能需要多达几万的射频收发阵元和天线,一些情况下阵元间的距离远达数十 m。数字相控阵要求各数字射频收发阵元间保持精确同步和一致的特性,如增益和时延,以保证后端数字波束合成的有效性;否则形成的波束会发生指向和形状畸变而无法达到所设计的性能。

和单一芯片内的失配一样,大型相控阵中芯片间失配会造成相控阵系统性能下降。然而这两种失配的机制不同,前者是局部失配(local systematic matching error),后者是大尺度下的失配(large scale systematic matching error)或不同批次芯片间的失配(run-to-run systematic matching error)。为了分析这些失配的影响,经常采用基于 Monte Carlo 和不同工艺角的仿真方法,耗费了大量的时间和资源;同时补救的设计方法是加大器件尺寸、芯片尺寸和功耗,实际上使电路无法达到最佳性能。

目前,相控阵的实现过程中会采用不惜成本的筛选法以极低的芯片良率保证各阵元间的特性相近,并且采用繁琐的安装以保持其同步,但这些手段无法保证芯片的性能和它们之间的同步随时间和环境变化保持不变。为了数字相控阵的性能,不仅要消除局部失配造成的影响,还必须去除由大尺度下失配及芯片批次间的失配造成的性能不一致,这需要保证空间一致性的设计理论和方法;同时必须使各阵元适应不同时刻的环境变化,提供时间一致性的设计理论和方法。

2.4 数字阵列中的电、磁干扰问题

为了处理宽带大动态范围的信号,数字射频收发芯片集成了高灵敏度的宽带射频接收、高线性的射频发射、宽带高精度数模模数转换器、高速率的数字信号处理器和高速数据串行接口电路。当集成到单芯片上时,会引起电路性能的下降;原因包括:1) 模块之间互连引起的串扰;2) 共享衬底传输的数字开关噪声;3) 空间电磁耦合导致的信号串扰等,图 6 所示为芯片上可能的衬底间串扰和通过电磁耦合之间的干扰。上述问题在小的测试芯片上被研究过^[23],但是缺乏复杂大型集成芯片系统中相应的研究;目前在大型 SoC 集成时主

要依赖设计人员的经验,缺乏一个精确、可以量化的模型和仿真工具进行验证。

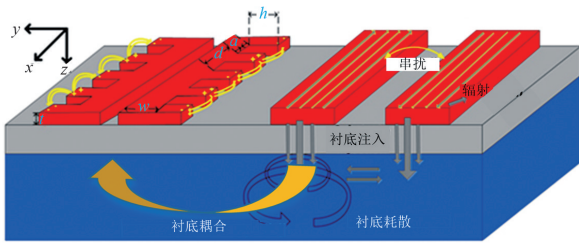


图6 芯片中的电磁串扰和耦合效应影响芯片的性能
Fig. 6 Effect of electromagnetic interference and chip coupling effects on the performance of chips

为了支持阵列化天线应用,数字射频收发芯片集成了多个通道(2~64个);整个数字相控阵集成了数十到数万个通道。每个射频收发通道受到同一芯片上其他通道的串扰影响和来自于其他芯片电磁干扰影响,为了性能要求收发芯片具备很高的隔离度。过去的系统常采用电磁屏蔽罩增加隔离度,这有2个缺陷:1)只适用于芯片间的隔离,无法增加单芯片内通道间隔离;2)增加了系统复杂度和重量。过去的研究在小芯片级的电磁干扰上做了一些工作^[24],但缺乏阵列空间尺度中电磁耦合对射频芯片性能影响的理论和相应的设计方法。

3 发展趋势

为了实现单芯片数字射频收发和未来单芯片数字相控阵(AoC),必须解决上述问题,包括射频电路性能的提升,射频电路性能在复杂电磁环境中的保持,单芯片系统集成的隔离,相控阵应用中特有的数字射频收发芯片性能在空间大尺度上保持一致和时间长尺度上保持相同,以及严格同步的问题;更为重要的是提出能够解决上述挑战的电路设计理论和验证方法学。所幸随着nm级CMOS工艺的进步以及未来器件的继续优化^[25],数字电路变得更小、更快、更强、更低功耗;诞生了许多新的设计方法补偿nm级CMOS工艺下射频电路性能的欠缺和不稳定;例如基于数字辅助的射频电路设计方法,基于信号处理和校正的模数转换器的设计方法^[26],基于Self-Healing的射频模拟电路性能的优化方法^[27],基于预失真和信号校正的射频通道设计^[28],发射到接收通道的串扰消除等,这些方法运用信号处理来抵消射频和模拟电路的不足,给予射频模拟电路更多的设计空间。采用高速nm级CMOS器件还可以实现一些大尺寸工艺不能实现的性能,如毫米波收发芯片^[29]和超过7 GHz采样率的数模模数转换器。

除此以外,一些相控阵雷达的新发展趋势也值得关注。

3.1 超材料的应用

超材料指一些人工合成的、具有天然材料不具有的结构和超常物理性质的复合材料。国外已有超材料在雷达系统上应用的先例。雷声公司利用超材料设计了一款具备宽扫

描角、大带宽、双极化的GPS天线系统。意大利科学家利用电磁带隙(electromagnetic band gap, EBG)增强技术实现了更宽扫描角的S波段数字阵列雷达^[30]。美国密支根大学在S波段收发天线的3 cm间隙内填充了采用EBG技术的材料,将隔离度从24 dB提高到了42 dB。相比而言,常规天线在相距1 m远时方能实现42 dB的隔离度^[31]。

3.2 低成本快速实现策略

为了降低大型数字相控阵的成本,美国于2013年开展了相关研究,旨在通过采用1美金/单元的超低价格,设计一个94 GHz,直径0.3 m,拥有接近3万个单元的有源相控阵雷达。该项目的研制成功将极大地推动宽带数字相控阵雷达在商用领域的应用^[32]。另一些研究机构希望通过使用量产的成熟商业产品实现高性能的宽带数字相控阵雷达,典型例子如MIT LL MPAR阵列雷达^[33]、商用时间尺度上的阵列设计(arrays at commercial timescales, ACTS)等。ACTS的实现目标分为3步:1)希望设计出1款通用的硬件模块,能够满足现有的大部分不同体制雷达的性能和任务需求;2)开发出可重配置的射频电路,能够兼容不同极化方式、不同频率和不同带宽的雷达;3)在宏观上对雷达进行扩展,实现广义上的多基地雷达,使得分布于不同空间的多部雷达能够进行系统整合,相互协调,扩展雷达的有效孔径,而其中需要采用精确的定时和数据同步。

3.3 三维晶体管技术

Intel公司的22 nm 3D晶体管实现了技术突破,能够在芯片上集成多达3000万/mm²的晶体管密度。相比较而言,传统的芯片生产技术仅能实现500万/mm²。这项技术一旦成熟,将大大提高集成电路的性能,作为宽带数字相控阵雷达的核心器件,数字收发芯片也将从中受益,能够利用面积更小的芯片,实现比现有的相控阵雷达多得多的功能。Intel公司的32 nm平面晶体管制造工艺和3D晶体管制造工艺设计的芯片对比如图7所示^[34]。

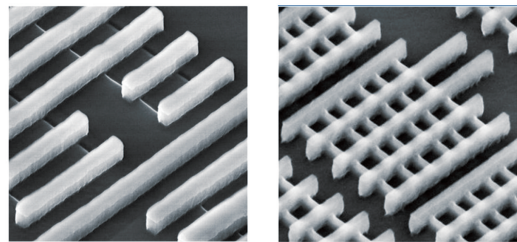


图7 32 nm平面工艺晶体管和22 nm Tri-Gate 晶体管对比
Fig. 7 Micrograph of 32 nm planar transistors and 22 nm Tri-Gate transistors

3.4 MIMO 雷达

MIMO雷达的概念来自通信系统,意为multiple input multiple output。鉴于MIMO理论在通信领域的巨大成功, Fishler等提出了MIMO雷达理论。MIMO雷达将要发射的信号进行分集处理并经多个天线同步发射;在接收端利用多路天线完成回波信号的接收并集中处理。得益于MIMO的分集

增益特性, MIMO 雷达能够获得比传统单天线雷达多得多的信息。这些多维信息的整合处理能够获得目标更多、更本质的特征。MIMO 雷达和常规雷达及相控阵雷达的对比如图 8 所示^[35], 其中 SP 为信号处理单元。

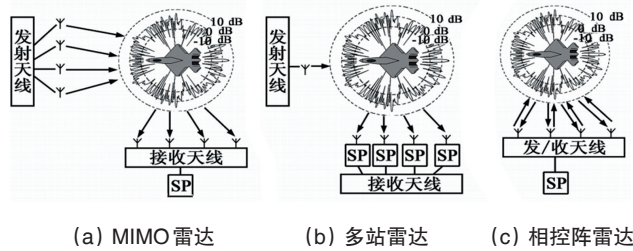


图 8 MIMO 雷达、多站雷达和相控阵雷达示意

Fig. 8 Comparison of MIMO Radar multistatic radar and phased array radar

在 MIMO 雷达方面, 国内高校走在了世界前列。西安电子科技大学研制出了一款基于 SIAR 体制的稀布阵米波雷达, 该雷达采用全向性发射信号, 不形成发射方向图, 在全空域实现等功率能量覆盖, 大大提高了接收端的自由度; 同时得益于发射接收天线阵元的稀布, 能够通过优化设计阵元位置得到较窄的发射、接收波束以及较低的旁瓣电平, 有利于减少多径回波的接收^[36]。

宽带数字相控阵列技术可以实现高效智慧天线, 用于未来的第 5 代通信技术 (5G 通信), 海事高精度定位、遥测遥感、稀布阵雷达^[37-38]等, 代表下一代的领先技术, 也是未来集成电路设计和应用的制高点, 作为半导体生产大国, 中国必须开展针对性的集成宽带数字射频收发芯片研究。同时, 目前的设计理论和方法已不能在新工艺条件下设计出高效、高性能的集成电路, 为了研制下一代集成电路, 必须开展新的设计方法和理论的研究, 将未来集成电路系统所需的性能作为研究目标, 把电磁干扰效应、电路可靠性、隔离要求等纳入设计的方法学中。应加大对集成电路产业的支持力度, 将集成电路作为重点扶持和培养的朝阳产业, 不仅有助于提高国内集成电路的设计水平, 提升集成电路设计产业的国际竞争力和未来的市场占有率, 推进中国在集成电路领域从创新大国到创新强国进程, 也能为集成电路领域培养优秀的设计、研究人才。

4 结论

随着集成电路的不断发展, 海洋雷达也从单天线雷达、模拟相控阵雷达逐渐走向了宽带数字相控阵雷达。本文通过介绍宽带数字相控阵雷达系统技术、应用场景, 结合各国的技术发展现状, 着重阐述了目前宽带数字相控阵雷达面临的几个关键技术问题。中国长期以来奉行“近海防御”为主的海洋战略, 随着中国的国家发展和利益延伸, 开始推行“远洋海洋战略”, 因此, 需要切实可行的技术监测手段保障国家

海洋权益。雷达作为一种有效的海洋监测手段, 具有超视距、大范围、全天候等优点, 可以发挥其他监测技术无法替代的作用。

参考文献 (References)

- [1] 吴雄斌, 张兰, 柳剑飞. 海洋雷达探测技术综述[J]. 海洋技术学报, 2015, 34(3): 8-16.
Wu Xiongbin, Zhang Lan, Liu Jianfei. Overview of detecting techniques using oceanographic radars[J]. Journal of Ocean Technology, 2015, 34(3): 8-16.
- [2] Fenn A J, Temme D H, Delaney W P, et al. The development of phased-array radar technology[J]. Lincoln Laboratory Journal, 2000, 12(2): 321-340
- [3] 林幼权. 星载海洋监视雷达系统[J]. 现代雷达, 2012, 34(11): 6-10.
Lin Youquan. Spaceborne radar systems for ocean surveillance[J]. Modern Radar, 2012, 34(11): 6-10.
- [4] 梁广, 龚文斌, 刘会杰, 等. 新型星载多波束相控阵天线分布式数字波束成形网络设计与实现[J]. 航空学报, 2010, 31(7): 1417-1425.
Liang Guang, Gong Wenbin, Liu Huijie, et al. Design and implementation of distributed digital beam forming network for new-style satellite-borne phased array antenna[J]. Acta Aeronautica Et Astronautica Sinica, 2010, 31(7): 1417-1425.
- [5] Okada K, Housai S. Digitally-assisted analog and RF CMOS circuit design for software-defined radio[M]. Berlin: Springer, 2011.
- [6] Kay S M, Marple S L J. Spectrum analysis: A modern perspective[J]. Proceedings of the IEEE, 1981, 69(11):1380-1419.
- [7] Krim B H, Viberg M. Two decades of array signal processing research [R]. [2017-08-31]. <http://users.isy.liu.se/en/rt/fredrik/spcourse/slides7.pdf>.
- [8] Veen B D V, Buckley K M. Beamforming: A versatile approach to spatial filtering[J]. IEEE Assp Magazine, 2002, 5(2): 4-24.
- [9] Knight W C, Pridham R G, Kay S M. Digital signal processing for sonar [J]. Proceedings of the IEEE, 1981, 69(11): 1451-1506.
- [10] Monzingo, Robert A. Introduction to adaptive arrays[M]. New York: Sci-Tech Publishing, 1980.
- [11] Gabriel W F. Spectral analysis and adaptive array superresolution techniques[J]. Proceedings of the IEEE, 1980, 68(6): 654-666.
- [12] Barton P. Digital beam forming for radar[J]. Communications Radar & Signal Processing Iee Proceedings F, 1980, 127(4): 266-277.
- [13] Hammerschmidt C. Google gesture sensor uses 60 GHz radar[EB/OL]. (2015-06-01)[2017-08-31]. http://www.analog-eetimes.com/en/google-gesture-sensor-uses-60-ghz-radar.html?cmp_id=7&news_id=222229073.
- [14] Sherrie Gutierrez. SiBEAM introduces new 60 GHz wirelessHD modules to accelerate wireless display designs for medical and industrial applications[EB/OL]. (2015-10-06)[2017-08-31]. <http://www.businesswire.com/news/home/20151006005106/en/SiBEAM-Introduces-New-60GHz-WirelessHD-Modules-Accelerate>.
- [15] Maxey C, Raman S, Groves K, et al. Mixed-signal SoCs with in situ self-healing circuitry[J]. IEEE Design & Test of Computers, 2013, 29(6):27-39.
- [16] Green D S, Dohrman C L, Demmin J, et al. Path to 3D heterogeneous integration[C]//3D Systems Integration Conference. Piscataway, NJ: IEEE, 2015: FS7.1-FS7.3.
- [17] 核心电子器件、高端通用芯片及基础软件产品专项[EB/OL]. [2017-08-31]. http://www.nmp.gov.cn/zxjs/200901/t20090113_2120.htm.
Core electronic devices, high-end general-purpose chips and basic software products[EB/OL]. [2017-08-31]. http://www.nmp.gov.cn/zxjs/200901/t20090113_2120.htm.
- [18] 新一代宽带无线移动通信网专项[EB/OL]. [2017-08-31]. <http://www>.

- nmp.gov.cn/zxjs/200901/t20090113_2118.htm.
Special project of new generation broadband wireless mobile communication network[EB/OL]. [2017-08-31]. http://www.nmp.gov.cn/zxjs/200901/t20090113_2118.htm.
- [19] 张卫清, 许厚棣, 唐亮. 雷达数字化收发系统芯片设计与实现[J]. 雷达科学与技术, 2016, 14(3): 317-323.
Zhang Weiqing, Xu Houli, Tang Liang. Design and implementation of radar digitized receive-transmit system chip[J]. Radar Science and Technology, 2016, 14(3): 317-323.
- [20] 郭维, 黄文刚, 马敏舒, 等. 功能可配置的数字变频芯片的研制与测试[J]. 现代雷达, 2017, 39(7): 45-48.
Guo Wei, Huang Wengang, Ma Minshu, et al. Development and test of digital frequency conversion chip with configurable function[J]. Modern Radar, 2017, 39(7): 45-48.
- [21] 李明, 吴洪江, 魏洪涛, 等. 基于 GaAs PHEMT 的 5~12GHz 收发一体多功能芯片[J]. 半导体技术, 2015, 40(1): 8-11.
Li Ming, Wu Hongjiang, Wei Hongtao, et al. 5-12 GHz multi-function transmit/receive chip based on GaAs PHEMTs[J]. Semiconductor Technology, 2015, 40(1): 8-11.
- [22] Campbell M, Hogan J, Hogan J, et al. When IC yield missed the target, who is at fault?[C]//Proceedings of 41st Design Automation Conference. Design Automation Conference, 2004. Proceedings. Piscataway, NJ: IEEE, 2004. doi: 10.1109/DAC.2004.10000.
- [23] Barabino N, Silveira F. Digitally assisted CMOS RF detectors with self-calibration for variability compensation[J]. IEEE Transactions on Microwave Theory & Techniques, 2015, 63(5): 1676-1682.
- [24] Ali M H M, Ler C L, Rustagi S C, et al. The impact of electromagnetic coupling of guard ring metal lines on the performance of on-chip spiral inductor in silicon CMOS[C]//Quality Electronic Design. Piscataway, NJ: IEEE, 2010: 285-288.
- [25] Holt W M. Moore's law: A path going forward[C]//2016 IEEE International Solid-State Circuits Conference. Piscataway, NJ: IEEE, 2016: 8-13.
- [26] Wu J, Chou A, Li T, et al. 27.6 A 4 GS/s 13b pipelined ADC with capacitor and amplifier sharing in 16 nm CMOS[C]//2016 IEEE International Solid-State Circuits Conference. Piscataway, NJ: IEEE, 2016: 466-467.
- [27] Liu Y C, Tang A, Wang N Y, et al. A V-band self-healing power amplifier with adaptive feedback bias control in 65 nm CMOS[C]//Radio Frequency Integrated Circuits Symposium. Piscataway, NJ: IEEE, 2011:1-4.
- [28] Lajnef S, Boulejfen N, Abdelhafiz A, et al. Two-dimensional cartesian memory polynomial model for nonlinearity and I/Q imperfection compensation in concurrent dual-band transmitters[J]. IEEE Transactions on Circuits & Systems II Express Briefs, 2015, 63(1):14-18.
- [29] Xu Z, Gu Q, Wu Y C, et al. A 70~78 GHz integrated CMOS frequency synthesizer for W-band satellite communications[J]. IEEE Transactions on Microwave Theory and Techniques, 2011, 59(12): 3206-3218.
- [30] Tse S, Wang X J, Hao Y, et al. An EBG enhancement to patch array antenna with integrated optical transducer[C]//International Conference on Applied Electromagnetics and Communications. Piscataway, NJ: IEEE, 2008. doi: 10.1109/ICECOM.2007.4544414.
- [31] Sarabandi K, Song Y J. Subwavelength radio repeater system utilizing miniaturized antennas and metamaterial channel isolator[J]. IEEE Transactions on Antennas and Propagation, 2011, 59(7): 2683-2690.
- [32] Wallace H B. Advanced millimeter-wave multifunction systems and the implications for semiconductor technology[C]//2011 IEEE Compound Semiconductor Integrated Circuit Symposium (CSICS). Piscataway, NJ: IEEE, 2011. doi: 10.1109/CSICS.2011.6062452.
- [33] Multimission phased-array radar (MPAR)[EB/OL]. [2017-09-30]. <https://ll.mit.edu/mission/aviation/faawxsystems/mpar.html>.
- [34] Intel announces new 22 nm 3D tri-gate transistors[EB/OL]. [2017-08-31]. <https://www.intel.com/content/www/us/en/silicon-innovations/standards-22nm-3d-tri-gate-transistors-presentation.html>
- [35] 陈浩文, 黎湘, 庄钊文. 一种新兴的雷达体制——MIMO 雷达[J]. 电子学报, 2012, 40(6): 1190-1198.
Chen Haowen, Li Xiang, Zhuang Zhaowen. A rising radar system: MIMO radar[J]. Acta Electronica Sinica, 2012, 40(6): 1190-1198.
- [36] 赵光辉. 基于 SIAR 体制的稀布阵米波雷达若干问题研究[D]. 西安: 西安电子科技大学, 2008.
Zhao Guanghui. Study on some problems of dilute Meterwave radar system based on SIAR array[D]. Xi'an: Xidian University, 2008.
- [37] 陈小龙, 关键, 黄勇, 等. 雷达低可观测目标探测技术[J]. 科技导报, 2017, 35(11): 30-38.
Chen Xiaolong, Guan Jian, Huang Yong, et al. Radar low-observable target detection[J]. Science & Technology Review, 2017, 35(11): 30-38.
- [38] 陈小龙, 关键, 何友, 等. 高分辨稀疏表示及其在雷达动目标检测中的应用[J]. 雷达学报, 2017, 6(3): 239-251.
Chen Xiaolong, Guan Jian, He You, et al. High-resolution sparse representation and its applications in radar moving target detection[J]. Journal of Radars, 2017, 6(3): 239-251.

Key technologies of wideband digital phased array for ocean surveillance

YANG Lijie, SONG Chunyi, XU Zhiwei

The Institute of Marine Electronic Engineering, Zhejiang University, Hangzhou 310027, China

Abstract Wideband digital phased array radar is a promising technology to monitor ocean environment. It can realize wide sea area, multi targets and high precision sea area monitoring. The key component of wideband digital phased array radar is digital RF transceiver chips. This paper briefly introduces the development and technology of integrated digital RF transceiver chips. In this paper, we discuss and analyze several key technical problems. The analysis results suggest that broadband digital phased array radar could be the best candidate for the next generation ocean surveillance.

Keywords digital RF transceiver chip; ocean surveillance; wideband digital phased array

(责任编辑 刘志远)