

碳纳米管用于场效应晶体管的应用研究

常春蕊¹, 赵宏微¹, 刁加加², 安立宝²

1. 华北理工大学理学院, 唐山 063009

2. 华北理工大学机械工程学院, 唐山 063009

摘要 传统硅晶体管在微小化方面遇到瓶颈, 碳纳米管作为一维量子材料, 成为未来晶体管最具潜力的候选者。介绍了几种典型的碳纳米管场效应晶体管结构的基本工作原理及独特性能; 着重介绍了近年来几种常见的碳纳米管场效应晶体管, 并结合其结构与工作原理, 论述了一系列技术革新和性能改进; 总结了碳纳米管场效应晶体管未来需解决的几个重要问题。

关键词 碳纳米管; 场效应; 晶体管

场效应晶体管是现代电子技术的基石, 为计算机、通信、自动化和医疗等带来了革命性的变化, 并孕育了今天数字化的生活。目前, 硅是制造晶体管的主要材料, 被用来实现更小、更快、更廉价且更省电的集成电路(芯片), 并应用于社会的方方面面。如今, 硅晶体管已经沿着摩尔定律的曲线发展了几十年——随着沟道尺寸的减小, 计算机芯片中晶体管的计算能力每2年翻1倍^[1]。然而, 随着微电子器件集成度的提高, 在器件小型化过程中, 需要不断缩小芯片中功能元件——晶体管的尺寸。由于硅元素本身物理特性的限制, 以硅材料制作的计算机芯片的体积将不可能再缩小, 这势必影响芯片的集成度, 进而阻碍电脑运行速度的提高^[2]。因而, 目前面临的最紧迫问题是如何制造更小的晶体管器件, 并解决器件尺寸微小化过程中所遇到的一些不利的“二级效应”, 如短沟道效应和小尺寸效应^[2-3]。

伴随现阶段以光刻为基础的大规模集成电路工业制造技术的平面工艺尺寸已达到纳米量级, 人们开始探索寻找更具有潜力的纳米材料作为未来晶体管器件的候选者, 其中关注度最高的是基于碳纳米管设计的碳纳米管场效应晶体管(CNTFET)。此类晶体管的导电沟道可由碳纳米管的生长获得, 而不必受光刻工艺的限制, 以实现更短的导电沟道^[4]。

“贵比黄金, 细赛人发”的碳纳米管是由单层或若干层石墨原子层卷曲而成的笼状“纤维”, 是一种具有独特结构的一维量子材料^[5-7]。首先, 碳纳米管具有量子化的电导特性, 其电导机理是电子沿轴向传输时没有散射, 即电子在碳纳米管径向方向的运动受到阻碍, 而只能在单层石墨片中沿纳米管的轴向运动, 表现为纳米尺度下的弹道输运。其次, 碳纳

米管管壁碳碳六元环的完美化学键结构意味着碳纳米管中电子电导的稳定性大大高于普通材料电导, 同时又能保持良好的热学和力学稳定性。

实际的多壁碳纳米管结构上多存在缺陷, 结构的稳定性不如单壁碳纳米管, 这里以单壁碳纳米管为例, 分析碳纳米管在场效应晶体管的应用。单壁碳纳米管根据其直径和螺旋角可以是金属性或是半导体性的。金属性碳纳米管一般不能用于场效应晶体管, 而只有半导体性质的碳纳米管才最适宜构建各种场效应管。半导体性碳纳米管具有传统半导体所具有的电学性质, 室温下导电性能很差, 可视为绝缘体。但在其管径方向施加一个偏压, 则其内部会因产生载流子而具有导电性, 并随着径向偏压的增大, 载流子的浓度也随之增大, 且远大于传统硅晶体管中载流子的浓度。除了具有以上与传统半导体相似的性质之外, 半导体性碳纳米管还具有其独特之处, 即导电方式会根据加在径向方向上偏压的不同而发生改变: 当施加正向偏压时, 碳纳米管内部的载流子为电子, 其导电类型属于n型; 而施加负向偏压时, 管内部的载流子为空穴, 其导电类型属于p型^[8]。因而, 半导体性碳纳米管具有电压控制下的开关特性, 这一点正是利用半导体性碳纳米管实现场效应晶体管功能的关键。特别是单壁半导体性碳纳米管能隙较窄, 有着更好的栅压调制特性, 这也是选用单壁碳纳米管作为晶体管导电沟道材料具有研究价值的一面^[9]。

总之, 碳纳米管有望成为硅晶体管的接班人, 用作场效应晶体管的导电沟道替代材料或有益补充以维持电子工业的持续发展。本文综述碳纳米管作为导电沟道材料的场效

收稿日期: 2016-05-03; 修回日期: 2016-08-28

基金项目: 国家自然科学基金项目(11347179, 51472074)

作者简介: 常春蕊, 博士研究生, 研究方向为纳米管的取向液晶性及相关应用, 电子信箱: changchunrui@ncst.edu.cn

引用格式: 常春蕊, 赵宏微, 刁加加, 等. 碳纳米管用于场效应晶体管的应用研究[J]. 科技导报, 2016, 34(23): 106-114; doi: 10.3981/j.issn.1000-7857.

2016.23.011

应晶体管的结构原理、性能优势和研究现状。

1 CNTFET 的结构与工作原理

场效应晶体管(FET)是一种通过栅极电压控制的半导体型晶体管器件,它的导电是由多数载流子参与的,包括电子导电和空穴导电两种,被广泛应用于平板显示、柔性电子和传感应用等方面^[10-13]。CNTFET一改传统的“由上至下”的制备工艺,采用“自下至上”的制备工艺,就像垒积木一样,将材料一层层搭建到一起^[8,14]。在新工艺基础之上,可以利用碳纳米管构建CNTFET(图1)。

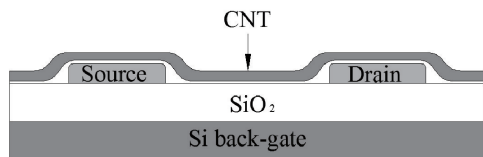


图1 CNTFET 结构示意图

Fig. 1 Schematic diagram of CNTFET

源极(S)、漏极(D)、栅极(G)为FET的3个终端,该装置由通过它的载体(电子或空穴),使得中间沟道电流从源极流

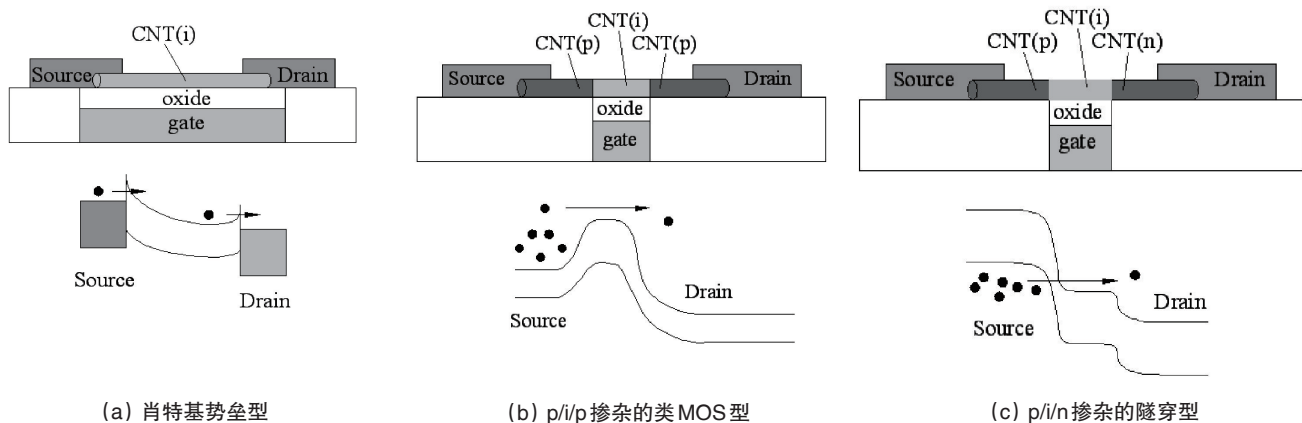


图2 3种典型的CNTFET结构及能带示意

Fig. 2 Three typical CNTFET structures and energy bands

肖特基势垒型CNTFET(图2(a))以本征碳纳米管作为沟道,源漏电极与沟道直接相连,最早的CNTFET就是这种肖特基类型。其工作原理在于沟道与源、漏电极接触后会在接触区域形成一个肖特基势垒(图2(a)能带示意),从而通过施加的栅极电压来改变肖特基势垒的高度和宽度并进而改变沟道电流的大小。这时沟道同时存在空穴和电子两类载流子,其导电性取决于沟道中的多数载流子在源和漏两端隧穿肖特基势垒的行为。故此种器件中导通电流等器件性能参数取决于沟道与源极和漏极处的接触电阻,且表现为双极运输的性质。类MOS型CNTFET的沟道(图2(b))也是本征碳纳

动到漏极。源极和漏极两端金属导体通过欧姆接触连接中间的半导体沟道。沟道的导电性是通过施加在栅极与源极之间的电压加以控制的。半导体性碳纳米管的电导能够被电场所调制,从而可以通过栅极偏压得以控制它的导通性。结构中通常以硅(Si)衬底作背栅(底接触电极,即门电极,对应于图1中的Si back-gate,记作BG),并在衬底上通过热氧化生长SiO₂绝缘介质层(或高k介电层,用以将门电极与碳纳米管绝缘隔开),在其上制备电极,再采用合适的工艺将半导体性碳纳米管搭接在电极上构建而成,这是根据单壁碳纳米管特有的一维导电性和载流子在其中的弹道传输特性而提出的,是目前实验室常用的CNTFET模型之一^[15]。有时在碳纳米管沟道上方的薄栅氧化层上也制作顶栅结构(顶接触电极,也称门电极,即Si front-gate,记作FG),被用于进一步提高沟道的导电性能,也被用于在多晶体管电路中实现独立门电极控制^[16]。所有CNTFET的运行原理都是类似的。门电极利用垂直电场在纳米管中诱导出电子和空穴,从而控制沟道中电荷的数量;源漏电极之间的水平电场提供驱动力,使电荷从一端电极经过碳纳米管导电沟道流入另一端电极,从而形成电流。

根据工作机制不同,常见的CNTFET有如下3种结构:肖特基势垒型CNTFET^[17-18]、类金属-氧化物-半导体(MOS)型CNTFET^[19-20]、隧穿型CNTFET^[21],如图2所示。

米管,不同之处在于与电极接触的碳纳米管两端均需要重掺杂,之后再与两端的金属电极相连接。其工作原理在于沟道的本征碳纳米管与重掺杂的两端界面处会出现能带弯曲,形成一个沟道势垒(图2(b)能带示意),从而控制载流子的导通。当施加的栅极电压较小时,沟道势垒很高,阻碍着载流子的导通,而只有当所施加的栅极电压很大时,沟道势垒降低,载流子才能自由流通。因此,沟道的导电性被栅极电压所调制,载流子没有隧穿行为,表现为单极输运。而在隧穿型CNTFET(图2(c))结构中,与电极接触的碳纳米管两端需要互异掺杂。其工作原理在于沟道的本征碳纳米管与互异

掺杂的两端界面处形成了一个特殊的能带(图2(c)能带示意),从而载流子可以通过隧穿效应从源极流向漏极,形成电流。这种隧穿型CNTFET利用能带—能带隧穿作为主要的栅压调控电流机制,将一维理想化FET变成了现实。基于能带—能带隧穿的晶体管正在成为现今人们研究的热点方向。

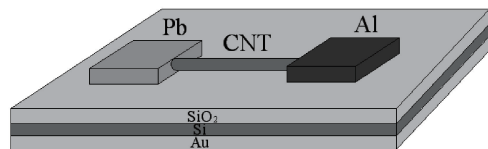
CNTFET的性能优势主要有3点:第一,单壁碳纳米管微小的直径(1~2 nm)使得栅极能够最好地控制沟道的电势,也使得CNTFET可以成为一类超“薄体”半导体结构,从而能够实现制造更小尺寸的器件而不会出现“短沟道效应”;第二,碳纳米管中价键的稳定特性和光滑的管壁表面能够克服传统MOSFET中由于不稳定的表面价键和不光滑的材料表面而导致的散射问题;第三,碳纳米管中的低散射作用使得FET的沟道能够具有非常高的电子迁移率,可比硅材料高出70%以上,以实现更快的数据传输^[22]。

其他弹性一维晶体管,如弹性纳米线和具有理想宽度、边缘的纳米带FET,都具有类似的性质。然而,研究表明碳纳米管以其优异的静电控制和弹道传输特性,将使CNT-FET成为以半导体硅材料为基础的互补金属氧化物半导体(Si-CMOS)器件最富前景的候选者^[23]。

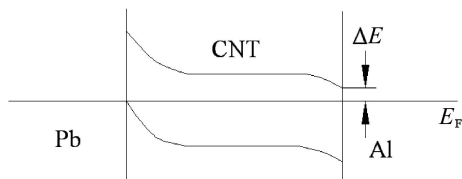
2 CNTFET的研究现状

自从碳纳米管被发现以来,CNTFET已经经历了一系列技术革新,包括碳纳米管沟道弹道式传输、环绕式栅极(gate-all-around)的自对准结构、阵列式结构和碳纳米管阵列密度、纳米级沟道长度以及改进的接触电阻等多方面。

钟汉清等^[24]提出并研究了一种非对称肖特基接触型单壁碳纳米管场效应晶体管(SWNT-FET),器件结构如图3所示。



(a) SWNT-FET的结构示意

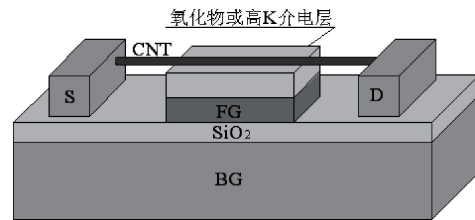


(b) SWNT-FET的能带图

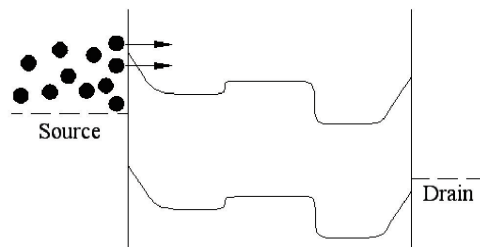
图3 一种非对称肖特基接触型单壁碳纳米管场效应晶体管
Fig. 3 Asymmetric Schottky barrier single wall carbon nanotube field effect transistor (SWNT-FET)

在这种非对称接触结构的SWNT-FET中,SWNT被用作FET的导电沟道,两种不同功函数的金属被用来与SWNT形成肖特基接触。碳纳米管一端与低功函数金属铝(Al)形成源极,另一端与高功函数金属钨(Pd)形成漏极。基于碳纳米管的能带结构及其与金属间的肖特基接触特性,该结构器件的能带示意,如图3(b)所示。对于漏端Pd/CNT,外加负性栅压,降低了势垒高度,有利于载流子的流动,增大了电流。对于源端Al/CNT,外加正性栅压,降低了势垒高度,有利于电子注入沟道,电流得到了增强。由于源端Al/CNT存在带阶,所以在相同的栅压调制下,漏端Pd/CNT更容易向沟道注入载流子;即外加负性栅压,漏端Pd/CNT处于正向偏置,势垒降低,外电源提供的空穴将直接通过漏端Pd/CNT流入沟道,而外电源提供的电子需克服源端Al/CNT的势垒才能流入,器件表现出p型导通特性。反之,外加正性栅压时,外电路提供的电子需克服漏端Pd/CNT巨大的肖特基势垒才能流入沟道,而只有少量空穴可以从源端Al/CNT注入沟道,电流很小。可见,此种结构器件利用了碳纳米管极高的载流子迁移率,受栅压调控明显,有着明显的整流特性,且开关比较大,可以大大提高器件的电学特性。

如前所述,门电极利用垂直电场在纳米管中诱导出电子或空穴,从而控制沟道中电荷载流子的数量;然而,相对于一个门电极,双门电极结构可以更好地控制纳米管的导电沟道,也可以在多晶体管电路是实现独立门电极控制。Sébastien等^[25]提出并研究了一种双门电极类型CNTFET,其结构如图4所示。



(a) DG CNTFET的结构示意



(b) DG CNTFET能带图

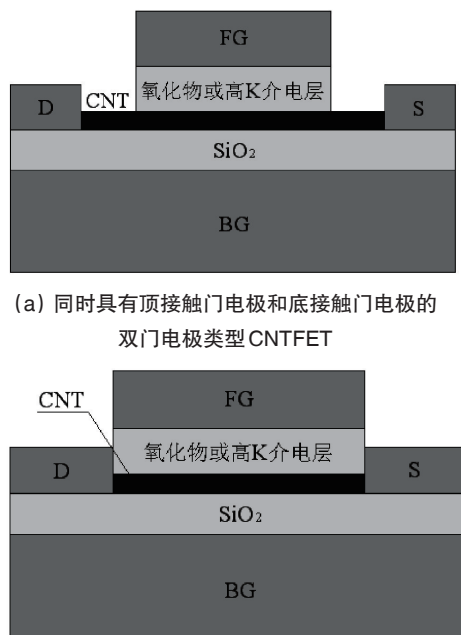
图4 一种双门电极型碳纳米管场效应晶体管
Fig. 4 Dual-gate (DG) CNTFET

在这种双门电极结构的CNTFET中,晶体管具有独特的双门电极(FG和BG),碳纳米管被分解为3部分:源端、中间

部分和漏端,中间碳纳米管部分是真实的导电沟道,为器件的核心部分。其中,前栅FG位于碳纳米管的下方,主要用来控制碳纳米管导电沟道中的载流子浓度,而背栅BG则是用来将半导体性碳纳米管的延伸区域转化为准金属性导体,用以减小导电沟道与金属电极之间的接触电阻。这种导电性质的转化是由于在BG电极施加足够高的电压,从而形成垂直电场并在碳纳米管的延伸区域诱导出额外电子或空穴(即静电掺杂)。此种结构晶体管在工作时将形成4个能量势垒(图4(b)):一方面,碳纳米管的源漏两端分别与两端金属电极形成肖特基势垒;另一方面,碳纳米管的源漏两端又共同与其中间导电沟道部分形成能量势垒(即p-n结)。能量高于势垒的载流子借助扩散效应可以在导电沟道中传输,而能量低于势垒的载流子则可以通过隧穿效应有一定的隧穿概率进入到导电沟道中。

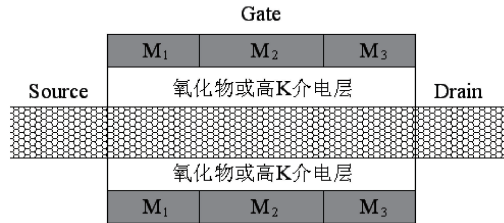
对比肖特基势垒型或类MOS型CNTFET,双门电极类型CNTFET拥有FG和BG两个门电极,新增加的栅电极FG会屏蔽底接触门电极BG的调制效果,通过调制FG电极偏压,纳米管中间导电沟道部分能量势垒与源端肖特基势垒将不同程度地影响CNTFET器件中载流子的传输状态,随着FG偏压的增大,源端肖特基势垒将逐渐发挥主导作用;而底接触门电极BG会直接影响纳米管沟道的导电性,通过调制BG电极偏压,可以实现n型或p型CNTFET器件。

如前所述,这种双门电极类型CNTFET中的FG也可以制备成顶接触门电极,位于碳纳米管的上方^[26],如图5(a)所示。如果在门电极和源漏电极之间没有水平方向的间隙(即不存在延伸区域),就实现了一种自对准顶栅极CNTFET(即一种环绕式栅极CNTFET结构)^[26],如图5(b)所示。

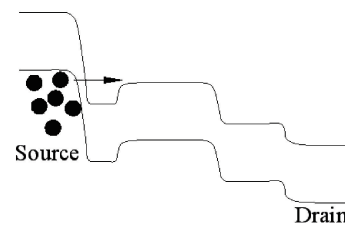


(a) 同时具有顶接触门电极和底接触门电极的双门电极类型CNTFET
 (b) 自对准顶栅极双门电极类型CNTFET
 图5 其它种类双门电极型碳纳米管场效应晶体管
 Fig. 5 Other types of dual-gate (DG) CNTFETs

这种自对准结构有利于纳米管源漏两端的静电掺杂,用以减小纳米管导电沟道与金属电极之间的接触电阻。针对这种自对准顶栅极CNTFET,Wang等^[27]通过设计,使FG和BG两栅电极可分别由3种不同的材质构成,其结构如图6所示。



(a) 由3种不同材质构成的环绕式栅极CNTFET的结构示意



(b) 由3种不同材质构成的环绕式栅极CNTFET的能带图

图6 由3种不同材质构成的自对准顶栅极碳纳米管场效应晶体管

Fig. 6 Gate-all-around CNTFET with gate composed of three segments of different functions

在这种环绕式栅极CNTFET中,顶接触门电极与底接触门电极均由3段不同材质的电极材料构成,分别记作M₁、M₂、M₃,M₂的功函数高于M₁和M₃。从图6(b)对应的能带图中可见,源端M₁显著增加了源端与碳纳米管沟道结处的能带弯曲,从而减小了从源端到导电沟道的隧穿路径,进而可以有效增大器件的开态隧穿电流;而沟道M₂与漏端M₃两区域的能带结构也有效地限制了器件处于关态时的隧穿电流,因而这种环绕式栅极结构可以极大地提高CNTFET器件的开关态电流比。并且由图6(b)可知,沟道M₂区域及漏端M₃区域的能带结构还可以有效地抑制器件处于开态时的双极导电特性(双极导电特性尤其在逻辑器件中应尽可能抑制)。这种隧穿型CNTFET尤其适用于传感器等低功耗器件的应用,这一点非常迎合节能发展趋势的需求且有益于器件性能的提高。

IBM公司Franklin等^[28]还设计了一种柱状环绕式自对准全包围栅型CNTFET,其结构如图7所示。

在这种柱状环绕式栅极CNTFET中,碳纳米管沟道被栅介质层及栅电极材料均匀包裹,悬浮在硅沟槽上并被两端源/漏电极金属Pt所包裹以减小接触电阻,且此工艺不会损坏碳纳米管。此外,利用适当的栅极电介质就可以很方便地制作出n型或p型晶体管。被HfO₂包裹的碳纳米管表现出n型半导体特性,而被Al₂O₃包裹的碳纳米管则表现出p型半导体特性。这种柱状环绕式自对准全包围栅型CNTFET已经将其沟

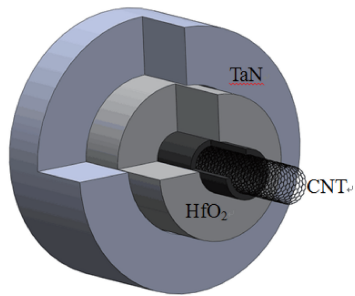


图7 柱状环绕式自对准全包围栅型CNTFET的结构示意
Fig. 7 Schematic diagram of cylindrical gate-all-around CNTFET

道长度缩小到 20 nm,且性能非常好,如电流开关比较大、亚阈值斜率接近理论极限值 60 mV/dec 等,因而这是一个非常具有应用价值的晶体管类型,利用这一突破性的晶体管技术制造的芯片将比现在的硅芯片更小、更快。

然而,相比单根碳纳米管导电沟道,水平碳纳米管阵列将表现出更好的性能^[29-33],可以是同时具有顶电极和底电极的CNTFET,其结构如图8所示。

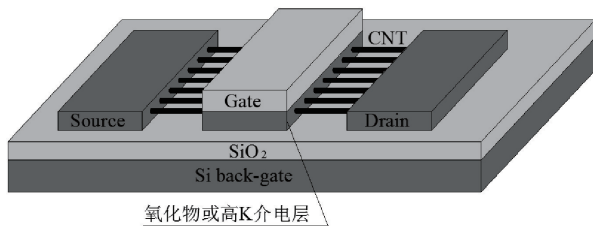


图8 阵列式CNTFET的结构示意
Fig. 8 Schematic diagram of array CNTFET

结构中每一根纳米管所代表的沟道没有特别的表现,然而纳米管阵列却可以表现出更优异的性能。其中最突出的一点是,作为FET新的沟道材料,碳纳米管阵列可以传递足够大的沟道电流,以满足各种电子器件的工作需求。然而,研究表明阵列中管的直径、结构(金属性或半导体性)、有序性以及管间距等因素均会对阵列式CNTFET器件的性能产生影响^[4, 29-33]。首先,阵列的整齐度是一个很重要的因素,允许的微小偏离相比沟道长度要足够小;其次,需要足够的阵列密度和更短的沟道长度,利用静电屏蔽效应,以获取更高的沟道电流。另外,管直径的较佳范围在 0.5~4 nm,偏离了这个范围,器件的性能,如关断电流、功耗、开关态电流比均会受到影响;而且,阵列中的金属性纳米管会直接影响半导体性纳米管对器件的栅压调制特性。因而,需要研究这些因素的影响以满足切实的应用需求。

Myodo等^[34]还试图将CNTFET器件的栅极改为通过电解液/碳纳米管的界面(即利用在碳纳米管周围形成的双电层)对碳纳米管施加栅电压作用,其结构如图9所示。研究表明,利用电解液对碳纳米管所施加的栅极电压对流经碳纳米管两端的电流强度具有明显的控制作用,即具有明显的场效应

特征。而且,这一结构意味着碳纳米管与栅极之间的间隙可以被做得非常小,从而使器件中沟道变化响应栅极电压的变化十分敏感。经性能测试,该器件具有较大的通态电流和较大的跨导,尤其适用于需要大电流器件。特别地,对于电解液栅极的CNTFET,由于双电层的作用,不仅半导体性碳纳米管,金属性碳纳米管也对器件电流的调制有贡献,只是这时也降低了器件的开关电流比,这是其他结构器件所不具备的。

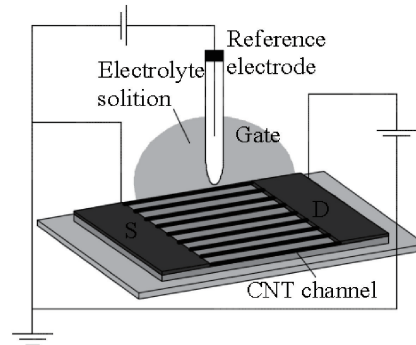
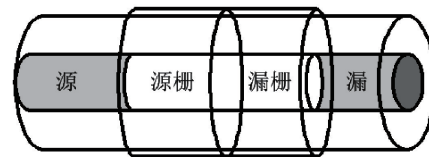
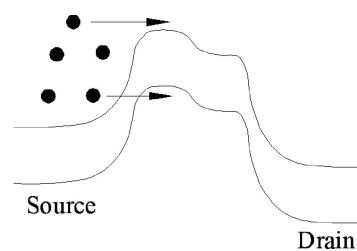


图9 CNTFET在电解质溶液中测试系统的结构示意
Fig. 9 Schematic diagram of CNTFET measurement system in electrolyte solution

此外,受硅基MOSFET器件研究的启发,将异质双金属栅结构(HDMG)引入CNTFET器件中,且合理选择2种不同材质的金属栅电极,以实现有效调制,有利于提高器件的电子输运效率^[35],其结构如图10所示。



(a) HDMG CNTFET的结构示意



(b) HDMG CNTFET能带图

图10 异质双金属栅型碳纳米管场效应晶体管
Fig. 10 Heterogeneous-dual-metal-gate (HDMG) CNTFET

模型中整个碳纳米管器件被分为3段区域,均匀重掺杂的纳米管两侧分别构成源区和漏区,中间一段为本征纳米管沟道区。栅介质层采用柱状环绕碳纳米管结构,覆盖整个纳

米管表面。栅电极环绕本征沟道区的介质层,与碳纳米管形成金属-绝缘体-半导体(MIS)结构。研究中栅极采用等长度双异质金属电极,即靠近源端的金属栅S-gate和靠近漏端的金属栅D-gate长度相同,并横向接触。从图10(b)对应的能带图中可见,由于两种栅电极材料的功函数不同,纳米管沟道能带存在阶梯状分布,导致沟道处的价带电子与源/漏端导带电子的耦合有所减弱,使得在器件的栅源之间施加负向偏压时,基于电子带间隧穿的漏极隧穿电流有所减小,从而有效减小了器件的双极导电特性。研究表明,这种异质双金属栅电极结构CNTFET器件在改善CNTFET器件性能、拓展其应用等方面起到较好的帮助作用。

除了常见的由金属-碳纳米管构成的源漏双接触电极之外,Li等^[36]还提出了一种新的单接触垂直型CNTFET,其结构如图11所示。

在这种单接触垂直型CNTFET结构中,碳纳米管与硅(Si)/电介质(SiN_x)/金属(Cr/Au)垂直堆叠层的侧壁相接触,并分别与Si基底和金属Cr/Au构建器件的源极和漏极;而器件的沟道长度为介电层SiN_x的厚度,即可通过调节介电层的厚度构造不同长度的沟道。可见,垂直型CNTFET的优越性在于碳纳米管的垂直生长要比水平生长更容易,且易于构造短沟道CNTFET器件。研究发现,工作时该器件将表现双极特性,且其在栅压控制下的转移特性取决于漏端电压的正负以及硅基的掺杂类型。例如,如果漏端电压反向,根据基底

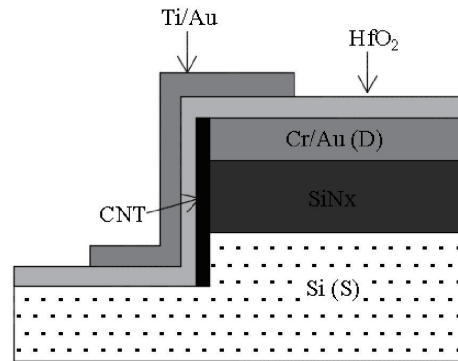


图11 单接触垂直型CNTFET的结构示意
Fig. 11 Schematic diagram of vertical CNTFET with a metal contact

硅的掺杂类型,器件将发生相应的n型或p型特性转移。进一步地,由于沟道较短、碳纳米管在源漏两端的直接搭接,该器件具有较大的跨导和载流子迁移率;上述种种特性与优势均表明垂直型CNTFET器件将为把碳纳米管集成到硅基器件或未来的大规模电子电路中提供了一种新的可行方案。

这些改进的CNTFET器件在性能与应用方面都得到了不同程度的改善,表1列出几种不同类型器件的具体性能表征以及它们的应用前景。

表1 几种类型CNTFET器件的性能表征与应用前景

Table 1 Performance characterization and application prospect of several types of CNTFET devices

CNTFET 器件类型	栅源电压控制情况	电子输运情况	电流开关比	阈值电压/V	应用前景	文献
Pb/SWNT/Al 结构	跨导较大	电子迁移率较高	$>10^2$	—	可应用于纳米集成电路	[24]
双门电极型	逆亚阈值斜率 $\geq 60 \text{ mV} \cdot \text{dec}^{-1}$	—	—	背栅-2.5 V 前栅~-1.2 V	用于环形振荡器电路,提高振荡频率范围	[25]
自对准顶栅极	逆亚阈值斜率 $> 60 \text{ mV} \cdot \text{dec}^{-1}$	电子迁移率较高	极大提高	—	尤其适用于低功耗器件	[27]
柱状环绕式自对准全包围栅型	逆亚阈值斜率 p型低至 $85 \text{ mV} \cdot \text{dec}^{-1}$ n型低至 $95 \text{ mV} \cdot \text{dec}^{-1}$	—	$>10^4$	0.25	可作为数字开关用于构建逻辑器件	[28]
阵列式或多通道	跨导 p型达 $50.2 \mu\text{S}$ n型达 $36.5 \mu\text{S}$	电子迁移率 p型达 $7160 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ n型达 $5311 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$	p型达 $10^5 \sim 10^6$ n型达 $10^6 \sim 10^7$	p型为-0.55 n型为0.65	可用于互补逆变器,实现高达31.2倍的电压增益;且可用于未来的大规模电子集成电路领域	[29]
异质双金属栅型	栅压0.4 V时跨导为 $28.7 \mu\text{S}$ 栅压0.6 V时跨导为 $99.8 \mu\text{S}$	栅漏电压均为0.6 V时,电子的平均输运速率达 $5.81 \times 10^5 \text{ m} \cdot \text{s}^{-1}$	栅压0.6 V时 ~ 6295	~ 0.4	有利于将器件应用于高速/高频电路	[35]
单接触垂直型	跨导 $0.9 \sim 2.5 \mu\text{S}$	$11 \sim 32 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$	—	—	可应用于硅基纳米集成电路	[36]

可见,基于碳纳米管具有准一维弹道运输、电流承载能力高、电子迁移率高等特性,CNTFET器件将在跨导、电子迁移率、电流开关比以及阈值电压等多方面表现出明显优于传统硅器件的优异性能,从而进一步提高微电子线路的集成度和微型化。然而,随着沟道长度的减小,关断电流会增大,短沟道的不利现象依然严重,这是不可避免的;通过合理选取沟道长度与合适的掺杂工艺可有效减弱器件的短沟道效应、改善器件的性能。而且,碳纳米管与金属之间的接触电阻对器件性能的影响也较大;通过选取合适类型金属和金属-碳纳米管接触长度可实现较低的接触电阻和更优异的器件性能。特别强调多通道CNTFET,它可以克服单根碳纳米管在构建晶体管时制造工艺难且个体差异明显等问题。也正因如此,多通道CNTFET在跨导、载流子迁移率、电流开关比、阈值电压等晶体管关键性能方面将体现极高的优势,且更能够抵御外界环境变化的影响、性能更稳定。因此,多通道式CNTFET是目前最具有实用化优越性的一种晶体管类型。

而在应用方面,CNTFET器件作为纳米电子器件可被最广泛地应用于纳机电系统。例如,利用CNTFET的高速低功耗特性,将其应用到集成电路设计领域,有望突破物理极限,全面提高器件的性能。龚道辉等^[37]提出了一种基于CNTFET的单端口三值静态随机存取存储器(static random access memory, SRAM)设计方案,相比传统CMOS设计的三值SRAM,其读写速度可以提高24%;王谦等^[38]设计了基于CNTFET的单边沿和双边沿三值脉冲式D触发器,实现了有正确的逻辑功能和低功耗特性;唐伟童等^[39]提出了一种基于CNTFET的新型多位三值比较器,一定程度上解决了原三值比较器速度慢和功耗高的问题。可见,CNTFET器件的应用进一步降低了电路的功耗,加快了电路的工作速率,对进一步设计高速低功耗的集成电路有着非常重要的意义。

需要说明,在上述介绍的CNTFET器件中,人们受主流硅半导体器件制备工艺和设备的影响,通常选择硅基底。常用的硅基底通常是空穴掺杂的,以获得较低的基底电阻。然而,CNTFET器件也完全可以选择其他替代材料(如石英或柔性基底等)来作为基底,比如选用柔性基底制备的柔性CNTFET器件,很有潜力被应用于柔性电子设备、一次性的生物传感器、以及可穿戴和植入式电子设备中。

3 结论

从晶体管尺寸的缩小到器件性能的提高,碳纳米管都表现出远超越传统半导体材料的潜力,人们也为此而试图研制各种不同结构类型的CNTFET器件。然而,尽管已经做了很多研究工作,但在实用化前依然有一些问题待解决。

1) 碳纳米管与金属电极之间的接触电阻对于器件本身是非常不利的。Ti、Pd、Au和Pt是广泛应用的与碳纳米管接触的电极材料,它们的功函数与碳纳米管接近;Pt电极与碳纳米管之间的接触电阻最小^[40]。人们期望一种新材料或与碳纳米管功函数完美匹配的材料,以此来避免肖特基势垒和降

低碳纳米管与金属电极接触处的电阻。同时还要尽量减小碳纳米管管与管之间的接触;碳纳米管之间的接触电阻也很高,大约比纳米管自身的轴向电阻大4个数量级。

2) CNTFET器件应用的关键还在于有选择性地产生半导体性和金属性的碳纳米管,提高栅极电场对碳纳米管的效率,因此,在构造过程中要尽可能地降低金属纳米管的密度;碳纳米管内的金属杂质会像铜线一样导致设备短路^[1,8],因此还要尽量减小碳纳米管内的杂质浓度直至管内载流子的输运没有散射,实现真正的弹道传输。

3) 在设备制造时如何把管放入预先设定好的位置并对其进行有效地控制是个难点;目前技术工艺上的限制也是提高CNTFET器件性能的主要障碍^[1,8]。例如,理论上已经计算出作为沟道的碳纳米管能保持良好开关特性的最小长度为5 nm,而由于光刻技术的限制,目前很难制作出距离仅为几纳米的电极对。因此,人们需要通过提高工艺来制备出接近理想状态的CNTFET器件并发挥其在电学性能方面的优势。

4) 在电路设计方面,有关碳纳米管准确的物理参数在多数情况下仅为为其物理特性的平均,因而理论的推断与实际往往相差悬殊^[1]。

5) 对于阵列式CNTFET器件,要将数量众多的碳纳米管塞进指甲盖大小的芯片,必须精确地控制好各个碳纳米管之间的距离,即精度极高的阵列控制。只有突破了阵列控制的难题,才能开发出新型的高性能阵列式CNTFET器件。

总之,CNTFET器件工作效率高,尤其适用于低功耗方面的应用。随着碳纳米管在FET器件中的应用,CNTFET器件所面临的技术难题也被不断突破,以实现其优异的性能和多样化,CNTFET器件的开发也必将在包括纳米电子学在内的众多领域里显现出极其更广阔的应用前景。

参考文献(References)

- [1] 吕建伟,王万录,张毅,等.碳纳米管场效应晶体管的研究进展[J].材料导报,2004,18(s1):91-93.
Lü Jianwei, Wang Wanlu, Zhang Yi, et al. Progress in research on field effect transistors made of carbon nanotubes[J]. Materials Review, 2004, 18(s1): 91-93.
- [2] 周海亮,赵天磊,张民选,等.碳纳米管场效应管尺寸缩小特性的比较[J].国防科技大学学报,2011,33(3):77-82.
Zhou Hailiang, Zhao Tianlei, Zhang Minxuan, et al. Comparing of the scaling property of carbon nanotube field effect transistors[J]. Journal of National University of Defense Technology, 2011, 33(3): 77-82.
- [3] 王小羊.基于量子模型的碳纳米管场效应晶体管电子输运特性[J].电子元件与材料,2015,34(7):28-30.
Wang Xiaoyang. Electron transport properties of carbon nanotube field effect transistor based on quantum model[J]. Electronic Components and Materials, 2015, 34(7): 28-30.
- [4] Shulaker M M, Rethy J V, Hills G, et al. Sensor-to-digital interface built entirely with carbon nanotube FETs[J]. IEEE Journal of Solid-State Circuits, 2014, 49(1): 190-201.
- [5] Javey A, Guo J, Wang Q, et al. Ballistic carbon nanotube field-effect transistors[J]. Nature, 2003, 424(6949): 654-657.

- [6] Koswatta S O, Hasan S, Lundstrom M S, et al. Nonequilibrium green's function treatment of phonon scattering in carbon-nanotube transistors [J]. *IEEE Transactions on Electron Devices*, 2007, 54(9): 2339-2351.
- [7] Gullapalli S, Wong M S. Nanotechnology: A guide to nano-objects[J]. *Chemical Engineering Progress*, 2011, 107(5): 28-32.
- [8] 许高斌, 陈兴, 周琪, 等. 碳纳米管场效应晶体管设计与应用[J]. *电子测量与仪器学报*, 2010, 24(10): 969-978.
Xu Gaobin, Chen Xing, Zhou Qi, et al. Design and application of carbon nanotube FETs[J]. *Journal of Electronic Measurement and Instrument*, 2010, 24(10): 969-978.
- [9] 金铁凝, 陈长鑫, 刘晓东, 等. 基于肖特基接触的碳纳米管场效应晶体管[J]. *微纳电子技术*, 2013, 50(4): 201-219.
Jin Tiening, Chen Changxin, Liu Xiaodong, et al. Carbon nanotube field effect transistors based on schottky contact[J]. *Micronanoelectronic Technology*, 2013, 50(4): 201-219.
- [10] Zang X, Zhou Q, Chang J, et al. Graphene and carbon nanotube (CNT) in MEMS/NEMS applications[J]. *Microelectronic Engineering*, 2015(132): 192-206.
- [11] Xia M, Cheng Z, Han J, et al. Extremely stretchable all-carbon-nanotube transistor on flexible and transparent substrates[J]. *Applied Physics Letters*, 2014, 105(14): 143504.
- [12] Kim T H, Lee B Y, Jaworski J, et al. Selective and sensitive TNT sensors using biomimetic polydiacetylene-coated CNT-FETs[J]. *ACS Nano*, 2011, 5(4): 2824-2830.
- [13] Kim B, Lee J, Namgung S, et al. DNA sensors based on CNT-FET with floating electrodes[J]. *Sensors and Actuators B*, 2012(169): 182-187.
- [14] Tans S J, Verschueren A R M, Dekker C. Room-temperature transistor based on a single carbon nanotube[J]. *Nature*, 1998, 393(6680): 49-52.
- [15] Martel R, Schmidt T, Shea H R, et al. Single- and multi-wall carbon nanotube field-effect transistors[J]. *Applied Physics Letters*, 1998, 73(17): 2447-2449.
- [16] Jamaa B, Haykel M, Gaillardon P E, et al. FPGA design with double-gate carbon nanotube transistors[J]. *Electrochemical Society Transactions*, 2011, 34(1): 1005-1010.
- [17] Hazeghi A, Krishnamohan T, Wong H S P. Schottky-barrier carbon nanotube field-effect transistor modeling[J]. *IEEE Transactions on Electron Devices*, 2007, 54(3): 439-445.
- [18] Guo J, Lundstrom M, Datta S. Performance projections for ballistic carbon nanotube field-effect transistors[J]. *Applied Physics Letters*, 2002, 80(17): 3192-3194.
- [19] Javey A, Tu R, Farmer D B, et al. High performance n-type carbon nanotube field-effect transistors with chemically doped contacts[J]. *Nano Letters*, 2005, 5(2): 345-348.
- [20] Chen N, Klinke C, Afzali A, et al. Self-aligned carbon nanotube transistors with charge transfer doping[J]. *Applied Physics Letters*, 2005, 86(12): 123108(3pp).
- [21] Koswatta S O, Nikonov D E, Lundstrom M S. Computational study of carbon nanotube pin tunnel FETs[C]//*IEEE International Electron Devices Meeting*, 2005. Washington: IEDM Technical Digest. IEEE, 2005: 518-521.
- [22] Appenzeller J, Martel R, Derycke V, et al. Carbon nanotubes as potential building blocks for future nanoelectronics[J]. *Microelectronic Engineering*, 2002, 64(1-4): 391-397.
- [23] Schulz M. The end of the road for silicon?[J]. *Nature*, 1999, 399(6738): 729-730.
- [24] 钟汉清, 陈长鑫, 刘晓东, 等. 基于Pd/SWNT/Al结构的场效应晶体管的研究[J]. *半导体光电*, 2015, 36(3): 435-438.
Zhong Hanqing, Chen Changxin, Liu Xiaodong, et al. Study on the field-effect transistor based on pd/swnt/al configuration[J]. *Semiconductor Optoelectronics*, 2015, 36(3): 435-438.
- [25] Frégonèse S, Maneux C, Zimmer T. A compact model for dual-gate one-dimensional FET: Application to carbon-nanotube FETs[J]. *IEEE Transactions on Electron Devices*, 2011, 58(1): 206-215.
- [26] Wong H S P, Akinwande D. Carbon nanotube and graphene device physics[M]. England: Cambridge University Press, 2011.
- [27] Wang H, Chang S, Hu Y, et al. A novel barrier controlled tunnel FET [J]. *IEEE Electron Device Letters*, 2014, 35(7): 798-800.
- [28] Franklin A D, Koswatta S O, Farmer D B, et al. Carbon nanotube complementary wrap-gate Transistors[J]. *Nano Letter*, 2013, 13(6): 2490-2495.
- [29] Chen C, Xu D, Kong E S, et al. Multichannel carbon-nanotube FETs and complementary logic gates with nanowelded contacts[J]. *IEEE Electron Device Letters*, 2006, 27(10): 852-855.
- [30] Chen C, Zhang W, Zhang Y. Multichannel carbon nanotube field-effect transistors with compound channel layer[J]. *Applied Physics Letters*, 2009, 95(19): 192110(3pp).
- [31] Hu Z, Tulevski G S, Hannon J B, et al. Variability and reliability analysis in self-assembled multichannel carbon nanotube field-effect transistors[J]. *Applied Physics Letters*, 2015, 106(24): 243106(5pp).
- [32] Ouyang Y, Guo J. Assessment of carbon nanotube array transistors: A three-dimensional quantum simulation[J]. *Solid-State Electronics*, 2011, 61(1): 18-22.
- [33] Hayashi Y, Jang B, Iijima T, et al. Direct growth of horizontally aligned carbon nanotubes between electrodes and its application to field-effect transistors[J]. *Journal of Nanoscience and Nanotechnology*, 2011, 11(12): 11011-11014.
- [34] Myodo M, Inaba M, Ohara K, et al. Large-current-controllable carbon nanotube field-effect transistor in electrolyte solution[J]. *Applied Physics Letters*, 2015, 106(21): 207-208.
- [35] 刘兴辉, 赵宏亮, 李天宇, 等. 基于异质双栅电极结构提高碳纳米管场效应晶体管电子输运效率[J]. *物理学报*, 2013, 62(14): 147308-147308
Liu Xinghui, Zhao Hongliang, Li Tianyu, et al. Improvement on the electron transport efficiency of the carbon nanotube field effect transistor device by introducing heterogeneous-dual-metal-gate structure[J]. *Acta Physica Sinica*, 2013, 62(14): 147308-147308.
- [36] Li J, Wang Q, Yue W, et al. Integrating carbon nanotubes into silicon by means of vertical carbon nanotube field-effect transistors[J]. *Nanoscale*, 2014, 6(15): 8956-8961.
- [37] 龚道辉, 汪鹏君, 康耀鹏. 基于CNFET的单端口三值SRAM单元设计[J]. *电子技术应用*, 2016, 42(7): 34-37
Gong Daohui, Wang Pengjun, Kang Yaopeng. Design of single-port ternary SRAM cell based on CNFET[J]. *Application of Electronic Technique*, 2016, 42(7): 34-37.
- [38] 王谦, 汪鹏君, 龚道辉. 基于CNFET的三值脉冲式D触发器设计[J]. *宁波大学学报(理工版)*, 2016(1): 37-41.
Wang Qian, Wang Pengjun, Gong Daohui. Ternary CNFET pulsed D flip-flop: Design[J]. *Journal of Ningbo University (Natural Science & Engineering)*, 2016(1): 37-41.
- [39] 唐伟童, 汪鹏君, 王谦. 一种CNFET的多位三值比较器设计[J]. *西安*

电子科技大学学报(自然科学版), 2016(1): 139-143.
Tang Weitong, Wang Pengjun, Wang Qian. Design of the magnitude
ternary comparator of CNFET[J]. Journal of Xidian University, 2016

(1): 139-143.
[40] Fediai A, Ryndyk D A, Seifert G, et al. Towards an optimal contact
metal for CNTFETs[J]. Nanoscale, 2016, 8(19): 10240-10251.

Application research of carbon nanotube-based field-effect transistors: A review

CHANG Chunrui¹, ZHAO Hongwei¹, DIAO Jiajia², AN Libao²

1. College of Science, North China University of Science and Technology, Tangshan 063009, China

2. College of Mechanical Engineering, North China University of Science and Technology, Tangshan 063009, China

Abstract Due to the scaling challenge faced by silicon transistors, carbon nanotube (CNTs), being one-dimensional quantum material, becomes a candidate for future transistors. Carbon nanotube field effect transistors (CNTFETs) can be realized in several geometrical configurations. This paper begins with a survey of typical CNTFET device geometries, the associated basic operating principles, and the unique properties. Then, it focuses on the recent development of several common CNTFETs, and describes in detail a series of technical innovations and performance improvements in terms of structural and operating principles. Finally, some key problems about CNTFETs to be solved in future are summarized.

Keywords carbon nanotube; field effect; transistor

(责任编辑 傅雪)