

基于差分转换电路的宽带低噪声放大器设计

赵吉祥, 袁圣杰, 李云峰

中国计量学院信息工程学院, 杭州 310018

摘要 设计了一个改进型的 CMOS 宽带低噪声放大器 (LNA), 其带宽为 1—5GHz, 可用于蜂窝通信系统和无线局域网设备中。该 LNA 采用两级结构: 第一级是信号转换电路, 将输入的单信号转变为差分信号, 通过将转换电路集成到 LNA 内部, 减少了接收系统中的分立器件; 第二级是放大电路, 采用共源-共栅 MOS 管级联电路提供增益, 实现信号放大和良好的输出匹配。该 LNA 采用 TSMC 0.18 μ m 工艺实现, 用 ADS 软件进行仿真验证, 结果显示本文提出的 LNA 设计整个带宽的增益为 14dB, 并且保持了较好的增益平坦性, 增益幅度小于 1dB, 回波损耗 S_{11} 、 S_{22} 均小于 -10dB, 有着良好的输入/输出匹配, 电路噪声系数小于 2.3dB。

关键词 低噪声放大器; 宽带; 信号转换; CMOS

中图分类号 TN43

文献标识码 A

doi 10.3981/j.issn.1000-7857.2012.h1.010

Design of a Wideband Low Noise Amplifier with a Differential Signal Transformation Circuit

ZHAO Jixiang, YUAN Shengjie, LI Yunfeng

College of Information Engineering, China Jiliang University, Hangzhou 310018, China

Abstract The design of an improved CMOS wideband Low Noise Amplifier (LNA) is presented. The bandwidth range is between 1—5GHz, and the LNA is able to be used in the devices for cellular communication system and wireless local area network. The LNA comprises two stages. The first stage circuit is able to transform the signal received from the antenna or fitter into differential signals. It is able to reduce the number of discrete components of receiver system by integrating the conversion circuit into the LNA. The second stage contains common-source and common-gate MOS transistors. This stage provides an enough power gain and a good output matching for signals. The performance of power gain becomes better by adding a matching inductance between two transistors of second stage circuit. The improved CMOS LNA is designed and simulated with TSMC 0.18 μ m technology by using ADS software. Results illustrate that the noise figure of the LNA is below 2.3dB in the range of 1—5GHz, the gain for entire bandwidth is 14dB and the scattering parameters of S_{11} and S_{22} are all less than -10dB, having good input and output matches of the low noise amplifier.

Keywords low noise amplifier; wideband; signal transformation; CMOS

0 引言

在宽带低噪声放大器(LNA)设计中, 由于电感源级负反馈结构(ISD, Inductive Source Degeneration)噪声较低^[1], 所以至今仍被广泛使用, 但采用 ISD 结构的 LNA 带宽比较窄, 一般只有几十兆至数百兆赫兹, 并不适合宽带设计。随着半导体工艺的发展, 宽带 LNA 得以实现。相比传统的窄带 LNA, 设计宽带 LNA 存在一些难点, 如整个带宽内有良好的输入匹

配减少回波损耗, 合适的输出匹配保持增益, 以及带宽内的低噪声性能。

目前常见的宽带 LNA 结构有分布式、电阻负反馈、共栅电路等。分布式放大器(Distributed Amplifier, DA)结构可以在整个带宽内实现良好的阻抗匹配及平滑的增益^[2], 但是该结构采用多个晶体管并联的形式, 这样芯片版图面积和功耗会随着晶体管变多而增加; 电阻负反馈电路结构降低了功耗^[3],

收稿日期: 2012-07-13; 修回日期: 2012-08-18

基金项目: 浙江省自然科学基金项目(Y1110082)

作者简介: 赵吉祥, 教授, 研究方向为射频电路及微电子器件设计、电磁场与微波技术, 电子信箱: zhaojixiang@cjlu.edu.cn

但是反馈电阻引入了较大的噪声;共栅电路结构能够实现宽带放大^[4],然而其增益较小。

在射频接收机中,为了能够有效地抑制共模噪声,系统在处理信号时大多采用差分处理的形式,传统的做法是在LNA前面或者后面加上转换电路将非平衡信号转化为差分信号。这种做法无疑增加了系统的复杂度。为了简化射频接收机的复杂度,本文设计了单端输入差分输出结构的LNA。第一,该LNA能够将非平衡信号转化为差分形式,然后进行放大,通过集成转换电路简化系统的外围器件;第二,放大电路采用了共源-共栅结构,在获得足够增益的同时实现宽带信号放大,另外通过对放大电路两个MOS管进行级间优化,使得带宽内增益获得良好的平坦性,拥有较小的增益波动。

1 LNA 电路设计和分析

图1是设计的差分LNA结构,该LNA由两级组成,即第一级差分信号转换电路和第二级信号放大电路,通过差分级联结构有效抑制共模信号干扰。从输入输出端口可以看出,该LNA直接处理天线送来的非平衡信号,然后以差分的形式输出,能够让混频器直接处理信号。

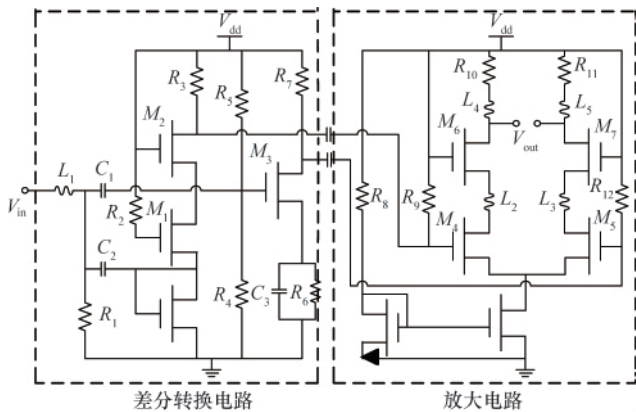


图1 单端输入-差分输出LNA电路

Fig. 1 LNA circuit with single port input-differential output

1.1 差分信号转换电路

通过组合数个无源器件可以实现非平衡-平衡信号的转换^[5],然而这些电路结构由无源器件组成,并且器件面积很大,因此不容易集成到芯片上。为了实现高集成度芯片,必须使用有源器件来实现电路转换。图2(a)为共源-共栅(Common-Source and Common-Gate, CSCG)结构的转换电路^[6]。CSCG结构的转换电路有着低功耗和高耦合度的优点,但是该结构同时也存在相位误差较大的缺点。为了减小相位误差,对其结构进行改进,使用两个级联的MOS管代替单独的MOS管,如图2(b)所示。

为了能够清楚地说明图2(b)电路的优点,使用图2电路结构的小信号模型分析。图3分别是两个级联共栅MOS管和单个共源MOS管的小信号等效电路。

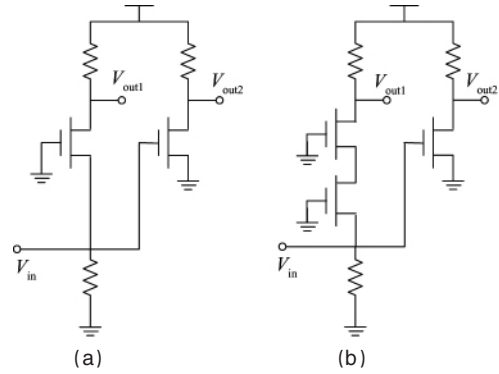
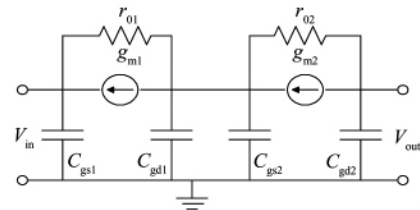


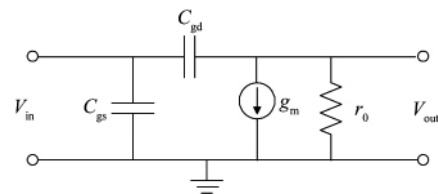
图2 CSCG转换电路及其改进型

Fig. 2 CSCG transformation circuit and its improved structure



(a) 级联共栅MOS管

(a) Cascade common-gate transistors



(b) 共源MOS管

(b) A common-source transistor

图3 小信号等效电路

Fig. 3 Small signal equivalent circuit

分析MOS管的小信号模型可知,MOS管的栅漏电容 C_{gd} 比栅源电容 C_{gs} 小得多^[7],栅漏电容对电路性能的影响有限,另外 r_0 的值也比较小,一般来说为几十欧姆。为了简化分析从而直观地显示图2(b)电路结构的优点。对图3的小信号模型进行简化,其简化后的电路模型如图4所示。图4(a)是两个以CG方式级联的MOS管的简化小信号模型,单个CG管的小信号模型为图4(a)的1/2。

图4(a)的两个CG级联的MOS管,以 S_{21CGs} 表示 V_{out}/V_{in} ,输出信号相位以 $\angle S_{21CGs}$ 表示,同时以 $\angle S_{21CG}$ 和 $\angle S_{21CS}$ 表示单个CG管和单个CS管的输出相位。通过计算图4(a)的小信号等效电路可以得到

$$S_{21CGs} = \frac{2g_m^2 Z_o}{(j\omega C_{gs} + g_m)[1 + Z_o(j\omega C_{gs} + g_m)]}$$

$$\angle S_{21CGs} = \arctan \left[\frac{-\omega C_{gs}(1 + 2g_m Z_o)}{g_m + Z_o(g_m^2 - \omega^2 C_{gs}^2)} \right] \quad (1)$$

其中, Z_0 为电路特征阻抗, g_m 为 MOS 管跨导。分析图 4(b) 可知, 对单个共源 MOS 管, 其 S_{21CS} 和 $\angle S_{21CS}$ 分别为

$$S_{21CS} = \frac{-2g_m Z_0}{1+j\omega C_{gs} Z_0}$$

$$\angle S_{21CS} = \arctan(-\omega C_{gs} Z_0) \quad (2)$$

根据式(1)、(2)可以得到图 4(b) 所示有源巴伦输出差分信号的相位差为

$$\angle S_{21CS} - \angle S_{21OCs} = \arctan \left[\frac{\omega C_{gs}(1+g_m Z_0 - g_m^2 Z_0^2 + \omega^2 C_{gs}^2 Z_0^2)}{g_m(1+g_m Z_0 + 2\omega^2 C_{gs}^2 Z_0^2)} \right] \quad (3)$$

同理, 对于单个共栅 MOS 管, 其 S_{21CG} 和 $\angle S_{21CG}$ 分别为

$$S_{21CG} = \frac{2g_m Z_0}{1+(j\omega C_{gs} + g_m) Z_0}$$

$$\angle S_{21CG} = \arctan \left(\frac{-\omega C_{gs} Z_0}{1+g_m Z_0} \right) \quad (4)$$

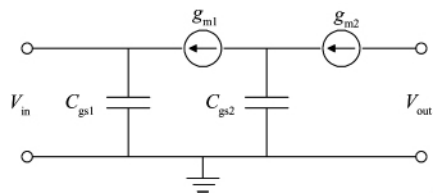
这样可以得到图 4(a) 所示电路的输出差分信号的相位差为

$$\angle S_{21CS} - \angle S_{21CG} = \arctan \left(\frac{-g_m \omega C_{gs} Z_0^2}{1+g_m Z_0 + \omega^2 C_{gs}^2 Z_0^2} \right) \quad (5)$$

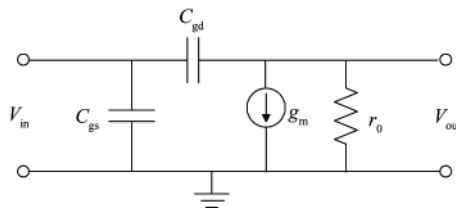
比较式(3)和式(5)可以得出, 当 $\omega C_{gs} \leq \sqrt{2g_m^2 Z_0 - g_m Z_0 - 1}$ 时,

$$\left| \frac{\omega C_{gs}(1+g_m Z_0 - g_m^2 Z_0^2 + \omega^2 C_{gs}^2 Z_0^2)}{g_m(1+g_m Z_0 + 2\omega^2 C_{gs}^2 Z_0^2)} \right| < \left| \frac{-g_m \omega C_{gs} Z_0^2}{1+g_m Z_0 + \omega^2 C_{gs}^2 Z_0^2} \right| \quad (6)$$

式(3)的值小于式(5), 表明通过调整有源巴伦 MOS 管的尺寸, 可使图 4(b) 电路结构的相位误差小于图 4(a) 电路, 即相比于原有电路, 改进后的电路结构有着更好的性能。



(a) 级联共栅 MOS 管
(a) Cascade common-gate transistors



(b) 共源 MOS 管
(b) A common-source transistor

图 4 简化的小信号等价电路

Fig. 4 Simplified small signal equivalent circuits

1.2 放大电路

本文 LNA 设计中的放大电路采用差分结构。一方面, 差分结构能够有效抑制共模干扰; 另一方面, 射频接收机的后

级基带电路在处理信号时多采用差分信号传输处理, 使用差分输出, 可以实现与后级基带电路的直接连接。在设计 LNA 时需要考虑输入和输出匹配。在本设计中, 电路的输入匹配已经在第一部分的电路中之得以实现。利用电阻 R_1 以及小电感 L_1 和 MOS 管的寄生电容实现输入匹配。

对于 LNA 而言, 为了获得合适的增益和良好的传导性能, 合适的输出匹配电路是必不可少的。有些设计采用滤波器输出匹配^[8], 然而滤波器匹配电路通常由数个无源器件电感和电容组成, 无源器件尤其是电感将占用较大的芯片面积, 所以一般来说设计中应尽可能减少电感的使用。第二级放大电路采用了共源-共栅级联方式。差分信号经由两个 MOS 管进行放大, 这两个 MOS 管的功能各有侧重。其中信号的增益主要由第一个共源提供, 相比于前一个共源管, 第二个共栅管提供的增益较小, 该 MOS 管的主要作用是结合负载匹配电路实现良好的输出匹配从而减少输出信号的回波损耗。图 5 是 LNA 电路输出级共栅管的小信号模型。电路的输出阻抗为

$$Z_{out}(\omega) = r_o // Z_L(\omega) // \frac{1}{j\omega C_{out}} \quad (7)$$

其中, $Z_L(\omega)$ 为共栅管输出负载, $1/j\omega C_{out}$ 为电容容抗,

$$C_{out} = C_{gs} + C_{bd} \quad (8)$$

从式(7)可以看出, 电路的输出阻抗由 3 部分组成, 其中 r_o 是 MOS 管的内阻, MOS 管尺寸固定后其内阻也是固定的, 因此负载 $Z_L(\omega)$ 和容抗 $1/j\omega C_{out}$ 的变化会导致输出阻抗的变化。由电容性质可知, 低频时电容的容抗很大, 此时负载阻抗远小于电容的容抗 $1/j\omega C_{out}$, 因此输出阻抗 $Z_{out}(\omega)$ 主要由负载 $Z_L(\omega)$ 决定; 此外低频时, 输出负载中电感的感抗很低, 此时图 1 中共栅管 (M_6 和 M_7) 的输出负载主要由电阻 (R_{10}/R_{11}) 实现。然而随着信号频率的增高, 寄生电容 (栅漏电容 C_{gd} 和漏极与基底的电容 C_{bd}) 对于电路的影响也逐渐明显, $Z_{out}(\omega)$ 容性变大, 这样会导致输出端回波损耗变大, 使得 LNA 性能下降。为了减小寄生电容在高频时对于电路性能的影响, 在差分输出端口串联两个电感 (图 1 中的 L_4 和 L_5)。通过选择合适的电感值, 使得 LNA 在整个频段内实现良好的输出匹配。

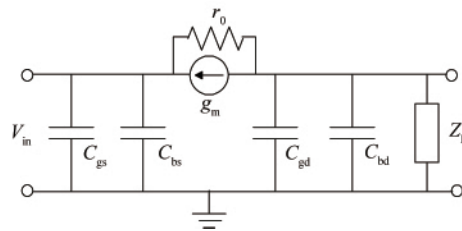


图 5 输出级共栅 MOS 管小信号模型

Fig. 5 Small signal equivalent circuit of the output common-gate MOS transistor

如图 6 所示, 在两个 MOS 管之间会产生对地的寄生电

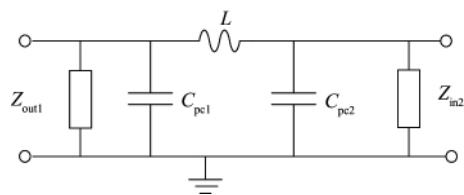


图6 MOS级间电路模型

Fig. 6 Small signal equivalent circuit between transistors

容^[9],这样会使得信号传输尤其在高频时出现一定的损耗。在两个MOS管之间加一个级间电感,该电感和寄生电容组成一个 π 型网络,这样可以一定程度上减小级间传输损耗,使得电路在带宽内获得较为平滑的增益值。

2 电路仿真结果分析

本文设计的改进型LNA使用ADS软件和TSMC的0.18 μm RF CMOS工艺进行仿真。图7、图8分别是电路原理图散射参数S和噪声系数的仿真结果。

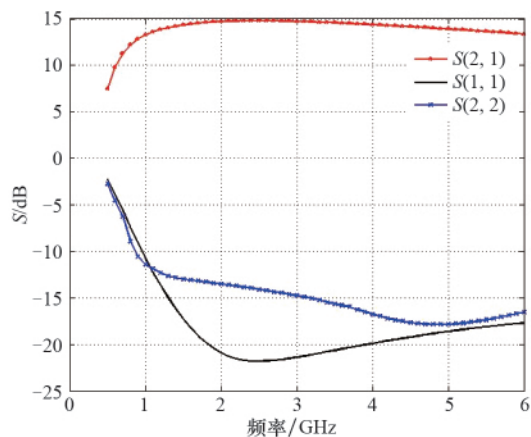


图7 电路S参数仿真结果

Fig. 7 Simulation results for circuit S parameters

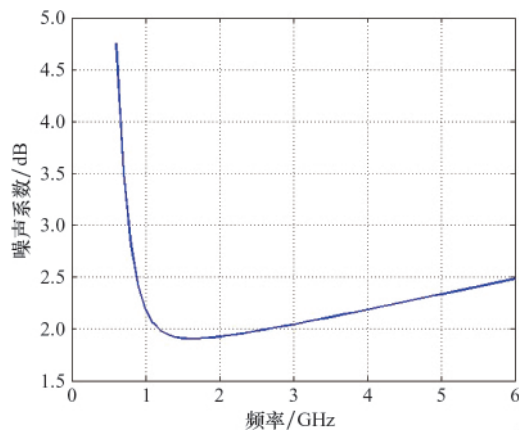


图8 噪声系数仿真结果

Fig. 8 Simulation results for circuit noise figure

电路的直流供电电源电压为2.5V,工作电流为6mA,电

路功耗为15mW。图7是电路的增益 S_{21} 的仿真结果,可以看到在1—5GHz的频率范围内增益为14dB左右,在2.4GHz达到最大值14.8dB,5GHz时增益为13.9dB,在整个带宽内增益波动小于1dB。同时可以看出,在1—5GHz带宽内,输入输出反射系数(S_{11}/S_{22})均小于-10dB,表明电路实现了良好的输入输出性能。从图8可以看出,在1—5GHz的工作频段内,电路的噪声系数小于2.3dB,仿真结果满足LNA的设计要求。

3 结论

本文利用TSMC 0.18 μm RF CMOS工艺,设计了一款1—5GHz宽带的LNA,该LNA集成差分转换电路,可将单端输入的信号转换为差分信号处理。一方面,通过差分形式,可以有效抑制共模噪声;另一方面,将转换电路集成到LNA中,有利于简化射频接收系统。通过对放大电路两个MOS管之间进行电路优化,使得LNA在1—5GHz带宽内获得平坦的增益。电路仿真结果表明,在带宽内,该LNA的增益为14dB,噪声系数小于2.3dB,输入/输出回波损耗均小于-10dB。该LNA可广泛应用于移动通信系统和无线局域网设备。

参考文献 (References)

- [1] Shaeffer D K, Lee T H. A 1.5V, 1.5GHz CMOS low noise amplifier[J]. *IEEE Journal of Solid-State Circuits*, 1997, 32(5): 745-759.
- [2] Kim C W, Kang M S, Anh P T, et al. An ultra wideband CMOS low-noise amplifier for 3-5 GHz UWB system[J]. *IEEE Journal of Solid-State Circuits*, 2005, 40(2): 544-547.
- [3] Zhuo W, Li X, Shekhar S, et al. A capacitor cross-coupled common-gate low noise amplifier [J]. *IEEE Transactions on Circuits and Systems II: Express Briefs*, 2005, 52(12): 875-879.
- [4] Yu Y, Chen Y, Heo D. An ultra-low voltage UWB CMOS low noise amplifier [C]. *Proceeding of Asia-Pacific Microwave Conf*, Yokohama, Japan: Institute of Electronics, Information and Communication Engineers, Dec 12-15, 2006: 313-316.
- [5] Zhang C, Fathy A E, Mahfouz M. Performance enhancement of a sub-sampling circuit for ultra-wideband signal processing [J]. *IEEE Microwave and Wireless Components Letters*, 2007, 17: 873-875.
- [6] Tsai M C, Schindler M J, Struble W, et al. A compact wideband balanced mixer [C]. 1994 IEEE MTT-S International Microwave Symposium Digest, San Diego, CA, USA, May 23-27, 1994, 1: 5-8.
- [7] 王自强. CMOS集成放大器设计[M]. 北京: 国防工业出版社, 2007: 88-89.
Wang Ziqiang. Design of CMOS integrated amplifier [M]. Beijing: National Defense Industry Press, 2007: 88-89.
- [8] Wang N Z, Tang J B, Qin G B, et al. Design of a 3GHz-5GHz CMOS ultra-wideband low noise amplifier [J]. *Application of Electronic Technique*, 2011, 37(9): 53-59.
- [9] Wang Y J, Iniewski K. A 4.7-10.5GHz ultra-wideband CMOS LNA using inductive inter-stage bandwidth enhancement technique [C]. The 49th IEEE International Midwest Symposium on Circuits and Systems, San Juan, Puerto Rico, 2006, 2: 215-219.

(责任编辑 马宇红,朱宇)