

# 半导电层电性参数对站用支柱绝缘子电场分布的影响

赵禹来<sup>1</sup>, 吴胥阳<sup>1</sup>, 张健聪<sup>1</sup>, 杜劲超<sup>2</sup>, 周旺<sup>1</sup>, 何高辉<sup>3</sup>

(1. 国网浙江省电力有限公司金华供电公司, 浙江 金华 321000; 2. 中国电力科学研究院有限公司, 北京 100192; 3. 西南大学 工程技术学院 (智能电网及装备新技术国际研发中心), 重庆 400715)

**摘要:** 本文利用 COMSOL 计算和分析了半导电层电性参数对站用支柱绝缘子表面电场分布的影响。结果表明: 半导电层对潮湿生成的水珠、湿污和干污引起的最大电场均有不同程度的削弱作用, 湿污最为显著, 电场降幅为 41.58%; 在高压端涂覆半导电层对电场的改善效果显著, 与不涂覆半导电层相比, 表面最大电场最大降幅为 14.5%; 高、低压端涂覆各自最佳相对介电常数的半导电层, 其电场改善的综合均衡性较好; 在正常瓷件电性参数范围内, 半导电层最佳电性参数具有通用性, 高压端最佳半导电层相对介电常数为 22, 低压端最佳半导电层相对介电常数为 12, 此外, 高、低压端半导电层的电阻率至少分别大于  $1 \times 10^7 \Omega \cdot m$  和  $6 \times 10^7 \Omega \cdot m$ , 其最大电场才将小于不涂覆半导电层的情况。

**关键词:** 半导电层; 支柱绝缘子; 电场分布; 电性参数

中图分类号: TM216; TM854 DOI: 10.16790/j.cnki.1009-9239.im.2023.11.011

## Effect of electrical parameters of semi-conductive layer on electric field distribution of post insulator used in substation

ZHAO Yulai<sup>1</sup>, WU Xuyang<sup>1</sup>, ZHANG Jiancong<sup>1</sup>, DU Jingchao<sup>2</sup>, ZHOU Wang<sup>1</sup>, HE Gaohui<sup>3</sup>

(1. State Grid Zhejiang Electric Power Co., Ltd., Jinhua Power Supply Company, Jinhua 321000, China;

2. China Electric Power Research Institute, Beijing 100192, China;

3. College of Engineering and Technology, Southwest University (International R&D Center for New Technologies of Smart Grid and Equipment), Chongqing 400715, China)

**Abstract:** In this paper, the effect of electrical parameters of the semi-conductive layer on the surface electric field distribution of post insulator used in substation was calculated and analyzed by COMSOL. The results show that the semi-conductive layer can weaken the maximum electric field caused by water droplets, wet pollution, and dry pollution to different degrees, and the wet pollution is the most significant, with the electric field decreasing amplitude of 41.58%. Coating semi-conductive layer at the high voltage terminal has a significant improvement effect on the electric field, and the maximum decreasing amplitude of surface maximum electric field is 14.5% compared with not coating semi-conductive layer. When the high and low voltage terminals are coated by semi-conductive layer with the best relative dielectric constant, the comprehensive balance of electric field improvement is better. In the normal range of porcelain electrical parameters, the optimal electrical parameters of semi-conductive layer are universal, the relative dielectric constant of the optimal semi-conductive layer at high voltage terminal is 22, and the relative dielectric constant of that at low voltage terminal is 12. In addition, the resistivity of the semi-conductive layer at high and low voltage terminals should be at least greater than  $1 \times 10^7 \Omega \cdot m$  and  $6 \times 10^7 \Omega \cdot m$ , respectively, and the maximum electric field will be less than the case without semi-conductive layer.

**Key words:** semi-conductive layer; post insulator; electric field distribution; electrical parameters

## 0 引言

支柱绝缘子由于具有良好的绝缘性能和支撑作用, 被广泛应用在各等级变电站中。但由于表面潮湿和脏污等问题<sup>[1]</sup>, 支柱绝缘子表面容易引起电晕放电, 易导致局部爬电, 造成绝缘损伤和过热的发生<sup>[2-4]</sup>。

为优化支柱绝缘子表面状况来改善电场, 一些研究提出了利用半导电层改善绝缘子表面的不良

状况<sup>[5-7]</sup>。文献[5]通过试验证明半导体超疏水复合涂层具有良好的热效应、超疏水性, 很好地改善了绝缘子表面状况。文献[6]提出了具有非线性场相关电阻率的防电晕层绝缘子电场分布的通用方法, 并说明半导电层具有防晕作用。文献[7]通过仿真和试验表明半导体釉与普通电瓷绝缘子的组合可使绝缘子串表面电位分布更均匀, 可抑制沿面放电, 提高污闪电压。但半导电层由于其特殊的相对

介电常数和电阻率,涂覆在绝缘子表面引起的变化不可忽视,而对该方面公开的研究较少。文献[8]通过仿真计算了半导体层不同电阻率和相对介电常数对车顶绝缘子电场分布的影响,但未研究分析电场变化的原因、半导体层在不同瓷质材料绝缘子上的表现,且未计算分析在潮湿或脏污环境下半导体层是否具备改善电场的作用。

本文以某变电站站用支柱绝缘子为研究对象,通过实际测量绝缘子尺寸建立仿真模型,研究该支柱绝缘子表面的电场分布,并模拟涂覆半导体层的情况,对比表面潮湿附有水珠和脏污情况下有无半导体层的电场强度,计算了半导体层相对介电常数和电阻率对最大电场的影响,分析了表面最大电场变化的原因,并考虑不同瓷件电性参数的影响,提出了具有通用性的最佳半导体层电性参数,为均匀支柱绝缘子表面电场的研究提供参考。

## 1 模型的建立

### 1.1 研究对象

本文以某变电站 110 kV 支柱绝缘子为研究对象,并实际测量其外形尺寸,其示意图如图 1 所示,该支柱绝缘子为等径 13 伞结构。

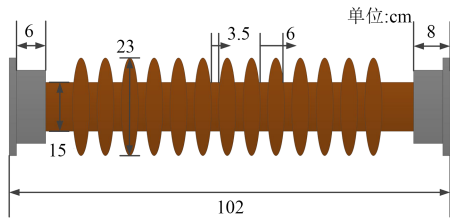


图1 某型号 13 伞站用支柱绝缘子示意图

Fig1 Schematic diagram of post insulator with 13 umbrella for station

利用 COMSOL Multiphysics 软件建立二维轴对称支柱绝缘子几何模型。由于本文主要研究半导体层对站用支柱绝缘子表面电场分布的影响,因此对模型进行了简化,模型包含瓷件、金属附件、空气、半导体电层。

### 1.2 场控制方程

工频电场属于电准静态场<sup>[9-10]</sup>,在工频下可忽略电磁感应 $\partial \mathbf{B} / \partial t$ 的作用,结合麦克斯韦方程组,得到式(1)~(4)的基本方程。

$$\nabla \times \mathbf{H} = \mathbf{J} + \frac{\partial \mathbf{D}}{\partial t} \quad (1)$$

$$\nabla \times \mathbf{E} = \frac{\partial \mathbf{B}}{\partial t} \approx 0 \quad (2)$$

$$\nabla \cdot \mathbf{B} = 0 \quad (3)$$

$$\nabla \cdot \mathbf{D} = \rho \quad (4)$$

式(1)~(4)中: $\mathbf{H}$ 为磁场强度,A/m; $\mathbf{J}$ 为电流密度,A/m<sup>2</sup>; $\mathbf{D}$ 为电位移矢量,C/m<sup>2</sup>; $\mathbf{E}$ 为电场强度,V/m; $\mathbf{B}$ 为磁感应强度,T; $t$ 为时间,s; $\rho$ 为场中某点的自由电荷体密度,C/m<sup>3</sup>。

将式(1)取散度,推算得到式(5)。

$$\nabla \cdot (\nabla \times \mathbf{H}) = \nabla \cdot (\mathbf{J} + \frac{\partial \mathbf{D}}{\partial t}) = 0 \quad (5)$$

将 $\mathbf{J} = \sigma \mathbf{E}$ , $\mathbf{D} = \varepsilon \mathbf{E}$ , $\mathbf{E} = -\nabla \phi$ 代入式(5),可得式(6)。

$$-\nabla \cdot (\sigma \nabla \phi + \varepsilon \frac{\nabla \partial \phi}{\partial t}) = 0 \quad (6)$$

式(6)中: $\sigma$ 为电导率,S/m; $\varepsilon$ 为相对介电常数; $\phi$ 为电势,V。

将式(6)转换成复数形式,得到式(7)。

$$-\nabla \cdot (j\omega \varepsilon \nabla \phi) - \nabla \cdot (\sigma \nabla \phi) = 0 \quad (7)$$

式(7)中, $\omega = 2\pi f$ ,因而可在各频率下求解,工频条件下 $f$ 取 50 Hz。

根据以上的控制方程结合有限元软件对本文模型进行求解。

### 1.3 模型参数与边界条件

仿真计算时需考虑材料的电阻率和相对介电常数,在 COMSOL 中选择 AC/DC 电流接口<sup>[11]</sup>。表 1 为仿真计算模型的基本参数(初始参数),瓷件和半导体层的基本参数是参考文献[12-17]综合考虑后的值。本文后续还将研究半导体层不同材料参数对电场分布的影响,计算时将会修改这些值。

表1 仿真中各介质材料基本参数

Tab.1 Basic parameters of each medium material in simulation

材料	相对介电常数	电阻率/( $\Omega \cdot m$ )
瓷件	6	$1 \times 10^{12}$
金属附件	$10^{10}$	$1.12 \times 10^{-9}$
空气	1	$1 \times 10^{15}$
半导体层	10	$1 \times 10^8$
水	81	$1.8 \times 10^5$
湿污	20	1.02
干污	2.8	$1 \times 10^{12}$

注:干燥空气的电阻率为 $1 \times 10^{15} \Omega \cdot m$ <sup>[18]</sup>;金属附件的相对介电常数为无穷大,设置为 $10^{10}$ <sup>[19]</sup>。

研究对象为 110 kV 等级支柱绝缘子,将其最大运行相电压 $U_1$ 设置为 69.86 kV,则在支柱绝缘子高压端施加最大运行相电压 $U_1$ ,在低压端设置接地 $U_0 = 0$ 。以上边界条件均为第一类狄利克莱(Dirichlet)边界。

设置包围支柱绝缘子的空气域,如图 2(a)所示,形成封闭区域,将模型开域问题转化为有限域求解<sup>[14]</sup>,并细化精度进行网格剖分,如图 2(b)所示。

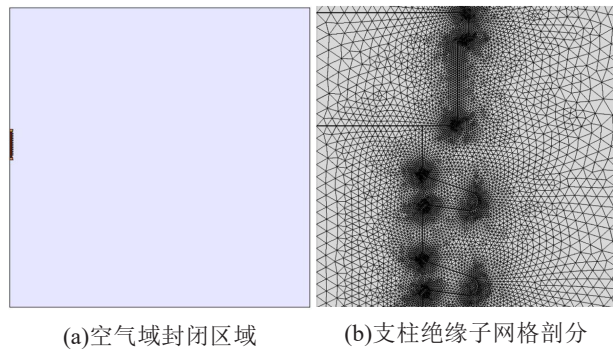


图2 仿真模型及网格剖分

Fig.2 Simulation model and mesh generation

## 2 支柱绝缘子表面电场分布及涂层位置

通过仿真计算支柱绝缘子的电位分布和电场分布,结果如图3所示。从图3可以看出,该支柱绝缘子的电场薄弱环节在于高压端、低压端部分伞裙表面。电场集中的位置容易在复杂多变的大气环境、脏污等条件下发生电晕放电,电晕放电会导致绝缘损伤,破坏瓷件表面,对疏水性产生不良影响,最终发展成局部爬电,因而本文主要研究半导体涂层对绝缘子伞裙表面电场的改善。

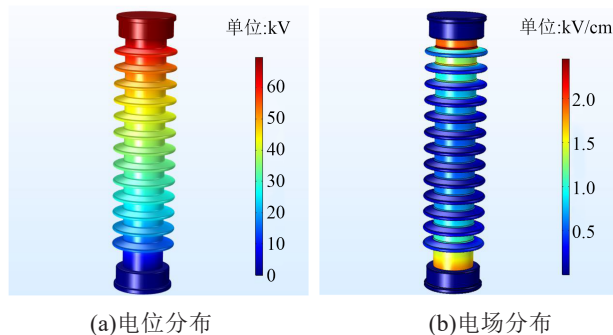


图3 支柱绝缘子电位分布和电场分布

Fig.3 Potential distribution and electric field distribution of post insulator

绘制得到伞裙表面的电位分布和电场分布曲线如图4和图5所示。由图4和图5可知,支柱绝缘子伞裙上的电场体现为两端高、中间低的特点,并且处于高压端位置的伞裙电场高于低压端附近的伞裙电场。

根据图3的三维表面电场分布、图5的电场分布曲线以及文献[8]的相关研究可知,支柱绝缘子表面最大电场集中在高、低压端位置,且第一节和最后一节表面电场最为集中。因而本文研究在高、低压端表面同时涂覆半导体层对电场分布的影响,涂覆位置如图6所示。需要特别说明的是,本文中高压端涉及到的涂层长度为140 mm(从高压端金具根部与瓷件交界位置算起),低压端涉及到的涂层长

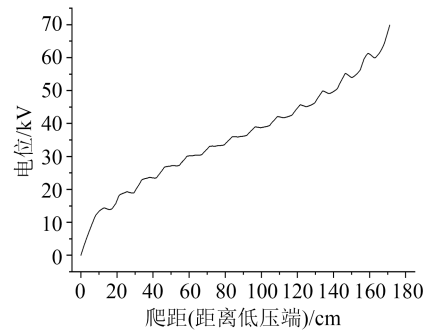


图4 支柱绝缘子表面电位分布曲线

Fig.4 Surface potential distribution curve of post insulator

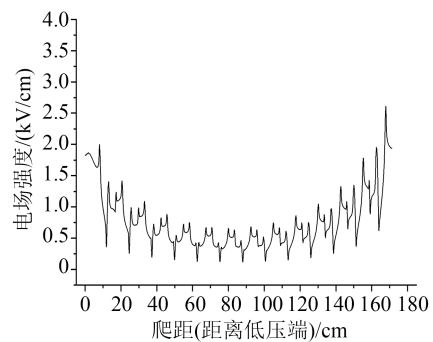
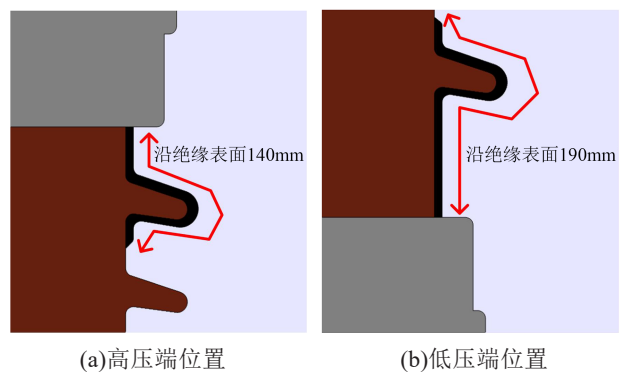


图5 支柱绝缘子表面电场分布曲线

Fig.5 Surface electric field distribution curve of post insulator

度为190 mm(从低压端金具上端与瓷件交界位置算起),涂层覆盖首片和末片伞裙。



(a)高压端位置 (b)低压端位置

图6 半导体层涂覆位置

Fig.6 Semi-conductive layer coating position

## 3 半导体层对支柱绝缘子表面水珠和脏污电场的影响

由于在潮湿和脏污情况下,支柱绝缘子表面电场畸变严重。本节主要对比潮湿天气下支柱绝缘子高压端表面出现水珠以及脏污时,有无涂覆半导体层时表面的电场强度,用以研究半导体层对水珠和脏污引起的电场畸变是否有改善。

水珠的形态与电场和材料表面疏水性等有关,为简化模型,本文参考文献[20]将水珠半径设置为0.1 mm的半球形。实际脏污在绝缘子表面为不规

则形状,本文设置长脏污带模拟污秽附着在伞裙表面的情况,其中污秽又分为湿污和干污两种情况。

图7~9分别为有无半导体层高压端表面水珠、湿污、干污的最大电场以及最大电场出现在水珠和污秽带与绝缘子表面搭接的位置,该位置为瓷件或半导体层与水珠、湿污、干污以及空气3种介质的交界位置,其材料相对介电常数和电导率具有较大差别,容易在该位置形成电场极值。

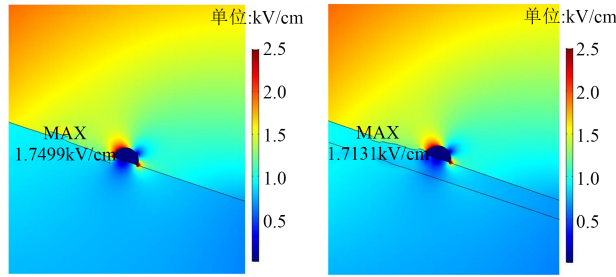


图7 有无半导体层高压端表面水珠电场最大值  
Fig.7 Maximum electric field of water droplets on the surface of high voltage terminal with or without semi-conductive layer

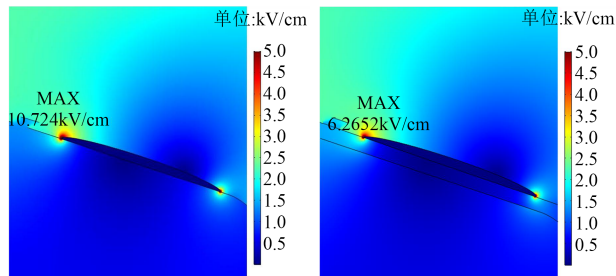


图8 有无半导体层高压端表面湿污电场最大值  
Fig.8 Maximum electric field of wet pollution on the surface of high voltage terminal with or without semi-conductive layer

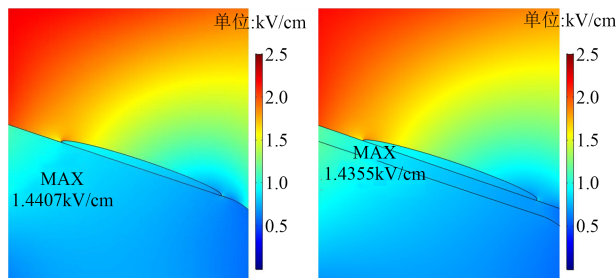


图9 有无半导体层高压端表面干污电场最大值  
Fig.9 Maximum electric field of dry pollution on the surface of high voltage terminal with or without semi-conductive layer

从图7~9可以看出,涂覆半导体层后,水珠、湿污和干污在高压端表面形成的最大电场值均减小,分别减小了2.10%、41.58%、0.36%,其中湿污对最大

电场的削弱作用最显著。因而,涂覆半导体层对潮湿和脏污的情况有改善作用,下面研究最佳半导体层电性参数具有深入意义。

### 4 半导体层电性参数对最大电场的影响

#### 4.1 相对介电常数的影响

图10为半导体相对介电常数( $\epsilon_r$ )对支柱绝缘子表面最大电场的影响, $\epsilon_r$ 为1~80。从图10可以看出,对于高压端最大电场, $\epsilon_r$ 为1~22时,最大电场随着 $\epsilon_r$ 的增加而减小,在 $\epsilon_r$ 大于22时,最大电场随着 $\epsilon_r$ 的增加而增大;对于低压端最大电场, $\epsilon_r$ 为1~12时,最大电场随着 $\epsilon_r$ 的增加而减小,在 $\epsilon_r$ 大于12时,最大电场随着 $\epsilon_r$ 的增加而增大。

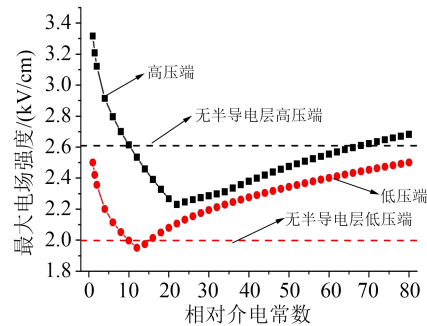


图10 半导体层相对介电常数对支柱绝缘子表面最大电场的影响  
Fig.10 Effect of relative dielectric constant of semi-conductive layer on the maximum electric field of post insulator surface

由仿真结果可知,在高压端涂覆半导体层对电场的改善效果显著,相对介电常数在10~68内最大电场强度均在黑色虚线以下,从不涂覆半导体层高压端最大电场2.609 6 kV/cm减小到2.230 2 kV/cm(此时 $\epsilon_r=22$ ),降幅为14.5%;而在低压端涂覆半导体层对电场的改善效果不显著,相对介电常数在10~16范围内最大电场强度在红色虚线以下,从不涂覆半导体层低压端最大电场1.997 7 kV/cm减小到1.950 6 kV/cm(此时 $\epsilon_r=12$ ),降幅为2.4%。

$\epsilon_r$ 为1、12、22、80时绝缘子表面电场分布和电位分布分别如图11和图12所示。从图11可以看出,较为明显的薄弱点在高压端的位置1、位置2、位置3以及低压端与金具搭接位置(位置4),其中位置2和位置3是半导体与瓷质材料搭接的位置。结合图12(a)可以看出,位置1的电位随着相对介电常数的增加,其曲线斜率越来越小,而位置2的电位曲线斜率越来越大,说明随着半导体层相对介电常数的增加,最大电场所所在位置由位置1转移到位置2,与图10规律一致,存在最低点。从图12(b)可以看出,随

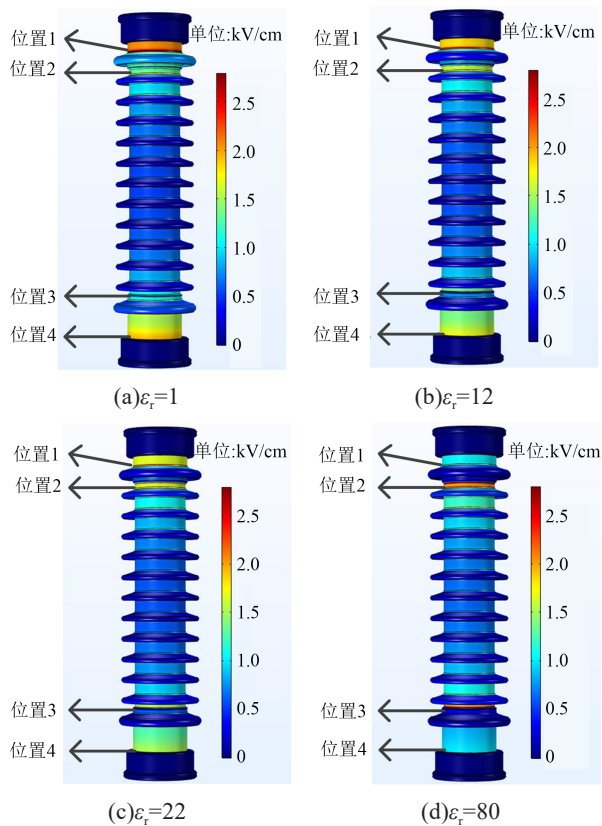


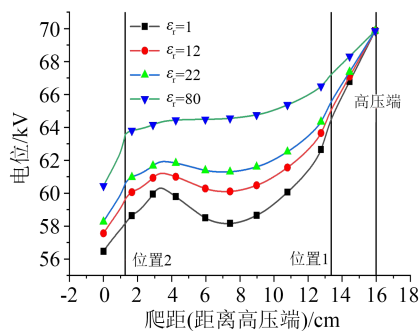
图 11 不同相对介电常数对支柱绝缘子电场分布的影响  
Fig.11 Effect of different relative dielectric constant on the electric field distribution of post insulator

随着半导体相对介电常数的增加, 低压端与金具搭接(位置4)电位曲线上升的斜率越来越小, 而位置3电位曲线上升的斜率越来越大, 最大电场所位置由低压端与金具搭接处转移到位置3, 与图10规律一致。

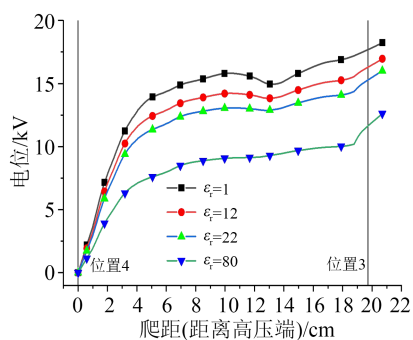
此外, 根据之前计算得到高、低压端的最佳  $\epsilon_r$  分别为 22 和 12, 所以本文通过不同的  $\epsilon_r$  组合分别计算高压端和低压端的最大电场强度, 结果如表 2 所示。从表 2 可以看出, 高、低压端涂覆各自最佳  $\epsilon_r$  的半导体层比两端涂覆统一  $\epsilon_r$  的半导体层或仅一端涂覆对应最佳  $\epsilon_r$  的半导体层对电场改善的效果要好。

表 2 不同最佳相对介电常数组合下高、低压端的最大电场  
Tab.2 The maximum electric field at the high and low voltage terminals under different combination of optimum relative permittivity

高压端 $\epsilon_r$	低压端 $\epsilon_r$	高压端 $E_{max}/(kV/cm)$	低压端 $E_{max}/(kV/cm)$
—	—	2.609 6	1.997 7
22	22	2.230 2	2.216 8
12	12	2.534 1	1.950 6
22	—	2.156 6	2.061 2
—	12	2.658 8	1.913 8
22	12	2.202 5	1.969 4



(a)近高压端薄弱环节电位分布曲线



(b)近低压端薄弱环节电位分布曲线

图 12 近高、低压端电位分布曲线

Fig.12 Potential distribution curves near high and low voltage terminals

#### 4.2 电阻率的影响

图 13 和图 14 分别为半导体电阻率  $\rho_0$  对支柱绝缘子表面高压端和低压端最大电场的影响, 半导体电阻率范围为  $1 \sim 10^{10} \Omega \cdot m$ , 其中相对介电常数取 12、22、仿真默认值 10 以及用于比较的相对介电常数 40、80。从图 13 和图 14 可以看出, 高压端和低压端最大电场总体上均随着  $\rho_0$  的增加而减小, 其减小的最大限度与相对介电常数有关。但需要注意的是, 高压端最大电场在半导体层相对介电常数较小的情况下, 其曲线尾部先出现一定的上翘再趋于稳定, 形成一个波谷。对于高压端, 选择合适的半导体层相对介电常数情况下, 半导体层的电阻率至少需要大于  $1 \times 10^7 \Omega \cdot m$ , 其最大电场才会小于无半导体层的情况。而对于低压端, 相对介电常数仍为重要参数, 在有效改善电场效果的相对介电常数情况下, 半导体层的电阻率至少需要大于  $6 \times 10^7 \Omega \cdot m$ 。

$\rho_0$  为  $1 \times 10^4$ 、 $1 \times 10^6$ 、 $1 \times 10^7$ 、 $1 \times 10^9 \Omega \cdot m$  时绝缘子表面电场分布和电位分布分别如图 15 和图 16 所示。与前述类似, 较为明显的薄弱点, 在高压端的位置 1、位置 2、位置 3 以及低压端与金具搭接处(位置 4)。

从图 16(a)可以看出, 位置 2 的电位曲线斜率曲

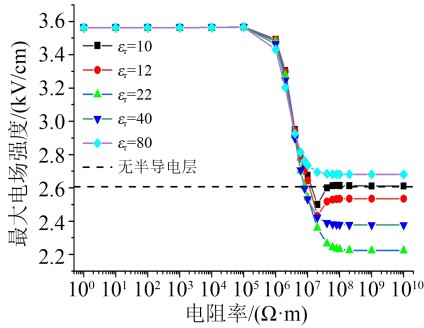


图 13 半导体层电阻率对支柱绝缘子高压端表面最大电场的影响

Fig.13 Effect of semi-conductive layer resistivity on the maximum electric field on the high voltage terminal surface of post insulator

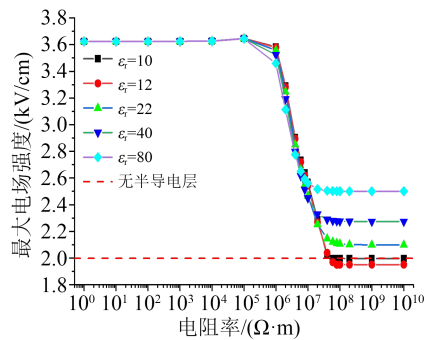


图 14 半导体层电阻率对支柱绝缘子低压端表面最大电场的影响

Fig.14 Effect of semi-conductive layer resistivity on the maximum electric field on the low voltage terminal surface of post insulator

线随着电阻率的增加越来越小,而位置1的电位曲线斜率越来越大。但电阻率增大到 $1 \times 10^7 \Omega \cdot m$ 后,位置1和位置2的电位曲线斜率接近,且都低于电阻率较小时位置2的情况(位置1在电阻率较小时附近为等电位),与图13变化规律一致。从图16(b)可以看出,随着半导体电阻率的增加,低压端与金具搭接位置的电位曲线上升斜率越来越大,而位置3的电位曲线上升的斜率越来越小,低压端最大电场的位置由位置3转移到低压端与金具搭接位置,但高电阻率情况下低压端金具搭接位置的电场还是小于低电阻率情况下位置3的电场,与图14变化规律一致。

### 5 瓷件材料影响分析

考虑到站用支柱绝缘子瓷件材料可能不同,加上瓷件运行老化等因素,瓷件电性参数可能会发生变化,本文仿真计算了瓷件相对介电常数在2~10内,以及瓷件电阻率在 $1 \times 10^{10} \sim 1 \times 10^{15} \Omega \cdot m$ 内时,不同半导体层 $\epsilon_r$ 和 $\rho_0$ 对表面最大电场的影响,以研究半导体层最佳电性参数的通用性。

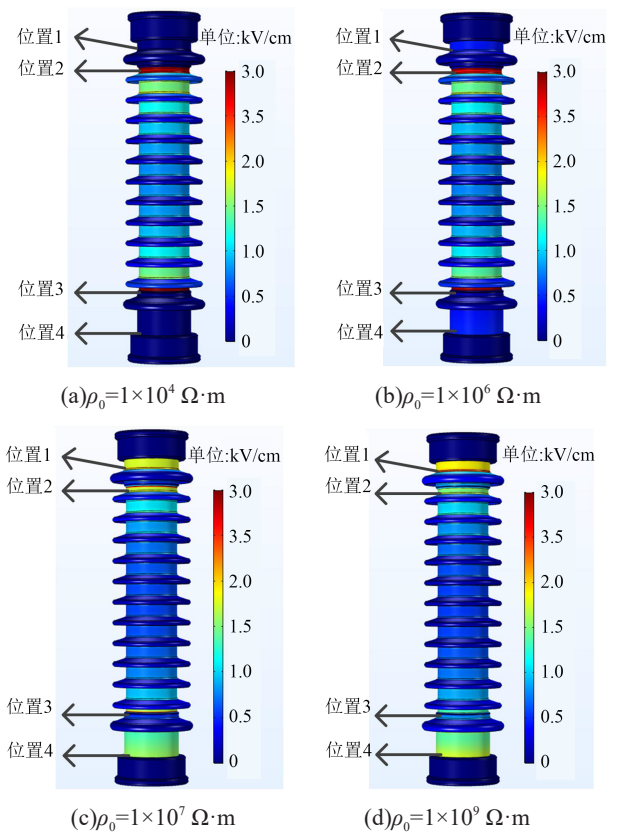
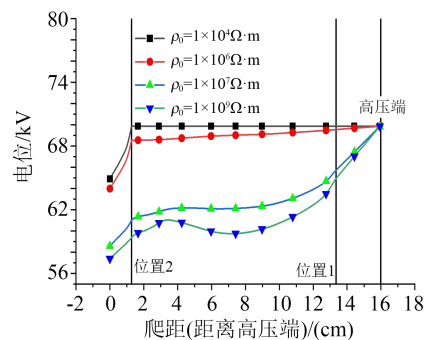
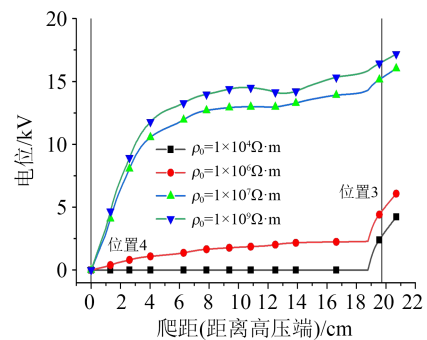


图 15 不同电阻率对支柱绝缘子电场分布的影响  
Fig.15 Effect of different resistivity on the electric field distribution of post insulator



(a)近高压端薄弱环节电位分布曲线



(b)近低压端薄弱环节电位分布曲线

图 16 近高、低压端电位分布曲线

Fig.16 Potential distribution curves near high and low voltage terminals

图 17 和图 18 分别为在不同瓷件相对介电常数下,半导体层相对介电常数对高、低压端表面最大电场的影响。从图 17 可以看出,虽然瓷件材料的相对介电常数不同,但最佳半导体层相对介电常数集中在 22 附近,此时对高压端最大电场的改善作用最好。从图 18 可以看出,最佳半导体层相对介电常数集中在 12~18 之间,大多数情况在 12 附近。

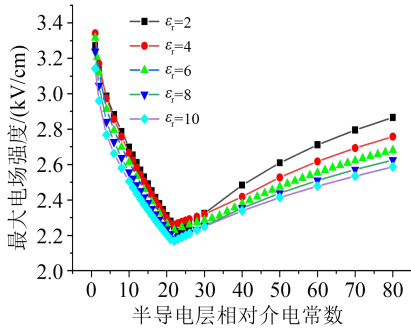


图 17 不同瓷件相对介电常数对高压端表面最大电场的影响

Fig.17 Effect of relative dielectric constants of different porcelain on the maximum electric field of high voltage terminal surface

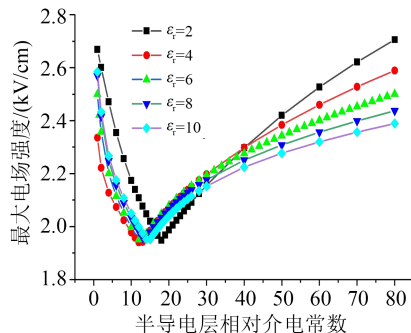


图 18 不同瓷件相对介电常数对低压端表面最大电场的影响

Fig.18 Effect of relative dielectric constants of different porcelain on the maximum electric field of low voltage terminal surface

图 19 和图 20 分别为在不同瓷件材料电阻率对高、低压端表面最大电场的影响。从图 19 和图 20 可以看出,瓷件电阻率在  $1 \times 10^{10} \sim 1 \times 10^{15} \Omega \cdot m$  内时,瓷件电阻率对最大电场几乎没有影响,说明在正常的材料电性参数下,前述半导体电阻率对绝缘子表面最大电场的影响规律具有通用性。

## 6 结论

(1) 支柱绝缘子的电场薄弱环节在高压端、低压端部分伞裙表面,且第一节和最后一节表面电场最为集中。

(2) 涂覆半导体层对绝缘子高压端表面的水

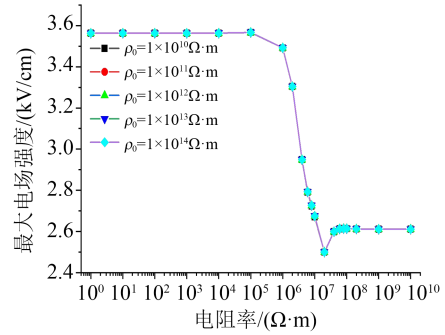


图 19 不同瓷件电阻率对高压端表面最大电场的影响

Fig.19 Effect of different porcelain resistivity on the maximum electric field of high voltage terminal surface

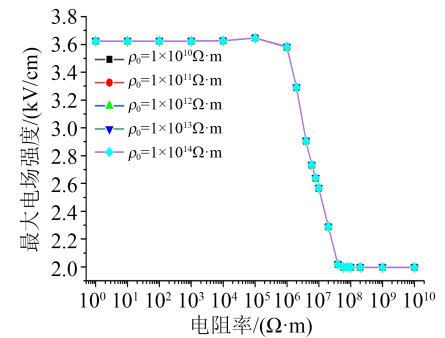


图 20 不同瓷件电阻率对低压端表面最大电场的影响

Fig.20 Effect of different porcelain resistivity on the maximum electric field of low voltage terminal surface

珠、湿污带、干污带引起的电场最大值具有减小作用,其中湿污情况最为显著,最大降幅约为 41.58%。

(3) 在高压端涂覆半导体层对电场的改善效果显著,通过调控半导体相对介电常数,表面最大电场与不涂覆半导体层相比,最大降幅约为 14.5%;在低压端涂覆半导体层效果不显著,表面最大电场与不涂覆半导体层相比,最大降幅为 2.4%。

(4) 高、低压端涂覆各自最佳相对介电常数的半导体层,其电场改善的效果最好。

(5) 高压端和低压端最大电场均随着半导体相对介电常数的增加先减小后增大,随着半导体电阻率的增加而减小。

(6) 在正常瓷件电性参数范围内,半导体层最佳电性参数具有通用性。高压端最佳半导体层相对介电常数为 22,低压端最佳半导体层相对介电常数为 12;高压端半导体层的电阻率至少大于  $10^7 \Omega \cdot m$ ,低压端半导体层的电阻率至少大于  $6 \times 10^7 \Omega \cdot m$ ,其最大电场才会小于不涂覆半导体层的情况。

## 参考文献:

[1] 毕晓甜,高嵩,郭嵘,等. 流场与电场耦合作用下特高压复合绝缘子串的积污特性研究[J]. 绝缘材料,2019,52(7):86-91.  
 [2] 陈海登,庞圣养. 支柱绝缘子闪络跳闸事件分析与防治措施[J].

- 电力安全技术,2021,23(5):33-36.
- [3] 赵全胜,王国亮,胡伟,等.一起母线支持瓷瓶过热原因分析[J].电世界,2020,61(6):9-10.
- [4] 姚忠森,吴光亚,何宏明,等.高压支柱瓷绝缘子运行事故分析[J].高电压技术,2002,28(10):57-58.
- [5] 龚奕宇.绝缘子半导体超疏水复合涂层的制备方法与防覆冰性能[D].重庆:重庆大学,2012.
- [6] EGIZIANO L, PETRARCA C, TUCCI V, et al. A non linear model for cap and pin insulators equipped with anti-corona coating [C]/1999 Eleventh International Symposium on Hight Voltage Engineering. London, UK:IET,1999.
- [7] 关志成,刘敏,王黎明,等.半导体釉-电瓷组合形式绝缘子串污闪特性试验分析[J].高电压技术,2010,36(9):2101-2106.
- [8] 谭黎维,张家涛,李玉平,等.半导体涂层对车顶绝缘子电场分布的影响[J].电瓷避雷器,2018(5):159-163.
- [9] 夏喻,李卫国,李志超,等.绝缘材料及其参数对放电腔体表面电场强度和电位分布的影响[J].绝缘材料,2017,50(4):42-45.
- [10] 汪泉弟,张淮清.电磁场[M].北京:科学出版社,2013.
- [11] 胡海涛.大型水轮发电机定子绝缘电场分布的数值仿真与结构优化[D].哈尔滨:哈尔滨理工大学,2019.
- [12] 方春华,丰盛,周雨秋.复合绝缘子内部缺陷对电场分布特性的影响[J].绝缘材料,2019,51(4):37-44.
- [13] 董昊男.伞裙表面覆水对35kV支柱绝缘子电场分布的影响[J].宁夏电力,2021(2):57-62.
- [14] 胡建林,李洋洋,杨威,等.水气浸入与护套受潮对复合绝缘子高压端内部气隙电场分布影响研究[J].电瓷避雷器,2019(1):226-232,238.
- [15] 胡建林,李洋洋,杨威,等.交流110kV复合绝缘子高压端内部气隙尺寸对电场分布的影响[J].电网技术,2018,42(5):1646-1653.
- [16] 刘宗喜,蓝磊,陈胤,等.复合材料杆塔污秽条件下局部放电试验及电场仿真研究[J].绝缘材料,2017,50(1):61-67.
- [17] 张盈利,汪泓,李锰,等.复合绝缘子沿面电场影响因素分析[J].高压电器,2014,50(10):31-36.
- [18] 田晓雷.高压电机定子线棒绝缘结构的电场研究[D].上海:上海交通大学,2014.
- [19] 徐志钮,律方成.绝缘材料及其参数对绝缘子表面电场强度和电位分布的影响[J].电网技术,2011,35(9):152-157.
- [20] 曹保江,罗蜀彩,杨坤松,等.分离水珠对车顶绝缘子沿面电场影响及相应优化改进措施[J].高电压技术,2015,41(5):1651-1658.

收稿日期:2022-12-12;修回日期:2023-01-09。

作者简介:赵禹来(1995-),男(汉族),浙江丽水人,助理工程师,主要从事电气试验和高电压与绝缘技术的研究;吴胥阳(1984-),男(汉族),浙江金华人,高级工程师,主要从事电气试验和高电压与绝缘技术的研究。