

HfO₂ 基薄膜的介电、铁电性能调控及相关信息存储器

杜新哲, 卢袁真子, 李家晨, 李垚忻, 沈胜春, 殷月伟, 李晓光

(中国科学技术大学物理学院, 合肥微尺度物质科学国家研究中心, 合肥 230026)

摘 要: 随着高性能计算和大数据存储需求的迅猛增长, 开发高密度、高速度且可靠的存储技术已成为当前半导体产业发展的关键挑战。在此背景下, 存储器介质材料的创新研发具有重要的战略意义。HfO₂ 基薄膜作为一种关键介质材料, 不仅已成功应用于传统动态随机存储器(DRAM)的高介电电容器, 其铁电特性的发现更为新型铁电存储器(FeRAM)提供了理想的电容器材料选择。本综述将系统阐述 HfO₂ 基薄膜的关键性能调控策略: 在介电特性方面, 重点探讨通过物相结构调控实现具有高介电常数的准同型相界结构的有效方法, 并深入分析有效降低漏电流密度的多种技术路径; 在铁电性能方面, 全面总结提高铁电极化、增强耐久特性以及降低矫顽场的优化策略。最后, 本文将系统介绍 HfO₂ 薄膜的介电、铁电特性在 DRAM、FeRAM、铁电场效应晶体管(FeFET)和铁电隧道结(FTJ)等信息存储器件中的具体应用。

关键词: 氧化铪基薄膜; 介电特性; 铁电特性; 物相调控; 信息存储器件

中图分类号: TB321 文献标志码: A 文章编号: 0454-5648(2025)09-2518-19

网络出版时间: 2025-08-12



近年来, 全球半导体产业发展态势迅猛, 存储器作为其核心组成部分, 在半导体市场中占据约 30% 的重要份额。据市场调研数据显示, 2024 年全球存储器市场规模已超过 1600 亿美元^[1]。然而, 当前主流存储器技术正面临严峻的瓶颈问题: 动态随机存储器(DRAM)虽然具有高速读写的优点, 但其易失性存储机制导致需要持续进行数据刷新操作, 由此产生的功耗问题使其难以满足物联网终端设备对低功耗的严格要求^[2]; 而 NAND Flash 存储器虽然具备非易失性存储优势, 但其较慢的写入速度和有限的擦写循环次数($\sim 10^5$ 次)制约了其在工业控制系统和车载电子设备等高可靠性场景中的使用^[3-4]。特别是随着人工智能和物联网技术的快速发展, 传统存储器的性能瓶颈日益凸显, 其中存算分离架构导致的冯诺依曼瓶颈已成为制约计算性能提升的关键问题。

中国存储器产业发展面临的挑战尤为严峻。据统计, 中国半导体存储器市场规模约占全球总量的 35%, 但国产化率较低。具体而言, 在 DRAM 领域, 国产自给率仍不足 5%。虽然长鑫存储公司在 2025

年实现了 LPDDR5 产品的量产突破, 但工艺制程仍与国际先进水平存在约 2 代的显著差距; 在 NAND Flash 领域, 尽管长江存储公司通过创新的 Xtacking 架构取得了重要技术突破, 但其全球市场份额仍不足 10%。这种高度依赖进口存储器的现状使中国信息产业面临严峻的供应链安全风险。特别是在高端存储器市场, 三星、SK 海力士、美光等国际巨头通过构建严密的技术壁垒, 形成了极高的行业垄断格局, 严重限制了中国存储器产品的国际竞争力。面对这一严峻形势, 一方面需要持续提升传统存储器的技术水平; 另一方面要前瞻性地布局新型存储器技术的研发。

在 DRAM 领域, 研究重点在于实现特征尺寸微缩的同时维持器件性能^[5]。比如, 随着 DRAM 工艺节点推进到 1X nm 以下, DRAM 电容器介质材料须同时满足多项要求, 主要包括: 1) 在较薄厚度(< 7 nm)下实现高介电常数(> 40); 2) 具有低漏电流($< 10^{-7}$ A/cm²@操作电压)以提升数据保持和耐久特性, 并降低能耗; 3) 可在高深宽比的三维柱状结构中均匀沉积; 4) 与 CMOS 工艺和电极材料的良好

收稿日期: 2025-05-06。 修订日期: 2025-06-04。

基金项目: 国家自然科学基金项目(U21A2066, 52125204, 52422209)资助。

第一作者: 杜新哲(1996), 男, 博士研究生。

通信作者: 李晓光(1961), 男, 博士, 教授。

Received date: 2025-05-06. Revised date: 2025-06-04.

First author: DU Xinzhe (1996-), male, Doctoral Candidate.

E-mail: duxz@mail.ustc.edu.cn

Correspondent author: LI Xiaoguang (1961-), male, Ph.D., Professor.

E-mail: lixg@ustc.edu.cn

兼容^[2]。TiO₂ 和钙钛矿结构氧化物薄膜因为其较高的 κ 值(>100)被广泛研究^[6-8]。但是由于有限的电极选择、缺乏合适的原子层沉积(ALD)工艺前驱体、低带隙导致的高漏电流、与 CMOS 工艺的兼容性差等原因, 难以实现大规模集成, 阻碍了它们在 DRAM 中的应用^[9-11]。

萤石结构的 HfO₂ 基薄膜材料有望解决上述关键问题。HfO₂ 基薄膜作为半导体工艺中极为成熟的电介质材料, 已被成功用作场效应晶体管(FET)的栅极和 DRAM 电容器的介电层, 其沉积、刻蚀等关键工艺已完全成熟, 与现有 CMOS 工艺具有优异的兼容性^[12-14]。2011 年 Boseke 等在 10 nm 厚的 Si 掺杂 HfO₂ 薄膜中发现了铁电性。HfO₂ 基薄膜中铁电正交(o)相和类反铁电四方(t)相共存时的准同型相界(MPB)结构展现了高介电常数, 可用于先进 DRAM 的电容器介质层^[15]。另外, HfO₂ 基铁电薄膜为非易失存储器如铁电随机存储器(FeRAM), 铁电隧道结(FTJ)、铁电场效应管(FeFET)提供了很好的介质材料^[16-17]。

然而, 目前掺杂 HfO₂ 材料仍有若干需要解决的关键问题: 在 DRAM 介电方向, 尚缺乏高介电 MPB 相结构的系统调控方法及其影响机理研究, 特别是在提高 κ 值的同时保持低漏电流^[18]。对于

FeRAM 关注的铁电特性, 如何提高薄膜的极化值、改善耐久性和降低矫顽场, 从而优化寿命、操作速度和功耗特性^[19-20]。针对神经形态计算用的非易失 FTJ 器件, 亟需提升阻变窗口、操作速度, 以及实现生物突触功能。因此, 本文对 HfO₂ 基薄膜材料的研究进展进行了系统综述, 重点分析、总结了优化介电、铁电性能的策略以及在相应器件中的应用。

1 HfO₂ 的基本结构

1.1 HfO₂ 块体材料的相结构

图 1 为块体 HfO₂ 材料的晶体结构及其随温度和压力变化的相图^[21-25]。在常温常压下, 其以单斜(m)相稳定存在, 空间群为 $P2_1/c$, 该相为顺电相且介电常数较低(~18)。当温度升高到 1600 °C, 材料相变形成四方(t)相, 空间群为 $P4_2/nmc$, 该相具有较高介电常数(~35)。继续升温到 2500 °C, 转变为立方(c)相, 空间群为 $Fm\bar{3}m$ 。此外, 在高压条件下块体 HfO₂ 表现出从 m 相到反极性正交-I(o-I, 空间群为 $Pbca$)相的转变; 进一步加压使其转变为非极性正交-II(o-II, 空间群为 $Pnma$)相^[23]。在块体中, 吉布斯自由能 $G_{\text{bulk}}(\text{m}) < G_{\text{bulk}}(\text{o}) < G_{\text{bulk}}(\text{t})$ 。因此, 块体会趋于形成能量最低的 m 相^[26]。

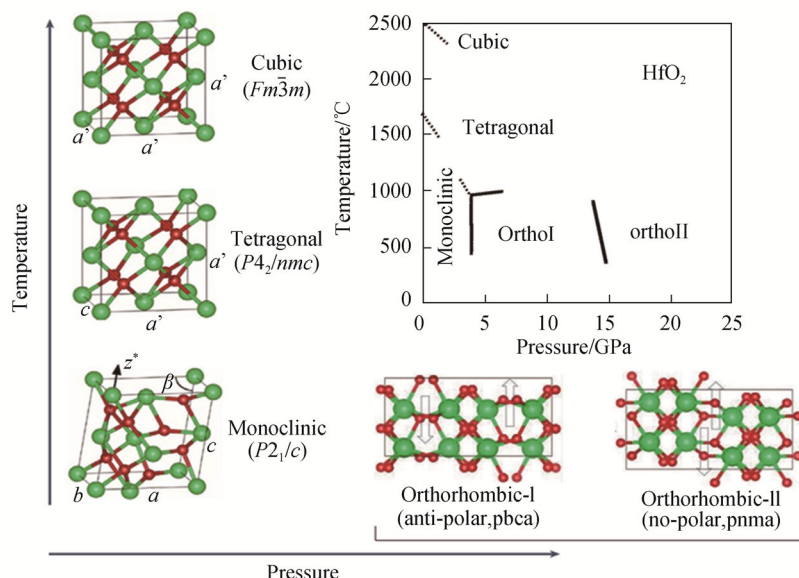


图 1 块体 HfO₂ 的相图, 以及各相的晶胞结构示意图^[21]

Fig. 1 Phase diagram and crystal structure of bulk HfO₂^[21]

1.2 HfO₂ 薄膜中的铁电相

HfO₂ 基薄膜表现出独特的厚度依赖性相变特性: 随着厚度的降低, 依次出现从顺电 m 相到铁电 o 相再到类反铁电 t 相的转变^[27]。图 2a 展示了掺杂

HfO₂ 薄膜铁电 o 相的形成机制。采用 ALD 生长的掺杂 HfO₂ 薄膜通常呈现非晶结构。由于 t 相的 HfO₂ 具有较低的表面和界面能 [$\gamma(\text{t}) < \gamma(\text{o}) < \gamma(\text{m})$], 因此, 在退火过程中, 非晶薄膜在高温下倾向于先形成 t 相

晶核^[28]。随着晶核长大，界面和表面能贡献减小，在降温过程中，受电极应力 and 缺陷等因素影响，*t* 相晶粒会转变为具有铁电极性的 *o*-III 相结构，空间群为 *Pca2*₁^[21–22, 29]。*t* 相结构具有中心对称性，无极性；而 *o* 相结构是非中心对称性的，具有铁电性。在 *o* 相结构中，三配位和四配位氧沿[010]晶向交替排列，其中，三配位氧离子偏移中心位置产生自发极化，而非极性的四配位则形成“隔离带”单元(图 2b)^[30–31]。

近年来，新型铁电相的发现为 HfO₂ 基材料研究开辟了新方向。2018 年，Wei 等在 La_{0.7}Sr_{0.3}MnO₃/SrTiO₃ 上外延生长的 Hf_{0.5}Zr_{0.5}O₂ 薄膜中观察到一种极性的菱形相(*r* 相，空间点群为 *R3m*)，5 nm 厚度下可实现 $2P_r \sim 64 \mu\text{C}/\text{cm}^2$ ^[32]。Wang 等发现，通

过晶格间隙掺杂 Hf(Zr) 原子可稳定 *R3m* 相，获得低至 $\sim 0.65 \text{ MV}/\text{cm}$ 的矫顽场(图 3a)^[33]。第一性原理计算(图 3b)表明，在没有应变时，*R3m* 相的极化强度仅有 $0.1 \mu\text{C}/\text{cm}^2$ ，且体自由能比 *m*、*o*、*t* 相更高^[34]。通过施加合适应变增大其面外(111)的晶格参数可提高极化强度^[35]。2024 年，Guo 等在 Mn 掺杂 Hf_{0.5}Zr_{0.5}O₂ 薄膜中发现了另一种空间点群为 *R3* 的极性相，室温下 $2P_r$ 达到 $47 \mu\text{C}/\text{cm}^2$ 。通过第一性原理计算发现，在[111]方向施加 1% 的张应变并掺杂 8.33% 的 Mn 时，*R3* 相的体自由能会低于 *R3m* 相，解释了实验中 *R3* 相结构的形成机制^[34]。表 1 列举了使用密度泛函理论(DFT)计算的 HfO₂ 不同相结构的晶体学参数和对应的理论极化值^[21, 35]。

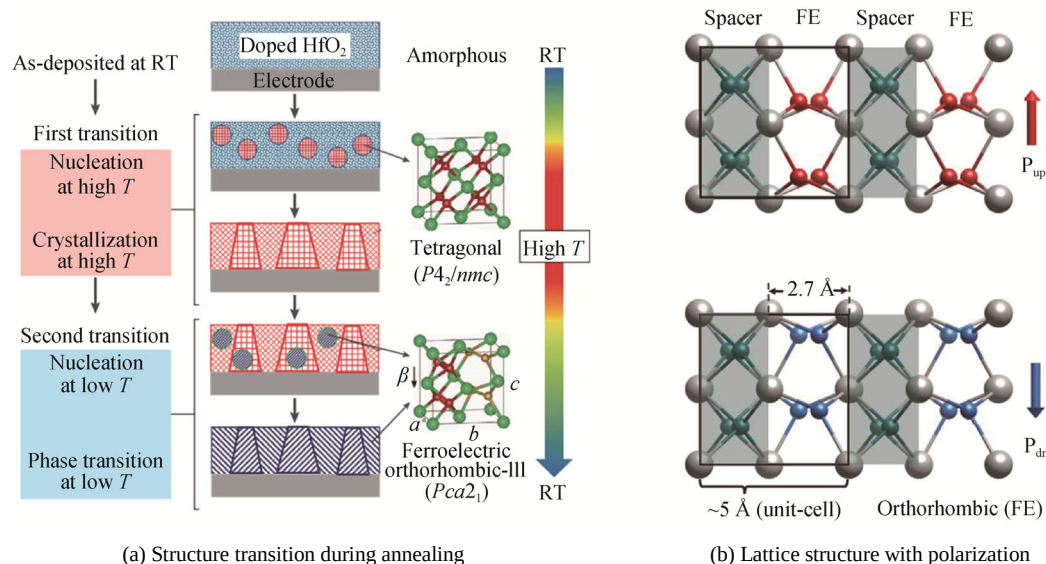


图 2 退火过程中 *o* 相的形成、极化向上和向下的 *o* 相晶格结构示意图^[21, 30]

Fig. 2 Schematic diagram for the formation of *o* phase during thermal annealing, and the lattice structures of *o* phase with up and down polarization^[21, 30]

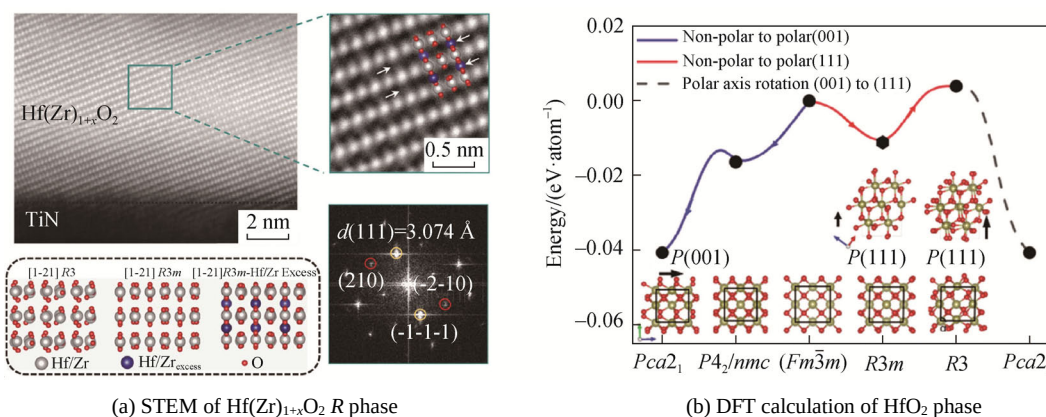


图 3 *R* 相 Hf(Zr)_{1+x}O₂ 薄膜 STEM 图像以及 HfO₂ 不同相结构的相对能量演化^[33–34]

Fig. 3 STEM images of the *R* phase Hf(Zr)_{1+x}O₂ films and the relative energy evolution of different phase structures of HfO₂^[33–34]

表 1 DFT 计算的不同相结构 HfO₂ 的晶格参数以及极化值^[21, 35]
Table 1 DFT lattice parameters and polarization values of different HfO₂ phases^[21, 35]

Phase	Space group	<i>a</i> /(Å)	<i>b</i> /(Å)	<i>c</i> /(Å)	α (°)	β (°)	γ (°)	<i>P</i> /($\mu\text{C}\cdot\text{cm}^{-2}$)
Cubic	<i>Fm</i> $\bar{3}$ <i>m</i>	5.07	5.07	5.07	90.0	90.0	90.0	0
Monoclinic	<i>P</i> 2 ₁ / <i>c</i>	5.14	5.19	5.32	90.0	99.7	90.0	0
Tetragonal	<i>P</i> 4 ₂ / <i>nmc</i>	5.08	5.08	5.23	90.0	90.0	90.0	0
Orthorhombic-I	<i>Pbca</i>	10.05	5.08	5.25	90.0	90.0	90.0	0
Orthorhombic-II	<i>Pnma</i>	10.18	5.17	5.32	90.0	90.0	90.0	0
Orthorhombic-III	<i>Pca</i> 2 ₁	5.05	5.08	5.27	90.0	90.0	90.0	50.3
Rhombohedral	<i>R</i> 3 <i>m</i>	7.21	7.21	8.83	90.0	90.0	120.0	0.1
	<i>R</i> 3	5.14	5.14	5.14	88.7	88.7	88.7	41.4

a, *b*, *c* are lattice constants; α , β , γ represent the angles between the different crystal directions; *P* is polarization.

2 HfO₂ 基薄膜介电性能调控

HfO₂ 基薄膜从顺电 *m* 相到铁电 *o* 相再到部分类反铁电 *t* 相的转变过程中, 会出现具有更高介电常数的 MPB 结构^[15, 36–37]。随着 DRAM 工艺节点进入 20 nm 以下, 三星、海力士、美光等 DRAM 公司已普遍使用 HfO₂ 基材料作为电容器中的高介电材料^[12, 38–39]。因此, 在保持较低漏电流密度 (<10⁻⁷ A/cm²@0.6 V) 的前提下实现高介电常数 (>40), 是 HfO₂ 基薄膜介电特性研究的核心目标, 其中获得稳

定的 MPB 结构是主要研究方向。

2.1 高介电常数 MPB 结构调控

1) 元素掺杂: HfO₂ 基薄膜的相结构会随着掺杂元素的类型和浓度变化, 不同掺杂元素如 Zr、Al、Si、La、Ge 等被用来调控铁电和介电性能^[41–43]。其中, Zr 掺杂因其具有较宽的相变窗口而被广泛研究。如图 4a 中的 *P*-*V* 和 κ -*V* 曲线可以看到, 随着 Hf_{1-x}Zr_xO₂ 中 Zr 掺杂比例的增加, 薄膜表现出铁电到类反铁电的转变趋势, 在 Zr 组分 0.5 附近实现 MPB 结构, 此时 κ -*V* 曲线在 0 V 附近出现峰值, 获

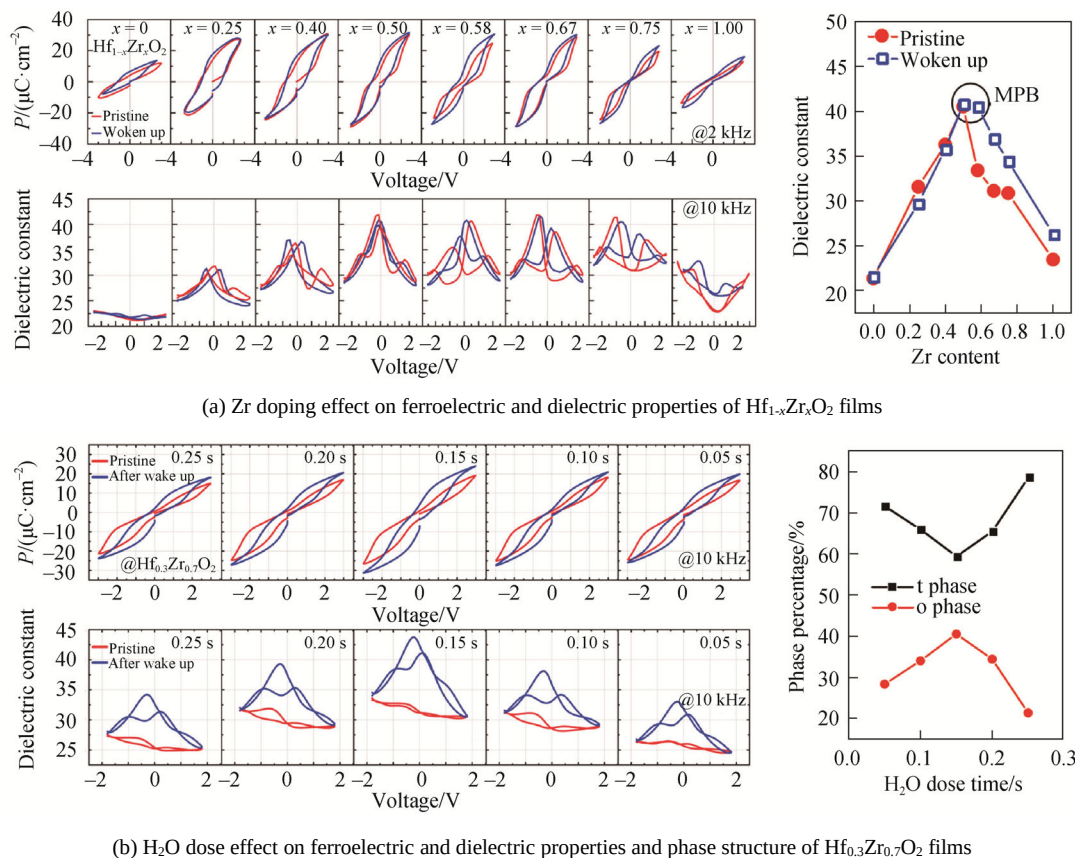


图 4 Zr 掺杂量以及 H₂O 剂量对 Hf_{1-x}Zr_xO₂ 薄膜铁电、介电和相结构的影响^[37, 40]

Fig. 4 Influence of Zr doping and H₂O dose time on the ferroelectricity, dielectric properties and phase structures of Hf_{1-x}Zr_xO₂ films^[37, 40]

得较高的介电常数(约 40)^[37]。值得注意的是, Zr 掺杂在 $0.5 < x < 0.58$ 的较宽组分窗口内, $\text{Hf}_{1-x}\text{Zr}_x\text{O}_2$ 均处于介电常数较高的 MPB 结构。

2) 氧空位和碳杂质的影响: 在 ALD 沉积 HfO_2 薄膜的过程中, 氧源(如 O_3 和 H_2O 等)剂量是控制结构的关键参数之一。有报道指出, ALD 有机前驱体在沉积过程中引入碳杂质, 抑制晶粒长大, 有利于表面能较小的 t 相形成^[44], 而氧空位则会降低 o 相的形成能^[45–46]。因此, 可通过调整氧源剂量控制薄膜中缺陷含量, 实现对相结构的调控。图 4b 为不同 H_2O 氧化剂时间对 P - V 和 κ - V 曲线的影响, 在氧化剂时间 0.15 s 时 o/t 相比比例最接近 MPB, 可获得

最大的介电常数值(约为 41)^[40]。此外, 相比于初始状态, 唤醒后的样品具有较高的极化值和介电常数, 这是因为场诱导相变进一步调控了相比比例。

3) 叠层设计实现 MPB 结构: 2022 年, Cheema 等通过构建 HfO_2 - ZrO_2 - HfO_2 (HZH) 叠层结构(图 5a), 在 2 nm 厚度下实现了超高的介电常数(约为 52), 其 C - V 曲线表现出 MPB 线型(图 5b)^[47]。同年, Jeon 等构筑了铁电 HZO 和反铁电 ZrO_2 层堆叠的 ZrO_2 /HZO 器件, 如图 5c 所示^[48]。通过调节 ZrO_2 /HZO 叠层厚度, 在 5~6 nm 厚度范围内实现了高达约 56 的介电常数, 对应的等效氧化层厚度(EOT)低至约 0.36 nm(图 5d)^[15]。

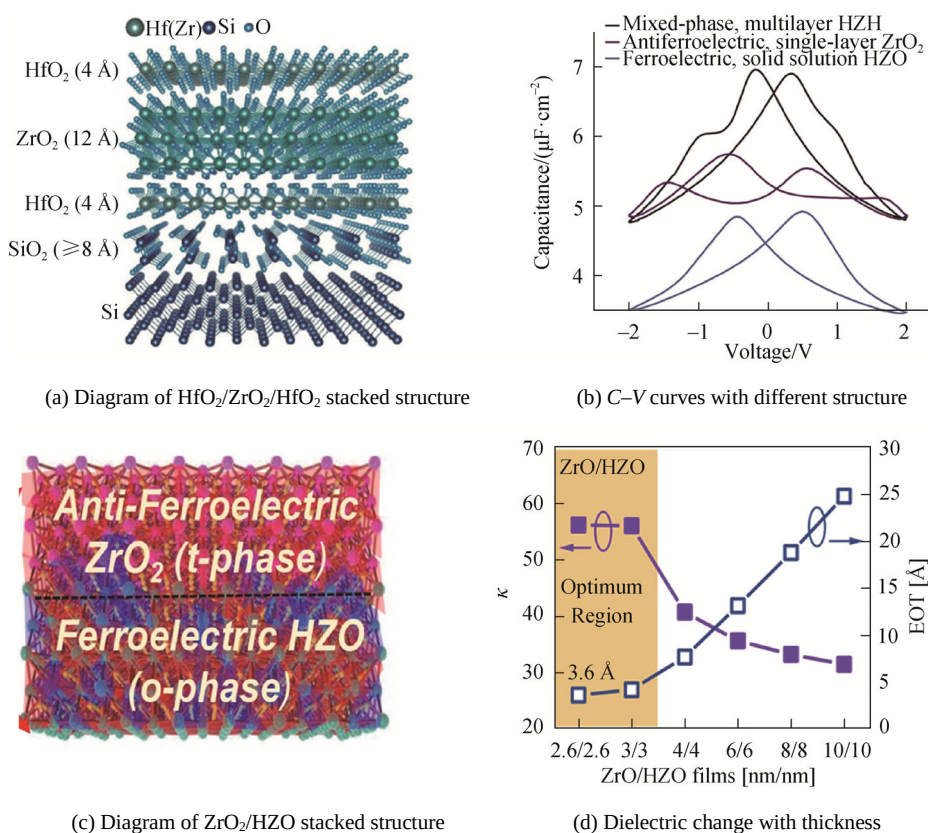


图 5 $\text{HfO}_2/\text{ZrO}_2/\text{HfO}_2$ 和 ZrO_2/HZO 叠层的结构图以及对介电性能的影响^[47–48]

Fig. 5 Structural diagrams of $\text{HfO}_2/\text{ZrO}_2/\text{HfO}_2$ and ZrO_2/HZO stack and their influences on dielectric properties^[47–48]

实际上, MPB 结构的形成会受到多种因素影响。如 Gaddam 等发现退火工艺的影响非常显著, 利用高压退火工艺(HPA)可以减少 TiN 电极与 HZO 界面处氧空位的含量, 获得高质量结晶性的 MPB 结构薄膜, 实现约 4.1 nm 厚度下的高介电常数 ($\kappa \sim 64$, $\text{EOT} < 0.24$ nm)^[49]。Park 等的研究表明, 当 HZO 薄膜厚度降低时, 会倾向于形成表面能较低的 t 相, 从而偏离 MPB 结构。此时, 可以通过减少 Zr

含量来实现 MPB 结构^[27]。因此, MPB 的调控需要考虑多种因素的协同作用。

2.2 降低漏电流的方法

在 HZO 薄膜的制备过程中, ALD 沉积工艺参数对 HZO 薄膜的漏电性能具有显著影响。氧化剂的选择尤为关键, 如图 6a 所示, 相比于 H_2O 氧化剂, O_2 等离子体作为氧化剂更有利于降低 HZO 薄膜的漏电^[50]。而目前工业界普遍采用氧化性更强的臭氧

(O₃)作为氧化前驱体。退火工艺的优化是降低漏电流的另一重要途径。图 6b 对比了不同退火工艺对漏电流的影响,沉积后退火(PDA)方式处理的薄膜的漏电流密度(J_{leak})比沉积电极后退火(PMA)方式更低,这是由于 PDA 方式可以减少薄膜与电极之间的化学反应,从而获得较高质量的界面^[40]。通过高压退火并快速冷却(HPA-RC)的方式处理 HfO₂ 基薄膜,可以减小晶粒尺寸、增加晶界对载流子的散射,从而降低薄膜的 J_{leak} ^[51]。通过 HfO₂-ZrO₂ 叠层结构或者插入 Al₂O₃ 界面插层的方式(图 6c)可增加界面对

载流子的散射作用,从而可以实现 J_{leak} 的降低^[37, 52]。此外,通过电极的优选,在沉积或退火过程中调节 HZO 薄膜中氧空位缺陷含量,也可以降低 J_{leak} (图 6d)^[53]。为了降低漏电,还需理清不同 HfO₂ 基薄膜在电场下的载流子传导机制,如缺陷相关的热辅助隧穿和 Poole-Frenkel 发射,势垒变化诱导带偏移对应的肖特基发射和 Fowler-Nordheim 隧穿等^[54]。针对不同的运输原理,通过精确选取氧化剂、电极、插层、叠层和退火条件等方法对能带结构、缺陷进行调控,可以更有效地降低漏电。

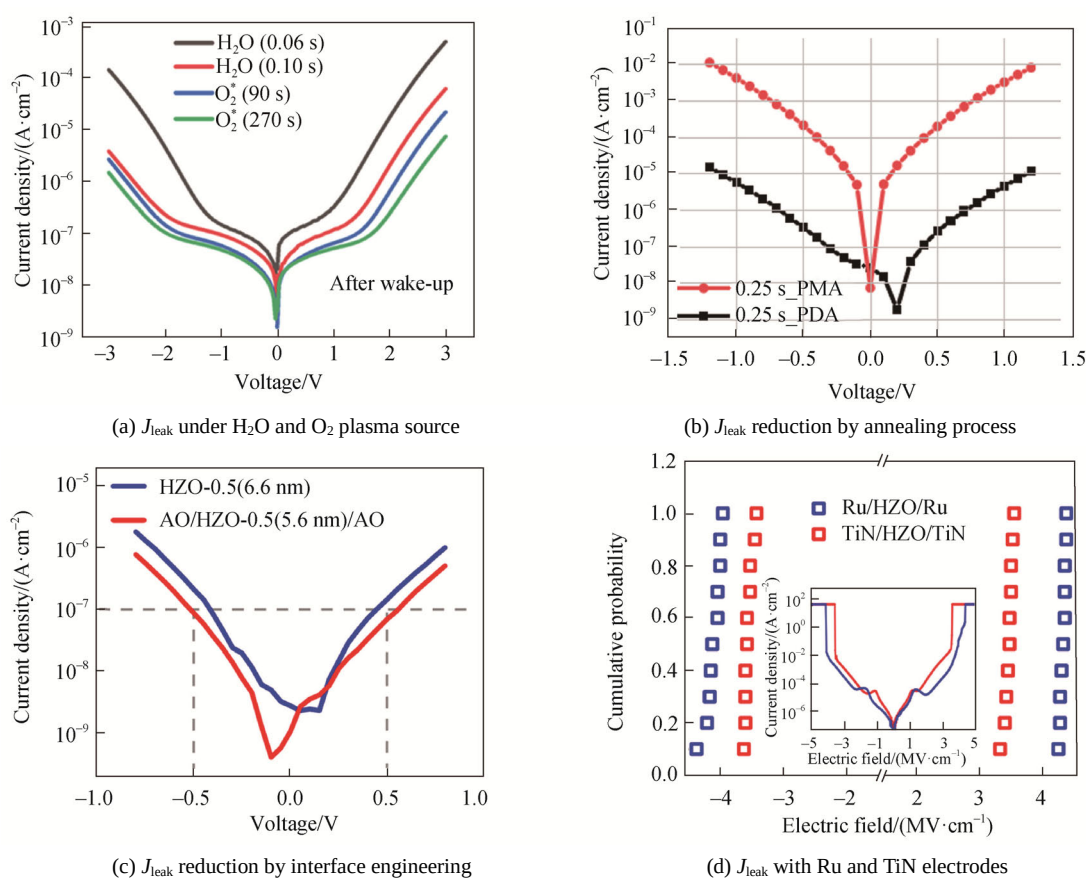


图 6 降低漏电流密度的方法^[37, 40, 50, 53]

Fig. 6 Methods to decrease leakage current densities^[37, 40, 50, 53]

3 HfO₂ 基薄膜铁电性能调控

3.1 铁电极化的提升策略

对于 FeRAM 器件,铁电电容器需要具有较高的极化值以提供足够的翻转电荷量,从而实现信息的准确读取。目前,提升 HfO₂ 基材料的铁电极化值的主要方法如下:

1)晶粒尺寸控制:研究表明,ALD 生长的 HfO₂ 薄膜,受表面能和体自由能的竞争影响,需要对晶

粒尺寸进行调控,并由此获得亚稳的铁电 o 相。而随着晶粒尺寸变大,薄膜将倾向于形成体自由能较低的顺电 m 相。通过增加快速热退火处理过程的升温速率可有效地将晶粒尺寸从约 12 nm 逐渐降至约 8.5 nm,进而使得铁电极化值 $2P_r$ 从 $5 \mu\text{C}/\text{cm}^2$ 提升到 $40 \mu\text{C}/\text{cm}^2$ (图 7a)^[55]。Zhang 等采用固相外延(SPE)方法成功实现了晶粒尺寸的减小和极化值的提升(图 7b)^[56]。该方法首先沉积约 2 nm 厚的种籽层随后进行退火结晶,由于厚度方向的尺寸限制效应,种

籽层的晶粒尺寸显著减小;之后沉积的 HZO 薄膜与籽层形成部分外延关系,从而使得 HZO 薄膜整体的晶粒尺寸从约 13 nm 减小到约 9 nm。这种晶粒细化

效应有利于 t 相的形成和抑制 m 相的生成,并能通过后续退火促使 t 相向铁电 o 相转变,因此极化值 $2P_r$ 从 $\sim 35 \mu\text{C}/\text{cm}^2$ 增加至 $50 \mu\text{C}/\text{cm}^2$ 。

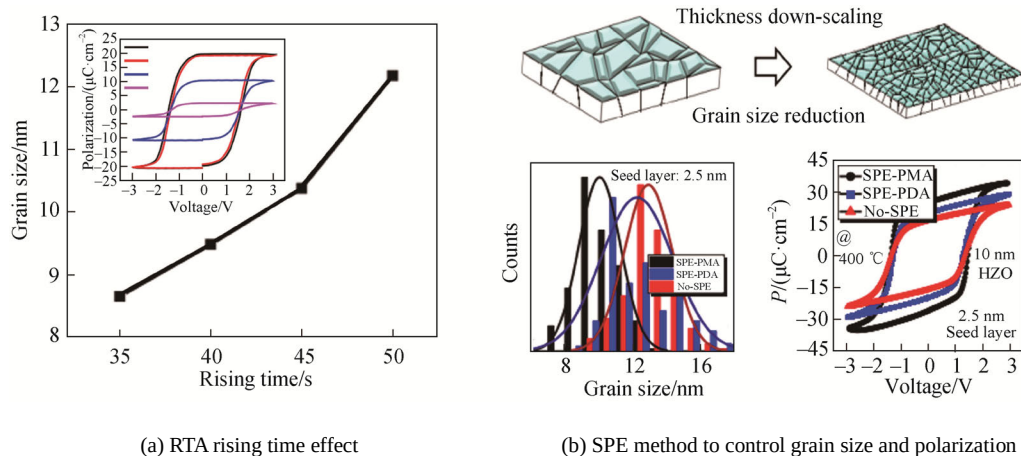


图 7 RTA 升温时间和固相外延调控晶粒尺寸和铁电极化^[55–56]

Fig. 7 RTA rising time and solid-phase epitaxy manipulate grain sizes and ferroelectric polarizations^[55–56]

2)电极应力: Jeon 等通过系统研究不同热膨胀系数底电极的影响(图 8a)^[57],发现随着热膨胀系数从 Ni 的 $13 \times 10^{-6}/^\circ\text{C}$ 逐渐降低至 W 的 $4.5 \times 10^{-6}/^\circ\text{C}$,剩余极化值 $2P_r$ 逐渐增加。其中,采用 Ni 底电极的 TiN/HZO/Ni 电容器 $2P_r$ 仅约 $12.9 \mu\text{C}/\text{cm}^2$,当采用 W 底电极的 TiN/HZO/W 电容器表现出最优的 $2P_r$,高达约 $62.4 \mu\text{C}/\text{cm}^2$,而传统 TiN 底电极的 TiN/HZO/TiN 电容器仅为约 $35.8 \mu\text{C}/\text{cm}^2$ 。这是因为低膨胀系数电极在降温过程中引入更大的拉伸应变,更有利于 HZO 薄膜中铁电 o 相的形成。

3)缺陷调控:虽然过量氧空位会通过钉扎铁电畴而降低铁电极化翻转量,但适量氧空位却有助于 HfO_2 薄膜形成铁电 o 相。图 8b 为不同氧源剂量下制备的 $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$ 薄膜的铁电 P - V 曲线,当 O_2 等离子体时

间适中(10 s)时,铁电极化值最大 $2P_r$ 约为 $51 \mu\text{C}/\text{cm}^2$,而偏离该最优值会导致铁电极化值下降^[58]。

4)界面优化:界面优化主要通过界面插层和电极预处理 2 种途径实现。Jeon 等在 HZO 薄膜与上电极界面处分别插入 1 nm 厚的 TiO_2 、 ZrO_2 、 SiO_2 插层,发现 TiO_2 插层对铁电性能($2P_r$ 约为 $33.2 \mu\text{C}/\text{cm}^2$)的提升最为显著。这是由于 3 种插层的热膨胀系数导致的面内应力差异,相比于 ZrO_2 和 SiO_2 (施加的面内拉应力分别为 0.321 GPa 和 0.308 GPa), TiO_2 插层可以引入更大的面内拉应力(0.330 GPa),从而促进 o 相的形成^[59]。Popovici 等进一步对比了 TiO_2 (T-BL)和 Nb_2O_3 (N-BL)插层对 La:HZO 薄膜铁电性的影响(图 9a),发现 2 种插层均可提升铁电性^[60],且双插层结构可进一步提升铁电极化。

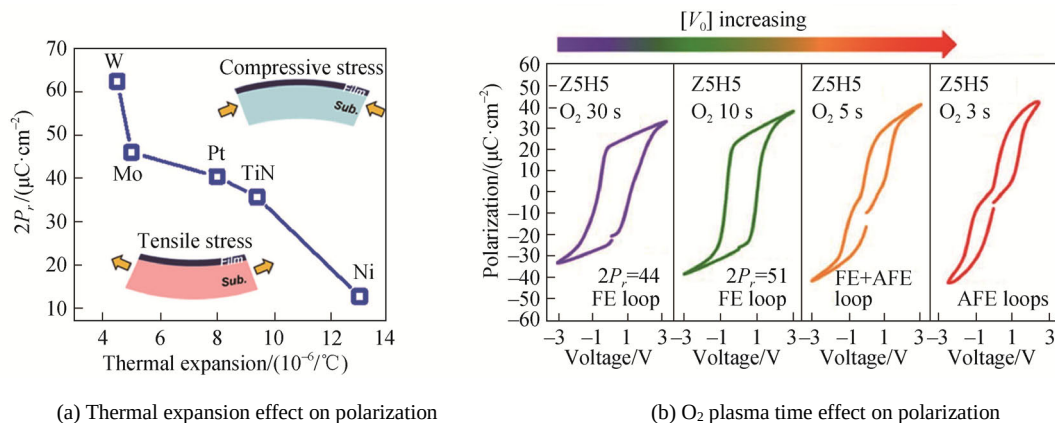
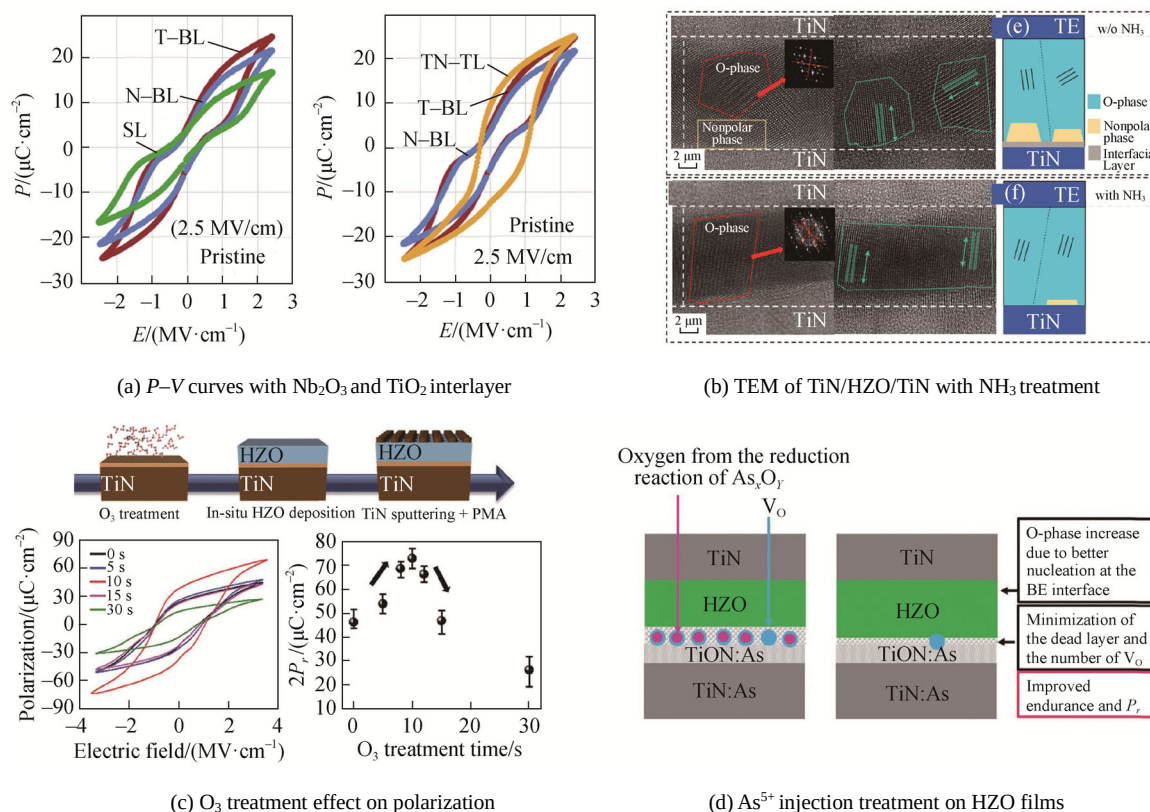


图 8 电极热膨胀系数和 O_2 等离子体处理对 HZO 薄膜铁电性的影响^[57–58]

Fig. 8 Influence of electrode thermal expansion and O_2 plasma treatment time on ferroelectric properties of HZO films^[57–58]

图 9 界面特性对 HZO 薄膜铁电性的影响^[60-63]Fig. 9 Influence of different interfaces on the ferroelectrics of HZO films^[60-63]

在电极预处理方面, 常见的策略包括表面氧化或去氧化处理。如图 9b 所示, 通过 NH₃ 处理 TiN 电极可使 HZO 薄膜与去氧化的 TiN 形成部分外延关系, 从而改善结晶质量并显著提升极化值至 $2P_r$ 约为 $72 \mu\text{C}/\text{cm}^2$ ^[61]。如图 9c 所示, Kim 等采用 O₃ 氧化处理 TiN 电极, 有效抑制了沉积和退火过程中 TiN 与 HZO 的界面反应, 使 $2P_r$ 提升至约 $73 \mu\text{C}/\text{cm}^2$ ^[62]。此外, Tian 等提出了一种 As⁵⁺注入预处理方法(图 9d)^[63]。通过在 TiN 表面注入 As⁵⁺增强表面活性, 在后续 ALD 沉积 HZO 薄膜的过程中, As 掺杂 TiN 表面被氧化形成 As—O 键, 而在退火过程中这些弱 As—O 键易断裂还原为 As:TiN, 从而实现 HZO 的补氧并减少界面死层。该方法可以使薄膜在较低温度(350 °C)退火后实现良好的铁电性 ($2P_r > 40 \mu\text{C}/\text{cm}^2$)。

综上所述, 要实现 HZO 薄膜优异的铁电性能, 需要综合考虑多种工艺参数的协同优化作用。

3.2 铁电耐久性的提升策略

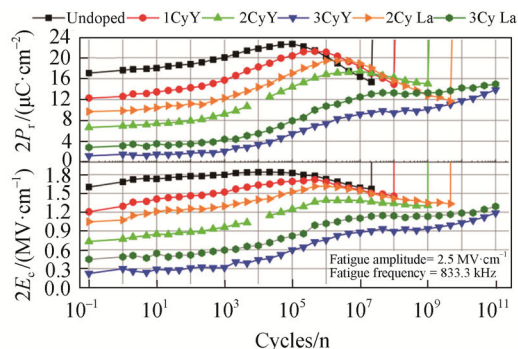
铁电材料的耐久性是指铁电薄膜在经历正、负电压反复翻转极化后, 仍能保持其数据存储功能的极限循环次数^[64]。其失效主要表现为极化值的疲劳

衰减或介电击穿。提升 HfO₂ 基薄膜铁电耐久性应需从抗疲劳和抗击穿两个方面进行优化。

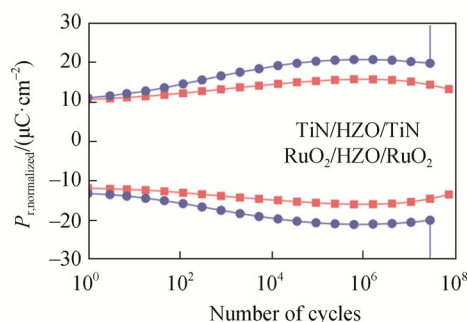
如图 10a 所示, 当分别掺入 1Cy(1 个原子层沉积周期), 2Cy 和 3Cy 的 Y 元素量时, 薄膜耐久性从 2×10^7 次分别提升至 10^8 、 10^9 次和 10^{11} 次, 但初始极化 $2P_r$ 也从 $17 \mu\text{C}/\text{cm}^2$ 逐渐降低至 $2 \mu\text{C}/\text{cm}^2$ 以下^[65]。元素掺杂的优点是通过增强对载流子散射从而降低漏电提升耐久特性且成本低工艺简单, 但是需要严格控制掺杂量以避免钉扎引起的极化值降低。在电极材料选择方面, 采用 RuO₂ 氧化物电极不仅可以减少界面氧空位的产生, 还可以在电压循环过程中为 HfO₂ 基铁电材料提供氧补偿, 相比于使用 TiN 电极时电容器在 2×10^7 次发生击穿, RuO₂ 电极可显著提升铁电耐久特性至 10^8 次以上, 如图 10b 所示^[66]。但其缺点是 Ru 作为贵金属其材料成本远高于 TiN, 且较薄 RuO₂ 电极的氧补偿效果会下降。在铁电电容器中引入超薄绝缘氧化物插层, 如 Al₂O₃^[67-68]、TiO₂^[69-70]、Ta₂O₅^[71]、HfO_{0.61}N_{0.72}^[72]等, 可有效降低漏电流从而提高抗击穿能力。然而, 插层材料在电容器结构中的位置选择可能会带来一些负面影响, 如 Xu 等通过在 HZO 薄膜中间插入

Al_2O_3 层形成 MFIFM(金属–铁电–绝缘体–铁电–金属)结构使得耐久性从 10^7 次提升至 10^{10} 次。但是,

Al_2O_3 插层限制了 HZO 晶粒的生长,使得极化值 $2P_r$ 从 $33.1 \mu\text{C}/\text{cm}^2$ 降低至 $22.6 \mu\text{C}/\text{cm}^2$ ^[73]。



(a) Endurance with Y or La doping



(b) Endurance with TiN and RuO_2 electrodes

图 10 元素掺杂(Y 和 La)、以及电极选择对耐久性的影响^[65–66]

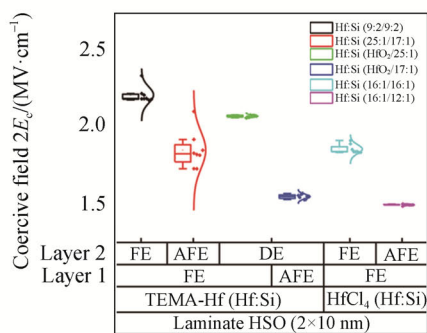
Fig. 10 Effects of element doping (Y and La) and electrode selection on endurance^[65–66]

3.3 铁电矫顽场调控策略

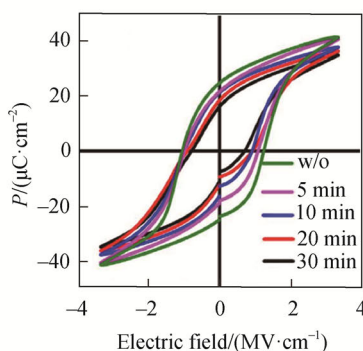
铁电薄膜的矫顽场是决定器件性能的关键参数之一,直接影响了器件工作电压和操作速度。较低的矫顽场意味着器件可以在更低的电压、更高的频率下实现数据操作。近年来,研究者提出了多种有效降低 HfO_2 基薄膜矫顽场的方法。

Ali 等采用反铁电/铁电双层堆叠设计,将 HfO_2 基薄膜的矫顽场从单一铁电层的 $1.85 \text{ MV}/\text{cm}$ 降到

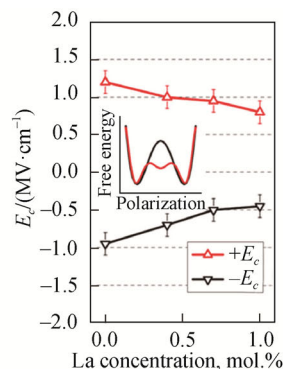
$1.2 \text{ MV}/\text{cm}$ (图 11a)^[74]。Cheema 等报道指出,铁电/反铁电的组合可以降低铁电极化翻转势垒,使得铁电极化翻转更加容易^[47]。Zhang 等通过采用紫外–臭氧(UV– O_3)辐照处理底电极,发现 30 分钟辐照可使 HZO 薄膜的 E_c 值降低约 29.5%(图 11b),这种调控机制源于 UV– O_3 处理改变了底电极 WO_x 的氧化程度,从而影响了 HZO 薄膜中的 o/t 相比比例,而相结构的改变同样也会影响铁电极化翻转势垒^[75]。



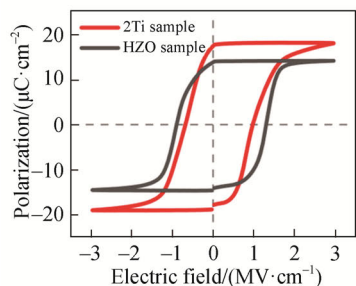
(a) $2E_c$ of different stack types



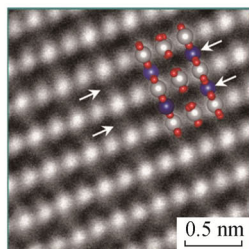
(b) P - E curves under UV- O_3 irradiation



(c) E_c with La doping



(d) P - E curves with or without TiO_2



(e) TEM and PUND tests of R phase $\text{Hf}(\text{Zr})_{1-x}\text{O}_2$ film

图 11 降低矫顽场 E_c 的策略^[33, 43, 74–76]

Fig. 11 Methods for reducing the coercive field E_c ^[33, 43, 74–76]

元素掺杂对矫顽场的调控效果尤为显著。如图 11c 所示,随着 La 掺杂浓度的增加,薄膜矫顽场逐渐降低,当 La 掺杂达到 1.0%(摩尔分数)时,矫顽场可降低到 1.0 MV/cm 以下^[43],图 11c 中插图解释了通过掺杂降低铁电翻转势垒从而降低矫顽场的物理机理。Zhou 等通过第一性原理计算也得出了相同的结论,即通过 La-Ta 共掺杂可降低极化翻转过程中的中间态能量,从而降低了翻转势垒和矫顽场^[77]。Lu 等系统研究了 Si 掺杂对 Hf_{0.7}Zr_{0.3}O₂ 薄膜矫顽场的影响,发现通过调控掺杂比例,在接近 MPB 时,有效降低了矫顽场^[78]。研究表明,引入 TiO₂ 插层可减少电极与 HZO 薄膜界面处的死层厚度,从而提高铁电层的有效电压降,使矫顽场从 1.2 MV/cm 降低至 0.8 MV/cm(图 11d)^[76]。探索新型铁电相结构也为矫顽场调控提供了新思路。Liu 等通过在 HZO 薄膜中引入结构间隙的金属 Hf/Zr 原子,增加面内和面外应力,形成了具有低矫顽场的稳定的铁电 r 相,其矫顽场可低至 0.65 MV/cm(图 11e)^[33]。综上,为降低矫顽场,可从如下两方面进行探索: 1)通过掺

杂、叠层和新结构设计等降低翻转势垒; 2)通过界面设计和提升结晶质量等方法,提升铁电薄膜层的有效电压降。

4 HfO₂ 基薄膜的器件应用

HfO₂ 铁电薄膜在信息存储领域有广泛的应用,包括 DRAM、FeRAM、FeFET 以及 FTJ。下面简要介绍 HfO₂ 基薄膜在这些存储器中的应用需求和技术特点。

4.1 HfO₂ 基 DRAM 器件

DRAM 存储器的核心存储单元采用单晶体管-单电容(1T-1C)结构设计。其中,场效应晶体管作为开关控制单元,其导通状态结合位线电压直接控制电容器的充放电过程,从而实现信息的写入和读取。可见,DRAM 采用“破坏性读取”机制,读取过程会改变原有的数据存储状态。而读取信号的强弱与存储电荷量多少有关,因此,需要电容器具有较大电容来存储足够的电荷。

图 12a 展示了三星公司 DRAM 商用产品的发展

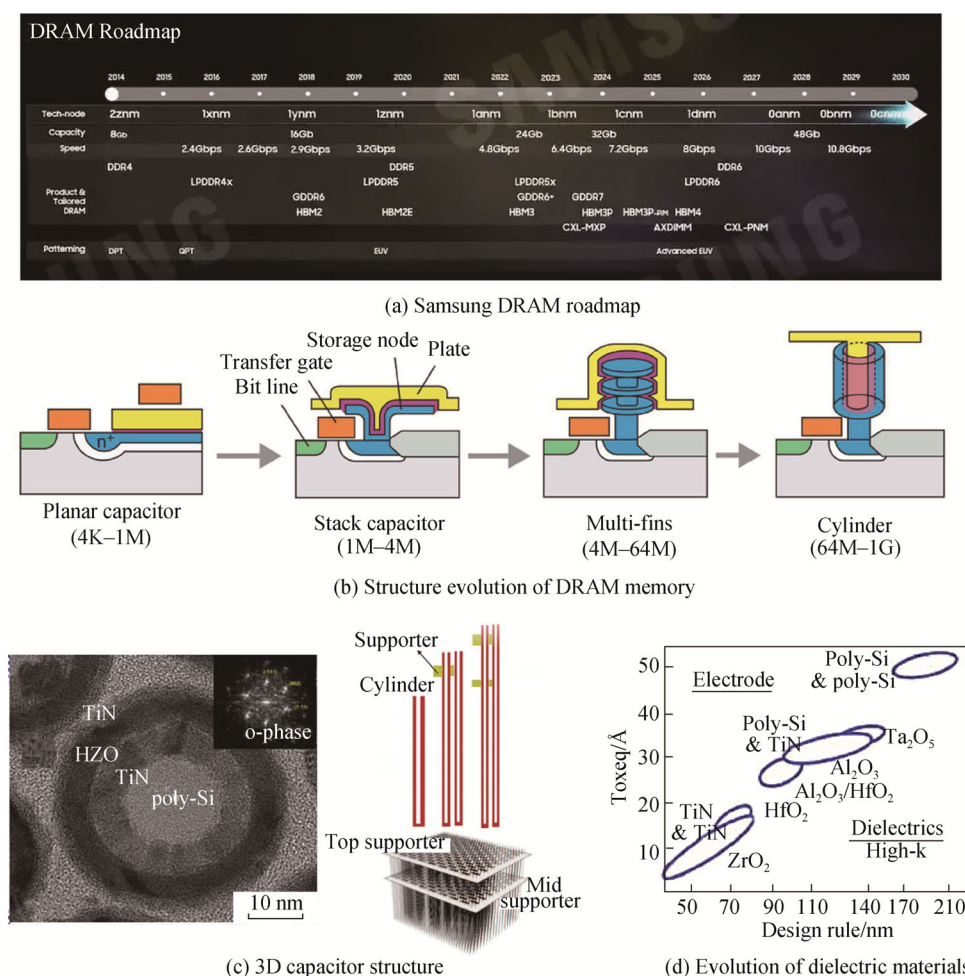


图 12 DRAM 技术节点、存储器结构和介质层材料的演变^[2, 5, 79-80]

Fig. 12 Evolution of DRAM technology nodes, memory structures and dielectric materials^[2, 5, 79-80]

路线图^[79]。发现随着产品向着高速、大容量方向迭代演进, DRAM 对工艺水平的要求持续提高, 技术节点不断减小。为确保 1C 单元能够存储足够的电荷量, 现代 DRAM 电容器已发展为复杂的 3D 立体结构(图 12b)。随着技术节点的推进, 3D 电容柱的深宽比也在不断增大^[5]。这导致必须引入支撑层结构来防止 3D 电容柱的倒塌(图 12c), 显著增加了刻蚀工艺的难度。此外, 随着工艺节点的微缩, 对 DRAM 电容介质材料介电常数的要求不断提高, 促使其经历了从 SiO_2 、 Al_2O_3 到 HfO_2 、 ZrO_2 的演进, 如图 12d 所示^[2]。特别是在 20 nm 以下技术节点, 开发更高介电常数材料的需求变得尤为迫切。根据 TechInsights 逆向解析结果, 三星、海力士和美光三家公司在 10 nm 技术节点的 DRAM 电容器中使用的是 ZrO_2 、 HfO_2 、 Al_2O_3 等材料的叠层结构。研究发现, 处于铁电 o 相和类反铁电 t 相相界处的 MPB 结构具有特别高的介电常数, 这为未来 DRAM 介质材料提供了新的研究方向和技术路径。

4.2 HfO_2 基 FeRAM 器件

FeRAM 采用与 DRAM 相似的 1T1C 结构设计, 通过场效应晶体管控制沟道导通状态, 利用铁电电容器的极化状态存储数据, 实现非易失存储。该技

术具有诸多优势, 包括纳秒级快速的操作速度、低功耗、抗辐射以及出色的高温稳定性。在读取机制方面, FeRAM 需要通过施加一定幅值的电压来改变铁电极化状态, 并通过检测铁电翻转电流所引起位线的电压降来判断存储的信息。针对目前单个电容器面积约 $0.15 \mu\text{m}^2$, 要求铁电材料具备较高的剩余极化强度($>5 \mu\text{C}/\text{cm}^2$)以实现可靠的数据读取^[81]。另外, FeRAM 的读取过程会改变铁电极化方向, 因此, 同样属于“破坏性读取”方式。

当前商用的 FeRAM 产品主要采用钙钛矿型铁电材料, 但其存储容量仅 16 Mb, 相关研究报道的最高容量也仅为 256 Mb^[83–84]。相比之下, HfO_2 基铁电薄膜因其优异的尺寸可微缩性以及硅工艺的兼容性, 为高密度 FeRAM 的发展带来了新的机遇。2023 年, 美光公司成功研制出 32 Gb 大容量的 FeRAM 器件(图 13)^[82]。该器件采用双层的 3D 立体铁电电容, 在 $\pm 1.5 \text{ V}$ 电压下, 最大铁电极化值 $2P_r$ 可达约 $64 \mu\text{C}/\text{cm}^2$, 经过 10^{12} 次读写循环操作后仍能保持 $>50 \mu\text{C}/\text{cm}^2$ 的极化值。同时, 该器件在 $-45 \text{ }^\circ\text{C}$ 至 $90 \text{ }^\circ\text{C}$ 的温度范围内, 可实现长达 10 年的数据保持能力。该工作充分展现了 HfO_2 基材料在下一代高密度非易失存储器中的巨大应用前景。

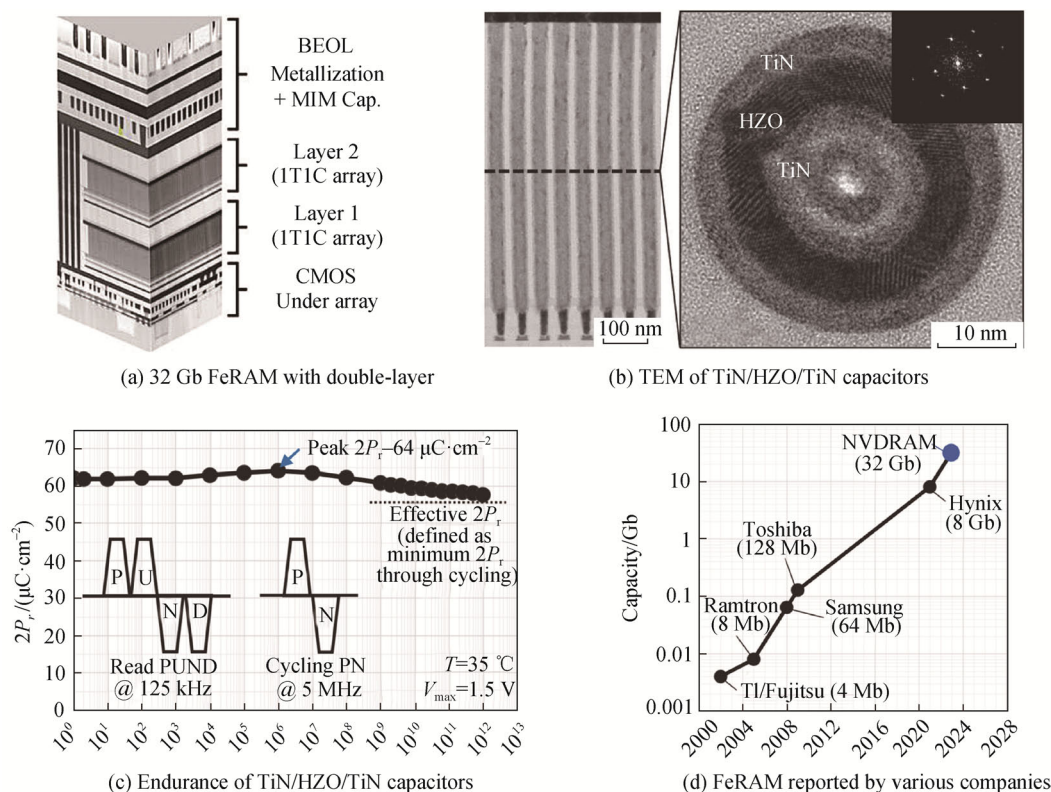


图 13 高性能双层结构 32 Gb FeRAM 的实现, 以及各公司 FeRAM 发展路线图^[82]

Fig. 13 Implementation of high performance double-layer structure 32 Gb FeRAM and development roadmaps of FeRAM for various companies^[82]

4.3 HfO₂ 基 FeFET 器件

FeFET 的基本工作原理与传统场效应晶体管类似, 其核心区别在于采用铁电材料替代常规栅介质材料。通过在栅极施加脉冲电压改变铁电层的极化状态, 可非易失地调控沟道载流子浓度, 使其处于积累或耗尽状态, 从而引起阈值电压 V_T 的变化。FeFET 通过测量低栅压下的漏极电流-栅压(I_d - V_g)特性曲线, 能够非破坏性地获得铁电极化状态。与 Flash 闪存相比, FeFET 的读写速度更快、操作电压更低、抗疲劳特性更好且抗辐射, 使其受到广泛关注。

HfO₂ 基铁电材料在 FeFET 应用中展现出明显优势, 其较高的矫顽场(1~2 MV/cm)带来了较大的阈值电压记忆窗口; 而传统钙钛矿铁电材料较低的矫顽场(约为 0.1 MV/cm), 且其较大的介电常数加剧了界面电荷注入^[88], 降低耐久, 因此器件信息保持特性较差。然而, HfO₂ 基铁电材料较大的矫顽场也意味着需要更高的操作电压, 这会加速器件疲劳, 且易发生击穿, 影响器件的长期稳定性。此外, FeFET 的结构设计也会导致耐久较差, 尤其是栅极堆栈的结构中, 界面层承受了过高电场, 加剧了电荷积累

和缺陷生成, 从而降低器件耐久^[89-90]。此外, 由于半导体沟道界面处无法形成足够的电荷来屏蔽极化束缚电荷, 产生的退极化场严重影响了器件的非易失保持性能^[91]。

2022 年, 德国 Sourav De 与合作者基于高 κ 金属栅(HKMG)技术, 研制了 28 nm 技术节点的平面型 FeFET(图 14a)^[85]。该器件采用 8 nm 厚的 Si:HfO₂ 铁电层和 1 nm 厚的 SiO₂ 介电层, 在源极线末端添加限流晶体管有效降低了漏极电流变化的影响, 乘累加单元操作的输出显示出高线性度。韩国三星公司的 Heo 等利用 25 nm 技术节点, 采用 SOI 鳍式沟道结构制备了 3D 结构 FeFET(图 14b), 其沟道长度和宽度分别为 25 nm 和 170 nm, 铁电层为 7 nm 厚的 Hf_{0.5}Zr_{0.5}O₂^[86]。该器件在+5.8 V/-8.4 V 脉冲电压下, 可实现 800 ps 的超快开关转换, 记忆窗口约为 0.8 V, 但耐受性仅为 10³ 次。Lee 等展示了 1 种全环绕栅极(GAA)的 FeFET^[87], 采用 Hf_{0.5}Zr_{0.5}O₂ (5 nm)/TiN/Hf_{0.5}Zr_{0.5}O₂ (10 nm)的栅极结构, 构建的 MFMFS-GAA-FeFET 实现了 1.3 V 的记忆窗口, 循环耐久>10¹¹ 次, 测量的保持时间>2×10⁴ s, 并实现了 16 个电导状态的调控, 如图 14c 所示。

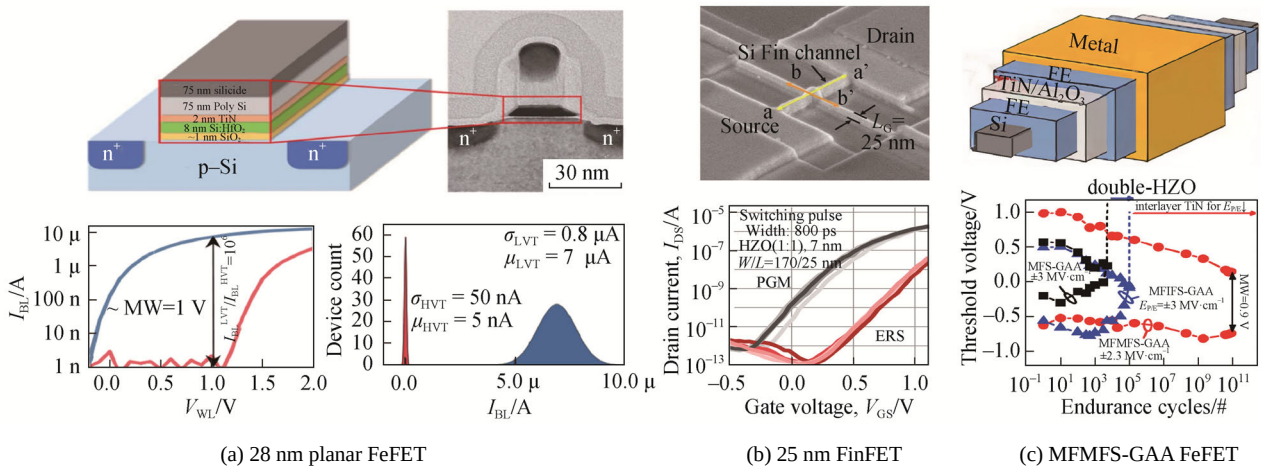


图 14 平面型 FeFET^[85]、FinFET^[86]与 MFMFS-GAA-FeFET^[87]

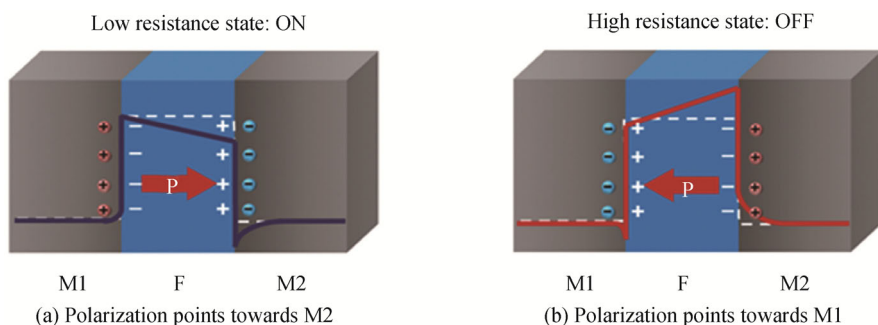
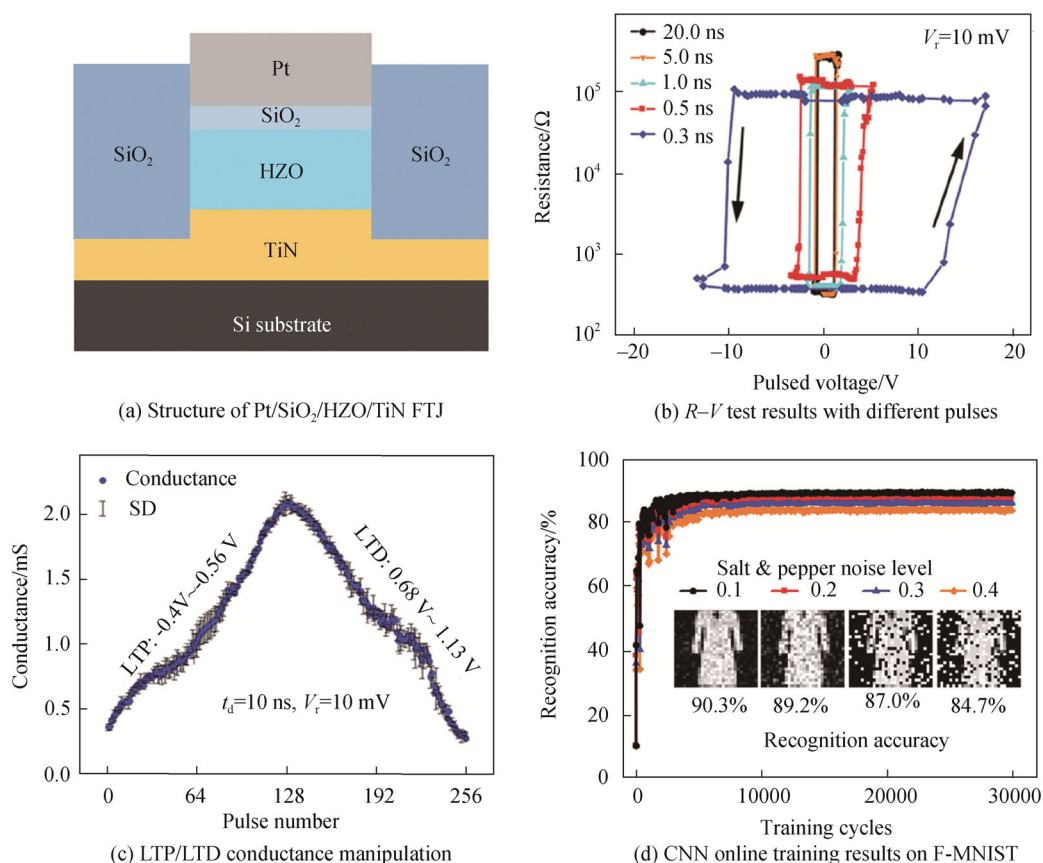
Fig. 14 Planar FeFET^[85], FinFET^[86] and MFMFS-GAA FeFET^[87]

4.4 HfO₂ 基 FTJ

FTJ 的核心结构由 2 个不对称电极夹持超薄铁电薄膜构成^[92]。如图 15 所示, 2 个电极 M1 和 M2 的屏蔽长度 $\delta 1$ 和 $\delta 2$ 不同(设 $\delta 1 < \delta 2$)。由于 M2 金属具有较大的屏蔽长度, 铁电极化对 M2 界面势垒高度的调节更加显著。具体而言, 当铁电极化指向 M2 电极时, 虽然 M1 势垒有所提高, 但 M2 势垒的降低更加显著, 此时器件呈现低阻态; 反之, 当铁电极化指向 M1 电极时, 器件处于高阻态。FTJ 因

其独特的物理机制展现了诸多优势, 包括低操作电压、快速响应、非易失存储、非破坏性电阻读取等, 使其成为信息存储领域的研究热点。

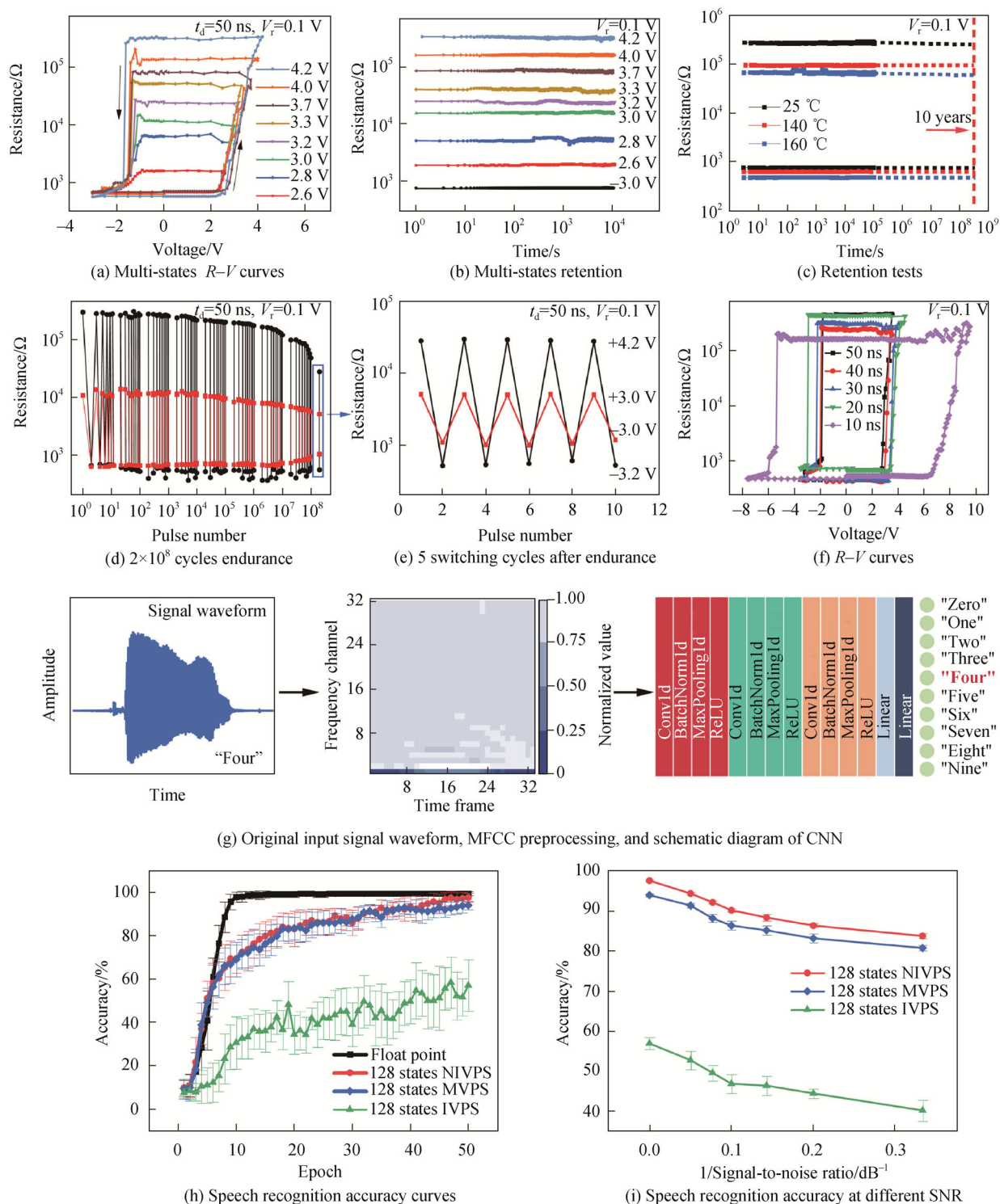
Wang 等使用氧化物插层策略, 在顶电极界面插入 0.5 nm 的 SiO₂ 插层(图 16a), 在 Pt/SiO₂ (0.5 nm)/HZO(2 nm)/TiN 超薄 FTJ 中实现了 0.5 ns 的超快写入速度, 开关比(TER)达到 850, 耐久达到 10⁷ 次循环, 并且在 ON 态、0.1 V 电压下获得了 88 A/cm² 的读电流密度, 优于目前所有硅基兼容的 HfO₂ 基

图 15 MFM 结构 FTJ^[92]Fig. 15 MFM-type FTJ^[92]图 16 Pt/SiO₂/HZO/TiN FTJ 忆阻性能与神经网络应用^[93]Fig. 16 Memristive properties and neural network applications of Pt/SiO₂/HZO/TiN FTJ^[93]

FTJ(图 16)^[93]。基于 FTJ 的忆阻特性和渐变可调导电性,可以模拟生物突触功能并应用于神经形态计算。采用变幅脉冲电压调控 Pt/SiO₂/HZO/TiN FTJ 忆阻器电导,模拟生物突触长时程可塑性(LTP),获得 128 态电导,表现出良好的线性度(非线性度 0.96)和较低的周期随机性(3%),并模拟构筑了卷积神经网络执行图像识别。即使在加噪声的情况下,在 F-MNIST 数据集上获得了>90%的在线学习识别正确率,如图 16c 和图 16 d 所示。

Luyuan 等利用 TiO₂ 插层,构建了 Pt/Hf_{0.5}Zr_{0.5}O₂

(4.2 nm)/TiO₂(1 nm)/TiN FTJ。TiO₂ 插层优化了底电极界面,提高了器件不对称性,从而提高了器件的开关比,并使阻变翻转与保持更加稳定,如图 17a~图 17i 所示。通过 R-V_p 阻变测试得到了 9 个稳定可重复阻态,开关比最高达到了 5.8×10^2 。在变温保持特性测试中,即使在 160 °C 高温下,器件的开关态保持时间仍然大于 10⁵ s,在此基础上使用线性外推可得到保持特性超过 10 年。另外,器件的阻态翻转耐久达到 2×10^8 次以上,且开关比仍然大于 50,为目前 HfO₂ 基 FTJ 最佳的阻变翻转耐久。

图 17 Pt/HZO/TiO₂/TiN FTJ 忆阻性能与神经网络语音识别^[94]Fig. 17 Memristive properties of Pt/HZO/TiO₂/TiN FTJ and neural network speech recognitions^[94]

基于 Pt/HZO/TiO₂/TiN FTJ 忆阻器优良的忆阻性能,成功模拟了生物神经突触 LTP,分别采用等幅电压脉冲策略(IVPS)、混合电压脉冲策略(MVPS)和非等幅电压脉冲策略(NIVPS)^[95],实现了不同线性度和对称度的电导调控,并模拟构建了以 3 层卷

积、2 层全连接层构成的卷积神经网络,用于执行语音识别与声纹识别任务。其中,基于 NIVPS 调控得到的 128 态高对称电导在语音识别与声纹识别中分别获得 97.6%与 99%的超高正确率,接近浮点运算。此外,为了模拟实际应用场景,在原始音频中

增加高斯噪声,在信噪比达到 3 dB 时,NIVPS 电导的语音识别与声纹识别率分别达到 83.8%和 92.3%,展现出良好的抗噪声能力。

在 FTJ 阵列制备方面,限于制备技术,目前多

数研究仍然以单元器件或者规模较小的阵列为主,并通过仿真模拟的手段外推 FTJ 的阵列性能。本文总结了近几年在实验上成功制备出 HfO_2 基 FTJ 阵列的报道,如表 2 所示。

表 2 HfO_2 基 FTJ 阵列研究进展
Table 2 Recent researches on HfO_2 -based FTJ arrays

Structure	Array size	Area/ μm^2	TER	Endurance	Function
TiN/HZO(5.5 nm)/TaO/W ^[96]	16×16	0.81	>100	10 ⁸	CAM、PUF*
TiN/HfSiO(4 nm)/SiO ₂ /Si ^[97]	5×5	150×150	10	N.A.	Linear VMM
TiN/HfO _x (6 nm)/SiO ₂ /Si ^[98]	16×16	1	9.7	N.A.	PUF*
TiN/HfAlO(6 nm)/n ⁺ Si ^[99]	5×5	100×100	265	10 ⁶	Pattern recognition

*CAM is content addressable memory; PUF is physical unclonable function.

5 结论

面对日益增长的信息存储需求,信息存储器在容量、速度、多功能性以及可靠性等方面面临着更高的要求。 HfO_2 基材料作为一种 CMOS 工艺兼容,宽温域,宽带隙和高介电的材料,已被广泛用于商业化 DRAM 的电容器材料和 FET 中的栅极绝缘层材料。随着其铁电性的发现,进一步丰富了 HfO_2 基薄膜的物理性能和应用领域。

在介电性能方面,一种表现出高介电常数的 MPB 结构体系为 HfO_2 基薄膜提供了新的研究方向,MPB 结构处于 o 相和 t 相的混合相界面处,可在较小的电场激励下实现高介电响应。实现 MPB 结构最关键的是进行相结构比例的调控,手段包括叠层设计、元素掺杂、氧空位和碳缺陷调控、氧化剂的选择、退火工艺、晶粒尺寸、电极选择等。

在铁电性能方面, HfO_2 基薄膜在低于 10 nm 的薄膜厚度下具有强铁电性。由于 HfO_2 基铁电薄膜具有较高的矫顽场与击穿场强比,导致 HfO_2 薄膜的循环耐久特性(约为 10¹²)低于 PZT 等钙钛矿材料的耐久特性(>10¹⁴)^[100]。因此,亟需对如何提升 HfO_2 基铁电薄膜的耐久性进行深入研究。通过引入氧化物插层、畴翻转比例设计、元素掺杂、氧化物电极等方法可以提升耐久性;通过堆叠结构设计、紫外臭氧辐照新工艺、元素掺杂、以及新物相等多方面调控,可降低矫顽场。目前矫顽场最低可降至 0.65 MV/cm^[33]。

在 HfO_2 基铁电材料存储器研究方面,商业化 DRAM 3D 电容已普遍使用 ZrO₂/Al₂O₃/ZrO₂ 堆栈和 HfO_2 /ZrO₂ 基高 κ 介电材料。然而,随特征尺寸减少,在提升介电常数的同时,仍需保持较低的漏电流,

有待深入细致探讨。在 FeRAM 方面,人们利用铁电 HfO_2 ,成功实现了 3D 结构的电容器,具有高密度、大极化、快速和高耐久特性。在 FeFET 方面, HfO_2 基材料的高矫顽场带来了较大的阈值电压记忆窗口,显著提高了器件的保持特性,兼具高速读写和低功耗的优势,并展现出多比特存储的潜力。然而,更大的矫顽场也会造成明显的疲劳问题,对器件耐久要求较高。为了解决这些问题,研究者们提出了如 HKMG 技术、3D 集成结构等解决方案。在 FTJ 方面, HfO_2 基 FTJ 展现出高速、低功耗、非易失等优势,在神经形态计算领域具有巨大的应用潜力。然而, HfO_2 基 FTJ 的开关比与耐久特性仍然是当前研究的重点问题。神经网络的学习训练过程需要频繁更新参数,对器件的耐久要求将达到 10¹¹ 甚至更高^[101]。除此以外,当前 HfO_2 基 FTJ 的研究大多停留于单元器件的性能提升和神经网络的模拟计算,未来需要进一步优化薄膜制备质量和集成技术,将单元器件的优势落实到阵列,充分实现 HfO_2 铁电材料的潜力。

(第二十七届中国科协年会学术论文)

参考文献:

- [1] 世界集成电路协会, 2024 年全球半导体市场回顾与 2025 年展望报告, <https://www.wicassociation.org/articles/317.html>, 2025.
- [2] SPESSOT A, OH H. 1T-1C dynamic random access memory status, challenges, and prospects[J]. IEEE Trans Electron Devices, 2020, 67(4): 1382–1393.
- [3] FENG Y, SUN Z H, QI Y R, et al. Optimized operation scheme of flash-memory-based neural network online training with ultra-high endurance[J]. J Semicond, 2024, 45(1): 012301.
- [4] FITZGERALD B, RYAN C, SULLIVAN J. An early-life NAND flash endurance prediction system[J]. IEEE Access, 2021, 9: 148635–148649.
- [5] KIM S E, SUNG J Y, JEON J D, et al. Toward advanced high- κ and

- electrode thin films for DRAM capacitors via atomic layer deposition[J]. *Adv Mater Technol*, 2023, 8(20): 2200878.
- [6] KIM T, JEON J, RYU S H, et al. Atomic layer growth of rutile TiO₂ films with ultrahigh dielectric constants via crystal orientation engineering[J]. *ACS Appl Mater Interfaces*, 2024, 16(26): 33877–33884.
- [7] JEON J, KIM T, JANG M, et al. High-temperature atomic layer deposition of rutile TiO₂ films on RuO₂ substrates: Interfacial reactions and dielectric performance[J]. *Chem Mater*, 2024, 36(7): 3326–3333.
- [8] CHUNG H K, JEON J, KIM H, et al. Low temperature crystallization of atomic-layer-deposited SrTiO₃ films with an extremely low equivalent oxide thickness of sub-0.4 nm[J]. *Appl Surf Sci*, 2024, 664: 160243.
- [9] TAKASHIMA D. Overview of FeRAMs: Trends and perspectives[C]// 2011 11th Annual Non-Volatile Memory Technology Symposium Proceeding. Shanghai, China. IEEE, 2011: 1–6.
- [10] CHUNG J J, KIM S J, SHIM J W. Leakage current minimization of TiO₂-based metal–insulator–metal capacitors using high-work-function In₂O₃ and V₂O₅ ultrathin interlayers[J]. *IEEE Trans Electron Devices*, 2023, 70(8): 4315–4319.
- [11] KIM I J, LEE J S. Ferroelectric transistors for memory and neuromorphic device applications[J]. *Adv Mater*, 2023, 35(22): e2206864.
- [12] LEE W, AN C H, YOO S, et al. Electrical properties of ZrO₂/Al₂O₃/ZrO₂-based capacitors with TiN, Ru, and TiN/Ru top electrode materials[J]. *Phys Status Solidi RRL*, 2018, 12(10): 1800356.
- [13] WALKE A M, POPOVICI M I, SHARIFI S H, et al. La doped HZO-based 3D-trench metal-ferroelectric-metal capacitors with high-endurance (>10¹²) for FeRAM applications[J]. *IEEE Electron Device Lett*, 2024, 45(4): 578–581.
- [14] 赵慧斌, 李艳丽, 张贺, 等. 原子层沉积法制备 HfO₂/Al₂O₃ X 射线多层膜[J]. *硅酸盐学报*, 2025, 53(4): 958–964.
- ZHAO Huibin, LI Yanli, ZHANG He, et al. *J Chin Ceram Soc*, 2025, 53(4): 958–964.
- [15] JUNG M, GADDAM V, JEON S. A review on morphotropic phase boundary in fluorite-structure hafnia towards DRAM technology[J]. *Nano Converge*, 2022, 9(1): 44.
- [16] SCHENK T, MUELLER S. A new generation of memory devices enabled by ferroelectric hafnia and zirconia[C]//2021 IEEE International Symposium on Applications of Ferroelectrics (ISAF). Sydney, Australia. IEEE, 2021: 1–11.
- [17] 刘育玮, 矫佩杰, 茆伟, 等. Nd 掺杂 HfO₂ 薄膜的分子束外延制备及铁电性[J]. *硅酸盐学报*, 2023, 51(12): 3039–3045.
- LIU Yuwei, JIAO Peijie, MAO Wei, et al. *J Chin Ceram Soc*, 2023, 51(12): 3039–3045.
- [18] WANG Y C, LI J C, ZHU H S, et al. Simultaneously achieving high- κ and strong ferroelectricity in Hf_{0.5}Zr_{0.5}O₂ thin film by structural stacking design[J]. *J Materiomics*, 2025, 11(5): 101016.
- [19] HAN C, KWAK B, KWON K R, et al. Tunable coercive voltage and polarization of HZO through field-induced phase transitions[J]. *Mater Sci Semicond Process*, 2025, 195: 109615.
- [20] LI J C, PAN W J, ZHU Z X, et al. Reduced coercive field and enhanced ferroelectric polarization of Hf_{0.5}Zr_{0.5}O₂ film through electric-field-assisted rapid annealing[J]. *J Materiomics*, 2025, 11(6): 101061.
- [21] SCHROEDER U, PARK M H, MIKOLAJICK T, et al. The fundamentals and applications of ferroelectric HfO₂[J]. *Nat Rev Mater*, 2022, 7: 653–669.
- [22] MATERLIK R, KÜNNETH C, KERSCH A. The origin of ferroelectricity in Hf_{1-x}Zr_xO₂: A computational investigation and a surface energy model[J]. *J Appl Phys*, 2015, 117(13): 134109.
- [23] CERVASIO R, AMZALLAG E, VERSEILS M, et al. Quantification of crystalline phases in Hf_{0.5}Zr_{0.5}O₂ thin films through complementary infrared spectroscopy and *Ab initio* supercell simulations[J]. *ACS Appl Mater Interfaces*, 2024, 16(3): 3829–3840.
- [24] WANG Y, ZAHID F, WANG J, et al. Structure and dielectric properties of amorphous high- κ oxides: HfO₂, ZrO₂, and their alloys[J]. *Phys Rev B*, 2012, 85(22): 224110.
- [25] FISCHER D, KERSCH A. The effect of dopants on the dielectric constant of HfO₂ and ZrO₂ from first principles[J]. *Appl Phys Lett*, 2008, 92(1): 012908.
- [26] CHEN G H, CHEN Y R, ZHAO Z F, et al. A kinetic pathway to orthorhombic Hf_{0.5}Zr_{0.5}O₂[J]. *IEEE J Electron Devices Soc*, 2023, 11: 752–758.
- [27] PARK M H, LEE Y H, KIM H J, et al. Morphotropic phase boundary of Hf_{1-x}Zr_xO₂ thin films for dynamic random access memories[J]. *ACS Appl Mater Interfaces*, 2018, 10(49): 42666–42673.
- [28] PARK M H, LEE Y H, HWANG C S. Understanding ferroelectric phase formation in doped HfO₂ thin films based on classical nucleation theory[J]. *Nanoscale*, 2019, 11(41): 19477–19487.
- [29] PARK M H, LEE Y H, KIM H J, et al. Understanding the formation of the metastable ferroelectric phase in hafnia-zirconia solid solution thin films[J]. *Nanoscale*, 2018, 10(2): 716–725.
- [30] LEE H J, LEE M, LEE K, et al. Scale-free ferroelectricity induced by flat phonon bands in HfO₂[J]. *Science*, 2020, 369(6509): 1343–1347.
- [31] ZHENG Y, ZHONG C, ZHENG Y, et al. In-situ atomic visualization of structural transformation in Hf_{0.5}Zr_{0.5}O₂ ferroelectric thin film: from nonpolar tetragonal phase to polar orthorhombic phase[C]//2021 Symposium on VLSI Technology, 2021, 1–2.
- [32] WEI Y F, NUKALA P, SALVERDA M, et al. A rhombohedral ferroelectric phase in epitaxially strained Hf_{0.5}Zr_{0.5}O₂ thin films[J]. *Nat Mater*, 2018, 17(12): 1095–1100.
- [33] WANG Y, TAO L, GUZMAN R, et al. A stable rhombohedral phase in ferroelectric Hf(Zr)_{1-x}O₂ capacitor with ultralow coercive field[J]. *Science*, 2023, 381(6657): 558–563.
- [34] GUO J S, TAO L, XU X, et al. Rhombohedral R3 phase of Mn-doped Hf_{0.5}Zr_{0.5}O₂ epitaxial films with robust ferroelectricity[J]. *Adv Mater*, 2024, 36(47): e2406038.
- [35] ZHU T Y, MA L Y, DENG S Q, et al. Progress in computational understanding of ferroelectric mechanisms in HfO₂[J]. *NPJ Comput Mater*, 2024, 10: 188.
- [36] NI K, SAHA A, CHAKRABORTY W, et al. Equivalent oxide thickness (EOT) scaling with hafnium zirconium oxide high- κ dielectric near morphotropic phase boundary[C]//2019 IEEE International Electron Devices Meeting (IEDM). San Francisco, CA, USA. IEEE, 2019.
- [37] LUO Z, DU X Z, GAN H, et al. 5.1 Å EOT and low leakage TiN/Al₂O₃/Hf_{0.5}Zr_{0.5}O₂/Al₂O₃/TiN heterostructure for DRAM capacitor[J]. *Appl Phys Lett*, 2023, 122(19): 192903.
- [38] KNEBEL S, SCHROEDER U, ZHOU D Y, et al. Conduction mechanisms and breakdown characteristics of Al₂O₃ doped ZrO₂ high- κ dielectrics for three-dimensional stacked metal–insulator–metal

- capacitors[J]. IEEE Trans Device Mater Reliab, 2014, 14(1): 154–160.
- [39] CHA S H, AN C H, CHO S T, et al. Scaling the equivalent oxide thickness by employing a TiO_2 thin film on a $\text{ZrO}_2\text{--Al}_2\text{O}_3$ -based dielectric for further scaling of dynamic random access memory[J]. Phys Status Solidi RRL, 2019, 13(10): 1900282.
- [40] DU X Z, LUO Z, SHEN S C, et al. High- κ $\text{Hf}_{0.3}\text{Zr}_{0.7}\text{O}_2$ film with morphotropic phase boundary for DRAM capacitor by controlling H_2O dose[J]. Appl Surf Sci, 2023, 638: 158078.
- [41] LEE S W, JEONG M J, OH Y, et al. Enhanced dielectric and energy storage performances of $\text{Hf}_{0.6}\text{Zr}_{0.4}\text{O}_2$ thin films by Al doping[J]. Ceram Int, 2023, 49(11): 18055–18060.
- [42] OH S, JANG H, HABIBI M, et al. Exploring the morphotropic phase boundary in HfO_2 -based ferroelectrics for advanced high- κ dielectrics[J]. Adv Mater Technol, 2025, 10(10): 2401041.
- [43] KOZODAEV M G, CHERNIKOVA A G, KOROSTYLEV E V, et al. Mitigating wakeup effect and improving endurance of ferroelectric $\text{HfO}_2\text{--ZrO}_2$ thin films by careful La-doping[J]. J Appl Phys, 2019, 125(3): 034101.
- [44] KASHIR A, OH S, HWANG H. Defect engineering to achieve wake-up free HfO_2 -based ferroelectrics[J]. Adv Eng Mater, 2021, 23(1): 2000791.
- [45] ZHANG Z M, CRAIG I, ZHOU T, et al. Phase transformation driven by oxygen vacancy redistribution as the mechanism of ferroelectric $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$ fatigue[J]. Adv Electron Mater, 2024, 10(9): 2300877.
- [46] NUKALA P, AHMADI M, WEI Y F, et al. Reversible oxygen migration and phase transitions in hafnia-based ferroelectric devices[J]. Science, 2021, 372(6542): 630–635.
- [47] CHEEMA S S, SHANKER N, WANG L C, et al. Ultrathin ferroic $\text{HfO}_2\text{--ZrO}_2$ superlattice gate stack for advanced transistors[J]. Nature, 2022, 604(7904): 65–71.
- [48] GADDAM V, KIM G, KIM T, et al. Novel approach to high κ (~59) and low EOT (~3.8 Å) near the morphotropic phase boundary with AFE/FE (ZrO_2/HZO) bilayer heterostructures and high-pressure annealing[J]. ACS Appl Mater Interfaces, 2022, 14(38): 43463–43473.
- [49] GADDAM V, HWANG J, SHIN H, et al. Low-damage processed and high-pressure annealed high- k hafnium zirconium oxide capacitors near morphotropic phase boundary with record-low EOT of 2.4 Å & high- κ of 70 for DRAM technology[C]//2024 IEEE Symposium on VLSI Technology and Circuits (VLSI Technology and Circuits). Honolulu, HI, USA. IEEE, 2024: 1–2.
- [50] BAO K Y, LIAO J J, YAN F, et al. Enhanced endurance and imprint properties in $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_{2-\delta}$ ferroelectric capacitors by tailoring the oxygen vacancy[J]. ACS Appl Electron Mater, 2023, 5(8): 4615–4623.
- [51] DAS D, BUYANTOGTOKH B, GADDAM V, et al. Sub 5 Å-EOT $\text{Hf}_x\text{Zr}_{1-x}\text{O}_2$ for next-generation DRAM capacitors using morphotropic phase boundary and high-pressure (200 atm) annealing with rapid cooling process[J]. IEEE Trans Electron Devices, 2022, 69(1): 103–108.
- [52] PENG Y, XIAO W W, LIU Y, et al. $\text{HfO}_2\text{--ZrO}_2$ superlattice ferroelectric capacitor with improved endurance performance and higher fatigue recovery capability[J]. IEEE Electron Device Lett, 2022, 43(2): 216–219.
- [53] CAO R R, SONG B, SHANG D S, et al. Improvement of endurance in HZO-based ferroelectric capacitor using Ru electrode[J]. IEEE Electron Device Lett, 2019, 40(11): 1744–1747.
- [54] RYU Y U, OH H, HWANG I, et al. Leakage current control of Y-HfO₂ for dynamic random access memory applications via ZrO_2 stacking[J]. Ceram Int, 2024, 50(21): 41483–41489.
- [55] HAN C, KWON S J, YIM J, et al. Effects of RTA rising time on ferroelectric characteristics of HfZrO_2 [J]. IEEE Trans Electron Devices, 2022, 69(6): 3499–3502.
- [56] ZHANG D, WU J X, KONG Q W, et al. Grain size reduction of ferroelectric HZO enabled by a novel solid phase epitaxy (SPE) approach: Working principle, experimental demonstration, and theoretical understanding[C]//2023 IEEE Symposium on VLSI Technology and Circuits (VLSI Technology and Circuits). Kyoto, Japan. IEEE, 2023: 1–2.
- [57] GOH Y, HWANG J, LEE Y S, et al. Ultra-thin $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$ thin-film-based ferroelectric tunnel junction via stress induced crystallization[J]. Appl Phys Lett, 2020, 117(24): 242901.
- [58] ZHAO Z F, CHEN Y R, WANG J F, et al. Engineering $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$ ferroelectric/anti-ferroelectric phases with oxygen vacancy and interface energy achieving high remanent polarization and dielectric constants[J]. IEEE Electron Device Lett, 2022, 43(4): 553–556.
- [59] GADDAM V, DAS D, JUNG T, et al. Ferroelectricity enhancement in $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$ based tri-layer capacitors at low-temperature (350 °C) annealing process[J]. IEEE Electron Device Lett, 2021, 42(6): 812–815.
- [60] POPOVICI M I, BIZINDAVYI J, FAVIA P, et al. High performance La-doped HZO based ferroelectric capacitors by interfacial engineering[C]//2022 International Electron Devices Meeting (IEDM). San Francisco, CA, USA. IEEE, 2022: 6.4.1–6.4.4.
- [61] YUAN P, WANG B P, YANG Y, et al. Enhanced remnant polarization (30 $\mu\text{C}/\text{cm}^2$) and retention of ferroelectric $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$ by NH_3 plasma treatment[J]. IEEE Electron Device Lett, 2022, 43(7): 1045–1048.
- [62] KIM H B, DAE K S, OH Y, et al. A simple strategy to realize super stable ferroelectric capacitor via interface engineering[J]. Adv Mater Interfaces, 2022, 9(15): 2102528.
- [63] TIAN G L, XU G B, YIN H X, et al. Improved ferroelectricity and endurance of $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$ thin films in low thermal budget with novel bottom electrode doping technology[J]. Adv Mater Interfaces, 2022, 9(24): 2102351.
- [64] ALCALA R, MATERANO M, LOMENZO P D, et al. The electrode-ferroelectric interface as the primary constraint on endurance and retention in HZO-based ferroelectric capacitors[J]. Adv Funct Mater, 2023, 33(43): 2303261.
- [65] WALKE A M, POPOVICI M I, BANERJEE K, et al. Electrical investigation of wake-up in high endurance fatigue-free La and Y doped HZO metal-ferroelectric-metal capacitors[J]. IEEE Trans Electron Devices, 2022, 69(8): 4744–4749.
- [66] GOH Y, CHO S H, PARK S K, et al. Oxygen vacancy control as a strategy to achieve highly reliable hafnia ferroelectrics using oxide electrode[J]. Nanoscale, 2020, 12(16): 9024–9031.
- [67] CHEN H Y, TANG L, LIU L Y, et al. Significant improvement of ferroelectricity and reliability in $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$ films by inserting an ultrathin Al_2O_3 buffer layer[J]. Appl Surf Sci, 2021, 542: 148737.
- [68] WANG D, LU Z H, WANG J N, et al. Improvement of leakage and fatigue properties of $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$ thin film by embedding ultra-thin Al_2O_3 interlayer[J]. J Mater Sci, 2025, 60(1): 328–338.
- [69] KROLEVA A A, CHERNIKOVA A G, ZARUBIN S S, et al. Retention improvement of HZO-based ferroelectric capacitors with TiO_2 insets[J]. ACS Omega, 2022, 7(50): 47084–47095.

- [70] QI Y S, XU X B, KRYLOV I, et al. Ferroelectricity of as-deposited HZO fabricated by plasma-enhanced atomic layer deposition at 300 °C by inserting TiO₂ interlayers[J]. *Appl Phys Lett*, 2021, 118(3): 032906.
- [71] GADDAM V, DAS D, JEON S. Ferroelectricity enhancement in Hf_{0.5}Zr_{0.5}O₂ capacitors by incorporating Ta₂O₅ dielectric seed layers[C]//4th IEEE Electron Devices Technology & Manufacturing Conference (EDTM), 2020, 1–3.
- [72] KIM B Y, PARK H W, HYUN S D, et al. Enhanced ferroelectric properties in Hf_{0.5}Zr_{0.5}O₂ films using a HfO_{0.61}N_{0.72} interfacial layer[J]. *Adv Electron Mater*, 2022, 8(6): 2100042.
- [73] XU Y N, YANG Y, ZHAO S J, et al. Robust breakdown reliability and improved endurance in Hf_{0.5}Zr_{0.5}O₂ ferroelectric using grain boundary interruption[J]. *IEEE Trans Electron Devices*, 2022, 69(1): 430–433.
- [74] ALI T, LEHNINGER D, LEDERER M, et al. Tuning hybrid ferroelectric and antiferroelectric stacks for low power FeFET and FeRAM applications by using laminated HSO and HZO films[J]. *Adv Electron Mater*, 2022, 8(5): 2100837.
- [75] ZHANG Y, WANG D, LUO C L, et al. Controllable coercive field of ferroelectric HfO₂ films via UV-ozone surface modification[J]. *IEEE Trans Electron Devices*, 2022, 69(6): 3094–3099.
- [76] WANG X P, WU M K, CUI B Y, et al. Oxygen vacancy modulation with TiO₂ stack interface engineering for ferroelectric Hf_{0.5}Zr_{0.5}O₂ thin films[J]. *IEEE Electron Device Lett*, 2024, 45(1): 100–103.
- [77] ZHOU C, MA L Y, FENG Y P, et al. Enhanced polarization switching characteristics of HfO₂ ultrathin films via acceptor-donor co-doping[J]. *Nat Commun*, 2024, 15(1): 2893.
- [78] TAI L, WEI W, SANG P P, et al. Silicon atomic-layer doped Hf_{0.7}Zr_{0.3}O₂ films: Toward low coercive field (0.64 MV/cm) and high endurance (>10¹² cycles)[J]. *IEEE Trans Electron Devices*, 2024, 71(7): 4403–4406.
- [79] 刘灿, RTX 4090 3DMark 成绩曝光三星公布多方向技术路线图, <https://article.pchome.net/content-2154521.html>, 2022.
- [80] SUNG M, RHO K, KIM J, et al. Low voltage and high speed 1Xnm 1T1C FE-DRAM with ultra-thin 5nm HZO[C]//2021 IEEE International Electron Devices Meeting (IEDM). San Francisco, CA, USA. IEEE, 2021: 33.3.1–33.3.4.
- [81] LI J C, WANG H, DU X Z, et al. High endurance (>10¹²) via optimized polarization switching ratio for Hf_{0.5}Zr_{0.5}O₂-based FeRAM[J]. *Appl Phys Lett*, 2023, 122(8): 082901.
- [82] RAMASWAMY N, CALDERONI A, ZAHURAK J, et al. NVDRAM: A 32Gb dual layer 3D stacked non-volatile ferroelectric memory with near-DRAM performance for demanding AI workloads[C]//2023 International Electron Devices Meeting (IEDM). San Francisco, CA, USA. IEEE, 2023: 1–4.
- [83] TAKASHIMA D, SHIGA H, HASHIMOTO D, et al. A scalable shield-bitline-overdrive technique for sub-1.5 V chain FeRAMs[J]. *IEEE J Solid State Circuits*, 2011, 46(9): 2171–2179.
- [84] LUO Y C, LU A N, LUO Y D, et al. Endurance-aware compiler for 3-D stackable FeRAM as global buffer in TPU-like architecture[J]. *IEEE Trans Very Large Scale Integr VLSI Syst*, 2024, 32(9): 1696–1703.
- [85] MÜLLER J, YURCHUK E, SCHLÖSSER T, et al. Ferroelectricity in HfO₂ enables nonvolatile data storage in 28 nm HKMG[C]//2012 Symposium on VLSI Technology (VLSIT). Honolulu, HI, USA. IEEE, 2012: 25–26.
- [86] BAE H, NAM S G, MOON T, et al. Sub-ns polarization switching in 25 nm FE FinFET toward post CPU and spatial-energetic mapping of traps for enhanced endurance[C]//2020 IEEE International Electron Devices Meeting (IEDM). San Francisco, CA, USA. IEEE, 2020.
- [87] LIAO C Y, HSIANG K Y, LOU Z F, et al. Endurance > 10¹¹ cycling of 3D GAA nanosheet ferroelectric FET with stacked HfZrO₂ to homogenize corner field toward mitigate dead zone for high-density eNVM[C]//2022 IEEE Symposium on VLSI Technology and Circuits (VLSI Technology and Circuits). Honolulu, HI, USA. IEEE, 2022: 1–2.
- [88] PARK J Y, YANG K, LEE D H, et al. A perspective on semiconductor devices based on fluorite-structured ferroelectrics from the materials–device integration perspective[J]. *J Appl Phys*, 2020, 128(24): 240904.
- [89] PRAKASH O, NI K, AMROUCH H. Monolithic 3D integrated BEOL dual-port ferroelectric FET to break the tradeoff between the memory window and the ferroelectric thickness[C]//2023 IEEE International Reliability Physics Symposium (IRPS). Monterey, CA, USA. IEEE, 2023: 1–4.
- [90] DUTTA S, YE H C, KHANDKER A A, et al. Logic compatible high-performance ferroelectric transistor memory[J]. *IEEE Electron Device Lett*, 2022, 43(3): 382–385.
- [91] MA T P, HAN J P. Why is nonvolatile ferroelectric memory field-effect transistor still elusive?[J]. *IEEE Electron Device Lett*, 2002, 23(7): 386–388.
- [92] WEN Z, WU D. Ferroelectric tunnel junctions: Modulations on the potential barrier[J]. *Adv Mater*, 2020, 32(27): 1904123.
- [93] WANG H, GUAN Z Y, LI J C, et al. Silicon-compatible ferroelectric tunnel junctions with a SiO₂/Hf_{0.5}Zr_{0.5}O₂ composite barrier as low-voltage and ultra-high-speed memristors[J]. *Adv Mater*, 2024, 36(15): 2211305.
- [94] LU Y, GUAN Z Y, XU B, et al. Hf_{0.5}Zr_{0.5}O₂-based ferroelectric tunnel junction as an artificial synapse for speech recognition[J]. *ACS Appl Mater Interfaces*, 2025, 17(20): 29847–29854.
- [95] GUAN Z Y, WANG Z J, SHEN S C, et al. Symmetric and energy-efficient conductance update in ferroelectric tunnel junction for neural network computing[J]. *Adv Mater Technol*, 2024, 9(19): 2302238.
- [96] LIM S, GOH Y, LEE Y K, et al. Dual-mode operations of self-rectifying ferroelectric tunnel junction crosspoint array for high-density integration of IoT devices[J]. *IEEE J Solid State Circuits*, 2023, 58(7): 1860–1870.
- [97] BERDAN R, MARUKAME T, OTA K, et al. Low-power linear computation using nonlinear ferroelectric tunnel junction memristors[J]. *Nat Electron*, 2020, 3: 259–266.
- [98] YU J S, MIN K K, KIM Y, et al. A novel physical unclonable function (PUF) using 16 × 16 pure-HfO_x ferroelectric tunnel junction array for security applications[J]. *Nanotechnology*, 2021, 32(48): 485202.
- [99] LIM E, JU D, LEE J, et al. Artificial neural network classification using Al-doped HfO_x-based ferroelectric tunneling junction with self-rectifying behaviors[J]. *ACS Mater Lett*, 2024, 6(6): 2320–2328.
- [100] WANG W, TAKAI K, ESHITA T, et al. Development of a high-endurance ferroelectric capacitor for FeRAM in automotive and industrial applications[J]. *IEEE Trans Electron Devices*, 2025, 72(2): 629–634.
- [101] ZHANG W, GAO B, TANG J, et al. Neuro-inspired computing chips[J]. *Nat. Electron.*, 2020, 3(7): 371–382.

Manipulations on Dielectric and Ferroelectric Properties of HfO₂-Based Films and Related Information Storage Devices

DU Xinzhe, LU Yuanzhenzi, LI Jiachen, LI Yaoxin, SHEN Shengchun, YIN Yuewei, LI Xiaoguang
(Hefei National Research Center for Physical Sciences at the Microscale, School of Physics, University of Science and Technology of China, Hefei 230026, China)

Extended Abstract

The ever-increasing demands for high-performance computing and data storage have made the development of high-density, high-speed, and highly reliable memory technologies a critical challenge in contemporary industrial progresses. The innovative research and development of memory materials have become particularly crucial. HfO₂-based thin films, as a key dielectric material, have not only been successfully applied in high-dielectric capacitors for conventional dynamic random-access memory (DRAM), but the discovery of their ferroelectric properties has also provided an ideal material choice for ferroelectric capacitors in emerging ferroelectric random-access memory (FeRAM). Particularly, they can be used to construct new electronic devices of ferroelectric field effect transistor (FeFET, utilizing a ferroelectric thin film as the gate dielectric) and ferroelectric tunnel junction (FTJ, using an ultrathin ferroelectric film as the tunneling barrier) for memristors as artificial synapses for neuromorphic computing.

This review systematically elucidates the fundamental phase structures of HfO₂ materials in both bulk and thin-film forms, with a focused analysis on dielectric and ferroelectric performance manipulation strategies for HfO₂-based thin films. In terms of dielectric characteristics, we highlight effective methods for achieving high-dielectric-constant (high- κ) morphotropic phase boundary (MPB) structures through phase regulation, along with an in-depth exploration of technical approaches to effectively reduce leakage current density. Regarding ferroelectric properties, this review summarizes optimization strategies for enhancing ferroelectric polarization, improving endurance characteristics, and reducing coercive field. Finally, we provide a systematic overview of the specific applications of HfO₂-based dielectric and ferroelectric thin films in relevant information devices, including DRAM, FeRAM, FeFET and FTJ.

Summary and prospects HfO₂-based materials have been successfully commercialized applications for DRAM capacitors and field-effect transistor gate dielectrics due to their excellent CMOS compatibility, superior thermochemical stability, wide bandgap, and high dielectric constant. The recent discovery of their ferroelectric properties has further expanded the application prospects of HfO₂-based thin films in information storage technologies.

1) Dielectric properties: HfO₂-based thin films with MPB structures located at the phase boundary between orthorhombic (o) and tetragonal (t) phases, exhibit high dielectric constants under relatively low electric fields. Precise control of phase composition is crucial for realizing MPB structures, with approaches including: superlattice design, elemental doping, oxygen vacancy and carbon defect engineering, annealing process optimization, grain size control, and electrode material selection, and so on.

2) Ferroelectric properties: HfO₂-based thin films demonstrate good ferroelectricity especially at a thickness below 10 nm. However, relatively poor endurance and high coercive field remain major bottlenecks for practical applications. Researchers have developed various improvement strategies. Introducing oxide interlayer, optimizing domain switching ratio, elemental doping, and adopting oxide electrode can significantly enhance endurance; While superlattice design, elemental doping, and new ferroelectric phase engineering can effectively reduce coercive fields.

3) Devices: HfO₂-based high- κ dielectrics have been utilized in commercial DRAM capacitors. However, with continuously shrinking feature size, further increasing dielectric constant while maintaining low leakage current require deeper investigation. Successful 3D trench deposition of HfO₂-based ferroelectric thin films has enabled high-density integration of FeRAMs with advantages including large polarization, fast switching, and good endurance. Novel device architectures like FeFETs and FTJs demonstrate great potential in neuromorphic computing through nonvolatile multi-state manipulation. However, challenges remain in FeFET retention characteristics and FTJ endurance. Future efforts should focus on improving thin-film quality and scaling up from single-cell to array-level applications, thereby fully realizing the potential of HfO₂-based FeFETs and FTJs.

Keywords hafnium oxide-based films; dielectric; ferroelectric; phase modulation; information storage device