

界面 SiO_x 层对 BiFeO_3/Si 异质结电学性能的影响

肖泽宇, 雷 林, 刘 琳, 胡雪莉, 黄凤珍, 吕笑梅

(南京大学物理学院, 固体微结构物理国家重点实验室, 人工微结构科学与技术协同创新中心, 南京 210093)

摘 要: 构建铁电/半导体异质结构是现代多功能电子器件的重要发展方向。利用溶胶-凝胶方法在不同温度预处理后的 n-Si 衬底上制备了 BiFeO_3 薄膜。结果表明, 衬底预处理使得样品电滞回线细化变形, 同时光电流变弱。结合介电-温度谱以及截面高分辨透射电子显微镜等分析表明, 衬底预处理后, n-Si 表面的 SiO_x 层厚度增加, 削弱了 BFO 与 n-Si 之间的 pn 结界面接触势垒以及相应的分压, 有利于 BFO 的极化开关。势垒的降低伴随着界面内建电场的减小, 对光生载流子分离运动的驱动力减弱。通过揭示不同 SiO_x 厚度对铁电/半导体异质结界面及电荷迁移的影响, 可为基于 Si 衬底的铁电集成器件的设计提供重要参考。

关键词: 铁电/半导体异质结; 铁酸铋薄膜; 硅衬底; 氧化硅; 电荷迁移

中图分类号: O484 文献标志码: A 文章编号: 0454-5648(2025)09-2469-10

网络出版时间: 2025-06-06



近些年来, 随着电子技术及集成电路的高速发展, 对器件功能的要求越来越高。铁电/半导体异质结构因为同时兼具铁电材料和半导体材料的优良特性, 在存储器、人工突触、传感器、光电器件、光催化及自旋电子学等领域具有重要的应用^[1-10]。例如, 在非易失性存储器方面, 利用铁电极化改变半导体表面的电导状态, 推动了新一代存储器件发展^[11]; 在传感器领域, 利用铁电层对半导体层中电荷载流子的调控, 制备如气体、压力和温度等传感器^[12]; 在光伏领域, 铁电/半导体异质结通过内建电场与铁电退极化场的协同作用, 显著增强光生载流子的分离和收集, 从而提高光伏效率^[13-14]。

早期为了在半导体衬底上制备高质量铁电氧化物薄膜, 通常会在半导体衬底上预先制备一层界面层^[15-18], 界面层的 1 个主要作用是充当缓冲层, 以减小由于衬底与铁电氧化物薄膜的晶格失配所导致的失配应力, 以及由此引起的铁电氧化物薄膜的晶格畸变^[19-22]。近年来, 随着制备工艺的多样化、成熟化, $(\text{Ba}, \text{Sr})\text{TiO}_3$ 、 $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3$ 、 BaTiO_3 等^[23-26]

铁电材料与半导体 Si 的直接集成也被陆续报道。然而, 想要制备完全没有界面层的铁电/半导体异质结构是非常困难的, 特别是在 Si 衬底上。因为在样品制备过程中, 由于热扩散作用, 很难避免界面处一层 SiO_x 的存在^[27-28], 也会因此对器件性能产生一些影响。例如, Zhang 等^[28]通过溶胶-凝胶(sol-gel)法, 将 $\text{Pb}(\text{Zr}, \text{Ti})\text{O}_3(\text{PZT})$ 直接制备在 Si 衬底上时, 会在界面生成 SiO_x , 由于 SiO_x 的介电常数比较小, 严重影响了锆钛酸铅(PZT)的介电性能。Kim 等^[29]发现, 具有高缺陷浓度的 SiO_x 界面层的形成会限制栅极铁电氧化物极化的耐久性和沟道可控性。Duan 等^[30]发现, 在铁电场效应晶体管中, 随着循环次数的增加, SiO_x 中的陷阱态密度会增加, 导致器件的阈值电压不稳定, 进而影响器件存储的稳定性等。界面层作为铁电极化形成与载流子输运的关键媒介, 是十分重要的, 然而, 目前关于界面层变化如何影响势垒、铁电极化等电学特性仍缺乏系统性研究。

$\text{BiFeO}_3(\text{BFO})$ 是目前已知为数不多的在室温下同时具有铁电和磁性的材料^[31-32], 同时, 它的禁带

收稿日期: 2025-03-29。 修订日期: 2025-04-22。

基金项目: 国家重点研发计划(2022YFA1402903); 国家自然科学基金(52172116, 62171214)。

第一作者: 肖泽宇(1999—), 女, 博士研究生。

通信作者: 吕笑梅(1969—), 女, 博士, 教授;

黄凤珍(1979—), 女, 博士, 副教授。

Received date: 2025-03-29. Revised date: 2025-04-22.

First author: XIAO Zeyu (1999—), female, Doctoral Candidate.

E-mail: Xiaozeyuu@163.com

Correspondent author: LU Xiaomei (1969—), female, Ph.D., Professor.

HUANG Fengzhen (1979—), female, Ph.D., Associate Professor.

E-mail: xiaomeil@nju.edu.cn; fzhuang@nju.edu.cn

宽度也比较小, 大约只有 $2.7 \text{ eV}^{[33-34]}$, 并且具有很高的居里温度^[35]和大的光吸收系数^[36], 因此, BFO 在电、磁、光等各方面都有着极大的应用潜力^[37-39]。前期工作表明^[40-41], 将 BFO 直接制备在 n-Si 上, BFO 与 n-Si 之间也存在一层厚度约为 3 nm 的 SiO_x 界面层。由于无定形的 SiO_x 中长程有序的缺乏导致导带和价带的弥散, 使得载流子能在 SiO_x 层中自由移动^[42], SiO_x 层的隧穿势垒不足以阻挡 BFO 和 n-Si 之间的载流子迁移^[43]。因此, SiO_x 层的存在对于 BFO/n-Si 界面 p-n 结的影响往往可以忽略。但当界面 SiO_x 层发生变化时, 势必会对异质结进而对样品的宏观电学性能产生影响。

本工作将 n-Si 衬底在 O_2 氛围中进行一系列不同温度的预处理(温度范围: $400\sim 1000^\circ\text{C}$, 时间为 1 h), 在 n-Si 表面生长出不同厚度及致密度的 SiO_x 层, 然后在预处理后的衬底上制备 Bi 与 Fe 比例为 1.05 : 1.00 的 BFO 薄膜。研究发现, 随着衬底预处理温度的增加, SiO_x 层逐渐增厚, 进而改变界面势垒、极化开关以及光生载流子的分离运动。

1 实验

1.1 前驱溶液配制

以分析纯的硝酸铋($\text{Bi}(\text{NO}_3)_3 \cdot 5\text{H}_2\text{O}$)、硝酸铁($\text{Fe}(\text{NO}_3)_3 \cdot 9\text{H}_2\text{O}$)、乙酸(CH_3COOH)、乙二醇甲醚($\text{CH}_3\text{OCH}_2\text{CH}_2\text{OH}$)为原料。先按摩尔比为 1.05 : 1.00 称量好硝酸铋($\text{Bi}(\text{NO}_3)_3 \cdot 5\text{H}_2\text{O}$)和硝酸铁($\text{Fe}(\text{NO}_3)_3 \cdot 9\text{H}_2\text{O}$), 将硝酸铋($\text{Bi}(\text{NO}_3)_3 \cdot 5\text{H}_2\text{O}$)和硝酸铁($\text{Fe}(\text{NO}_3)_3 \cdot 9\text{H}_2\text{O}$)分别放入乙酸(CH_3COOH)和乙二醇甲醚($\text{CH}_3\text{OCH}_2\text{CH}_2\text{OH}$)中搅拌, 待两者溶解后, 混合在一起继续搅拌 8 h, 将搅拌后的溶液过滤, 得到浓度为 0.1 mol/L 的 BFO 前驱溶液。

1.2 衬底预处理

先往管式炉中通 O_2 , 然后将管式炉温度升高至目标温度, 待温度稳定后, 将衬底推入炉中, 加热 1 h 后, 直接从管式炉中取出放置在室温环境冷却。

1.3 薄膜样品制备

将前驱溶液滴在预处理后的衬底上, 以 3500 r/min 旋涂 30 s, 然后在加热台上 180°C 烘烤 5 min, 重复 3 次后, 将样品放入管式炉中, N_2 气氛下以 10°C/min 的升温速率先升温至 380°C 保持 15 min, 再升温至 550°C 保持 50 min, 最后自然降到室温, 如此可以得到厚度约为 60 nm 的薄膜。电学测试前, 通过射频磁控溅射在 BFO 薄膜上方和 Si 衬底下方沉积 $2 \text{ mm} \times 2 \text{ mm}$ 的金属 Pt 电极。

1.4 样品表征

用 X 射线衍射(XRD, D8, $\text{Cu K}\alpha$)、原子力显微镜(AFM, Bruker icon)和透射电子显微镜(TEM, FEI-Tecnai F20)对样品的结构、表面形貌及截面进行了表征。铁电和介电性能分别由 TF 2000HS 测试系统(Germany aixACCT)和阻抗分析仪(4194A, Agilent Santa Clara, CA)测量。在由 LED 灯产生的不同颜色光(波长范围: $405\sim 650 \text{ nm}$)的照射下, 用源表(Keithley 6482)记录 $I-V$ 及 $I-t$ 曲线, 使用紫外辐照计(LS125)和太阳能表(TES1333)校准光照强度。

2 结果与讨论

2.1 物相与形貌分析

图 1 为样品的形貌观察和 XRD 谱。由图 1a 和图 1b 可见, 预处理后 n-Si 衬底的表面粗糙度在 $0.16\sim 0.59 \text{ nm}$ 之间, 都比较平整光滑。由图 1c 和图 1d 可见, 500°C 和 900°C 预处理后, 2 种衬底内部都维持 Si 的完整晶格结构, 仅表面层发生变化。前期研究可知, 未经过预处理的衬底, 其表面有 1 层厚度约为 3 nm 的 SiO_x ^[41]。由图 1c 和图 1d 还可以看出, 500°C 、 900°C 预处理后表面 SiO_x 的厚度分别约为 14、92 nm, 说明对 n-Si 衬底进行高温预处理确实可以使表面的 SiO_x 变厚。但从图 1c 可以看出, 500°C 预处理后的衬底, 其表面的 SiO_x 很明显分成了 2 层, 下面 1 层厚度约为 3 nm, 应对应衬底表面的那层原始 SiO_x , 另 1 层厚度约为 11 nm, 应为预处理过程中新生长出的一层, 这 2 层 SiO_x 具有明显的衬度差异, 表明它们并不完全相同。由图 1d 右下插图可以看出, 900°C 预处理的衬底表面 SiO_x 并没有出现上述明显的分层情况, 说明在更高温度预处理条件下, 表面原有的 SiO_x 和新的 SiO_x 生长层趋于一致, 并且, 相比于 500°C 预处理, 900°C 预处理后, 衬底表面的 SiO_x 变得更加致密。由图 1e 利用 Miller 指数对各个峰位进行标定, 可见不同温度预处理的衬底上制备的 BFO 薄膜均属于纯相 R3c 结构, 未出现常见的 Bi_2O_3 、 Fe_2O_3 等杂相峰。

使用 Scherrer 公式来计算 BFO 薄膜的平均晶粒尺寸^[44]:

$$D = \frac{K\lambda}{\beta \cos \theta} \quad (1)$$

其中: D 为晶粒尺寸; β 为衍射峰半高宽; K 为 Scherrer 常数(通常取为 0.94); λ 为 X 射线波长; θ 为衍射角。由于仪器的原因, 实际测得的 XRD 谱

是由 $K_{\alpha 1}(\lambda=0.154\ 06\ \text{nm})$ 和 $K_{\alpha 2}(\lambda=0.154\ 43\ \text{nm})$ 的衍射谱叠加而成。扣除 $K_{\alpha 2}$ 的影响后, 根据 Scherrer 公式计算得到的平均晶粒尺寸接近, 在 29~33 nm

之间。由图 1f 和图 1g 可见, BFO 薄膜的表面平整致密, 说明衬底预处理对于 BFO 的生长没有明显影响。

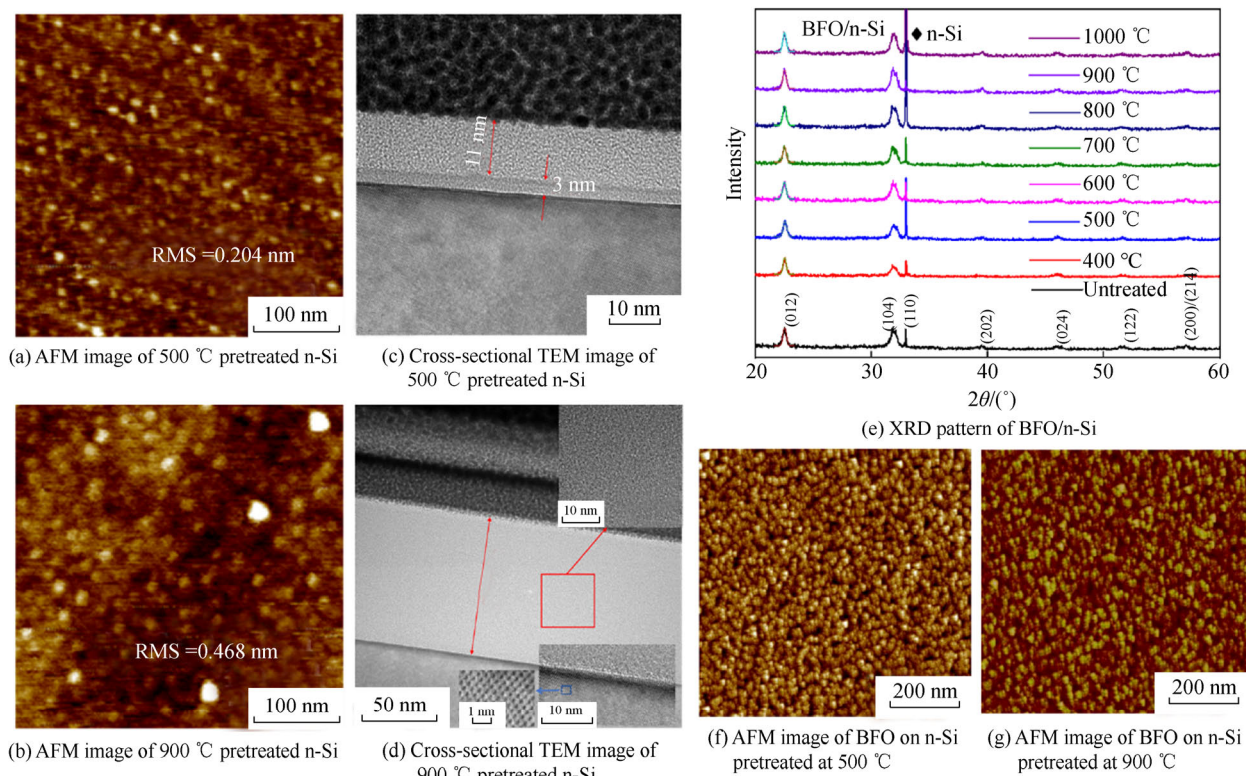


图 1 不同温度预处理后 n-Si 的 TEM 截面照片和 BFO/n-Si 的 XRD 谱

Fig. 1 Cross-sectional TEM images of pretreated n-Si and XRD patterns of BFO/n-Si

2.2 预处理对衬底介电性能的影响

图 2 为不同温度预处理后 n-Si 的介电常数和介电损耗随温度的变化曲线。由图 2 可以看出, 预处理前后的衬底在 -150~150 °C 温区范围内的损耗谱都显示 1 组弛豫峰。随着预处理温度的变化, 弛豫峰的峰位和峰高都发生改变。

根据 Arrhenius 定律, 损耗峰温 T_m 与测试频率 f 之间的关系可以表示为:

$$\ln(2\pi f) = -\frac{E_a}{k_B T_m} + \ln\left(\sqrt{\frac{\varepsilon_s}{\varepsilon_\infty}} / \tau_0\right) \quad (2)$$

其中: E_a 为弛豫单元的激活能; k_B 为 Boltzmann 常数; ε_s 为静态介电常数; ε_∞ 为高频介电常数; τ_0 为无限高温所对应的弛豫时间。由式(2)可以计算出衬底在不同温度预处理后的激活能(见图 2d、图 2f、图 2h、图 2j、图 2l、图 2n、图 2p 插图)。激活能随着预处理温度发生变化, 应关联于前述衬底表面 SiO_x 的变化。

在氧化物中, 氧空位是常见的荷电缺陷, 一价

氧空位的激活能一般在 0.3~0.5 eV 之间^[45], 二价氧空位的激活能在 0.5~1.2 eV 之间^[46]。当预处理温度 $\leq 500\ ^\circ\text{C}$, 激活能基本保持在 0.6 eV 左右, 表明衬底表面 SiO_x 层中以二价氧空位居多; 当预处理温度 $\geq 600\ ^\circ\text{C}$, 随预处理温度的升高, 激活能总体呈现下降趋势, 表明 SiO_x 层中的二价氧空位逐渐减少而一价氧空位逐渐增多。根据文献报道和前期工作^[40-45], 当样品中氧空位较多时以二价氧空位为主, 氧空位较少时以一价氧空位为主。因此, 上述激活能的变化也说明, 随着预处理温度的增加, 衬底表面 SiO_x 层中的氧空位逐渐减少, 这一现象和介电损耗峰随着预处理温度的升高而降低是一致的, 也和前述截面 TEM 照片显示的 SiO_x 致密度增加是吻合的。随着衬底预处理温度的升高, 衬底表面的 SiO_x 变得越来越厚, 且越来越致密, 使得界面层氧空位减少, 同时, 在高温富氧的环境下, 氧扩散填充空位, 会进一步降低氧空位缺陷浓度, 相应地造成介电弛豫峰的变化^[47-48]。特别是, 700 °C 衬底预处理后的介电激活能出现了异常降低, 其原因在于, 700 °C 处

于氧空位减少同时二价氧空位向一价氧空位转变的过渡期, 此时, 具有相对较高浓度的一价氧空位容

易聚集形成导电通道^[49–54], 为氧空位提供了额外的迁移路径, 使得激活能异常降低。

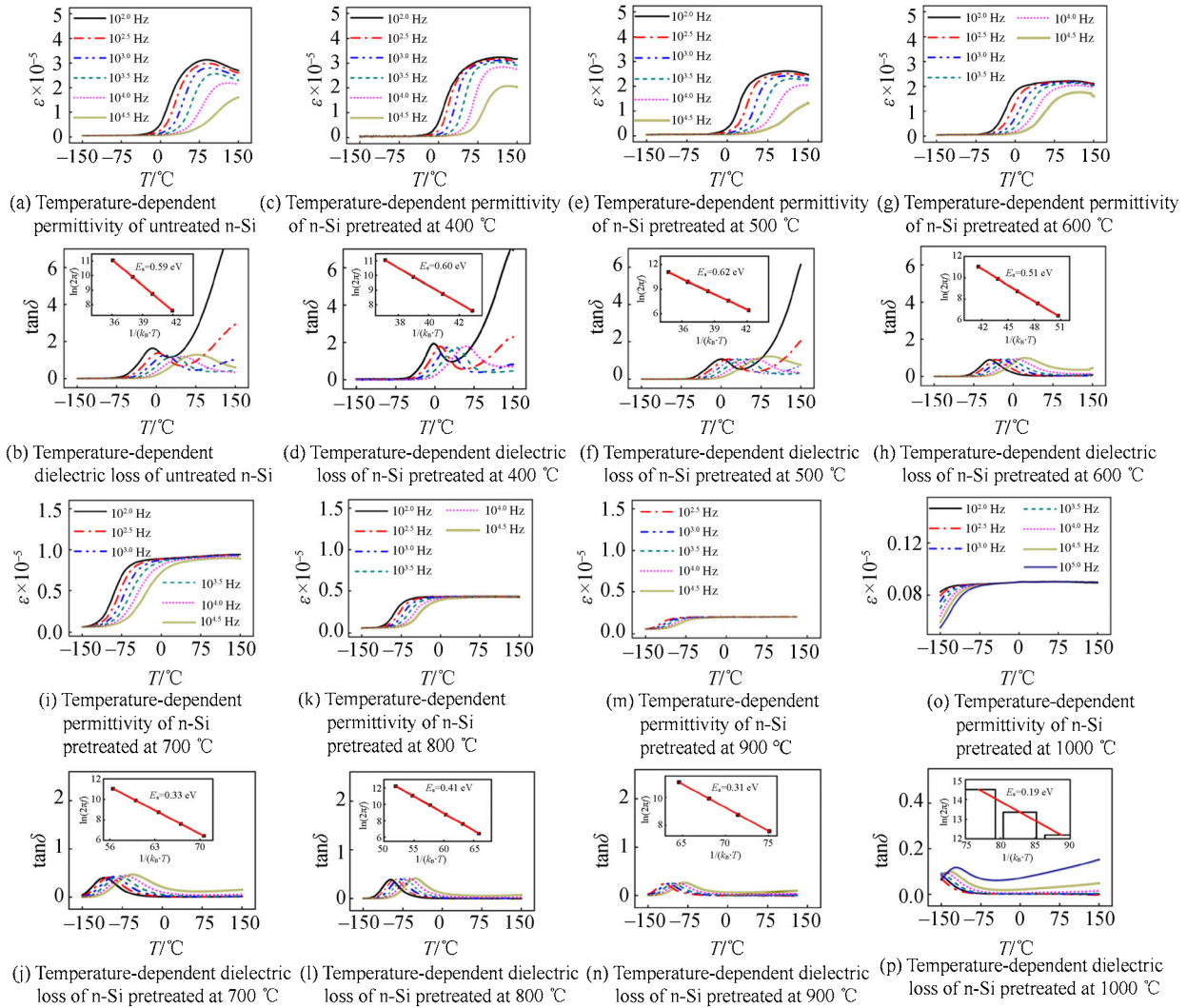


图2 不同温度预处理后 n-Si 的介电常数和介电损耗随温度的变化

Fig. 2 Temperature-dependent permittivity and dielectric loss of n-Si pretreated at different temperatures

2.3 界面 SiO_x 对 BiFeO₃/n-Si 室温电滞回线的影响

文献[40,55]研究表明, 制备在 Si 上的 BFO 薄膜的电滞回线和典型的方形回线有差异, 其主要原因在于界面势垒的变化以及荷电缺陷的迁移。图 3 为不同温度衬底预处理后 BFO/n-Si 的电滞回线和界面接触情况。由图 3 可见, 衬底预处理后, BFO/n-Si 的电滞回线发生了非常明显的变化, 具体说明如下:

1) 衬底经过预处理之后, BFO/n-Si 电滞回线的夹持现象消失。

衬底未预处理时, BFO/n-Si 的电滞回线出现明显的夹持现象^[40], 其原因在于 BFO 内部的氧空位和低价 Fe 离子结合, 形成 Fe²⁺-O⁺ 缺陷偶极子, 作为

钉扎中心阻碍极化翻转。由于 BFO 薄膜中存在 Bi 空位, 其具有弱的 p 型半导体性质, 它与未预处理的 n-Si 衬底之间存在 pn 结^[41]。将衬底进行预处理后, 衬底表面的 SiO_x 层增厚, 缺陷减少, 导电性减弱, 对 BFO 和 n-Si 之间的载流子迁移不利, 进而影响了界面 pn 结的建立, 削弱界面势垒。在外加电场的作用下, 界面分压大幅减小, 反之 BFO 层的分压增加, 使得 BFO 层的极化开关较容易发生, 而源于氧空位缺陷钉扎的电滞回线夹持现象大幅削弱。

2) 随预处理温度的不同, 电滞回线的形态分为 2 类: 第 1 类在 400~600 °C 区间, 形态较为正常; 第 2 类在 700~1000 °C 区间, 电滞回线明显变细, 矫顽电压变小。

400~600 °C 区间, 此时界面 SiO_x 层虽然有所增厚, 但不足以完全阻挡 BFO 和 n-Si 之间的载流子移动, 即 BFO 与 n-Si 之间还是存在 p-n 结(见图 3h 左图)。削弱的 p-n 结界面势垒对应较小的界面分压, 使得极化开关的钉扎现象趋于消失, 电滞回线的形态与正常的电滞回线类似。700~1000 °C 区间, 此时界面 SiO_x 厚度明显增加, 不能单纯地将 SiO_x 视为隧穿层, 而是需要考虑 2 个界面, 分别是 BFO/SiO_x 和 $\text{SiO}_x/\text{n-Si}$, 如图 3h 右图所示。由于 SiO_x 中存在氧空位, 因此, 可看作弱 n 型半导体, 此时, SiO_x 和 n-Si 是同类半导体接触, 可以忽略势垒的影响。另外, 虽然 BFO 具有 p 型半导体的特征, 但是 BFO 和 SiO_x 导电性都很弱, 载流子的扩散不明显, 导致

BFO/ SiO_x 界面势垒很小, 也可以忽略。因此, 可以认为, 700~1000 °C 衬底预处理后的 $\text{BFO}/\text{n-Si}$ 的界面近似欧姆接触, 界面分压大幅减小而 BFO 层的分压进一步增大, 导致电滞回线表现出中心收缩现象, 矫顽电压显著减小。1000 °C 时, 在大电压下出现比较明显的滞回, 这与界面极化有关^[56]。

随着衬底预处理温度升高, 界面 SiO_x 层厚度增加, 阻碍了 BFO 和 n-Si 衬底之间的载流子迁移, 导致 pn 结界面势垒减弱。虽然可以将 700 °C 视为衬底预处理温度的拐点, 即低于 700 °C 时, 可以将界面 SiO_x 视为隧穿层, 而 700 °C 以上, 则界面类似欧姆接触, 但该变化是随着衬底预处理温度升高的一个渐变过程。

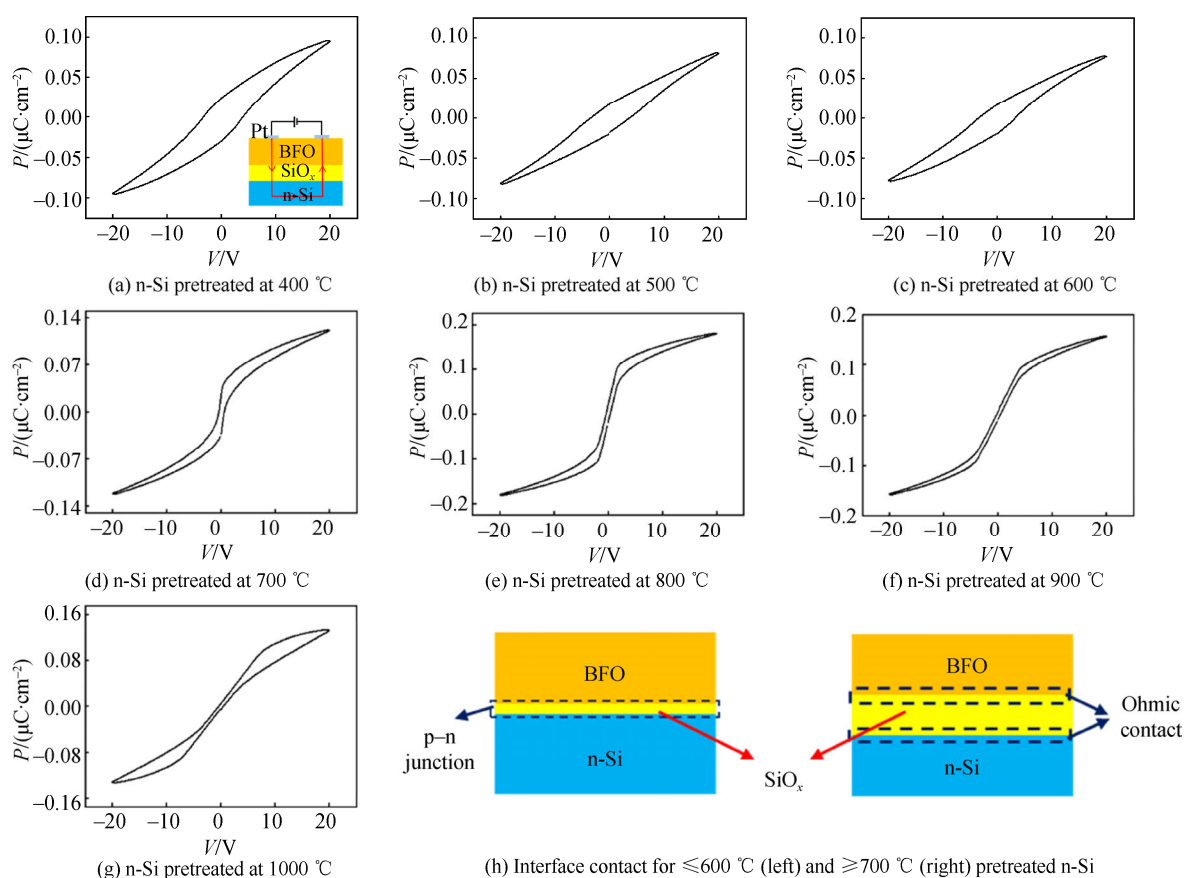


图 3 不同温度衬底预处理后 $\text{BFO}/\text{n-Si}$ 的电滞回线和界面接触情况

Fig. 3 Hysteresis loops of BFO on pretreated n-Si and interface contact

为了验证这一界面势垒变化对电滞回线的影响, 在 p-Si 衬底上进行了对照实验。图 4 为不同温度衬底预处理后 $\text{BFO}/\text{p-Si}$ 的电滞回线和界面接触情况。由图 4a 和图 4b 可见, 500 °C 衬底预处理后的电滞回线表现出中心收缩现象, 这是由于衬底表面 SiO_x 比较薄, 且 p 型 BFO 与 p-Si 之间并不存在

p-n 结, 界面近似为欧姆接触, 如图 4c 左图所示。因此, 其电滞回线与 700~1000 °C 区间衬底预处理后的 $\text{BFO}/\text{n-Si}$ 类似, 800 °C 衬底预处理后的表面 SiO_x 比较厚, 此时需要考虑 BFO/SiO_x 和 $\text{SiO}_x/\text{p-Si}$ 2 个界面, 根据前面的分析, BFO/SiO_x 界面势垒可以忽略。但 SiO_x 作为弱 n 型半导体与 p-Si 之间会发生载

流子的扩散, 形成较弱的界面势垒, 如图 4c 右图所示。所以, 在衬底 800 °C 预处理后的 BFO/p-Si 中, $\text{SiO}_x/\text{p-Si}$ 的 p-n 结界面势垒分压, 导致 BFO 的分压减小, 因此, 其电滞回线与 400~600 °C 区间衬底预处理后的 BFO/n-Si 类似。

关于电滞回线的数值大小, 由于 BFO 薄膜和 Si 衬底界面 p-n 结的单向导通性, 不能采用常规的上下电极方式测量电滞回线^[40,55], 而只能采用图

3a 插图所示的 2 个顶电极(面内电极)结构。所测试的实际导电通路, 相当于 2 个 $\text{Pt/BFO/SiO}_x/\text{n-Si}$ 异质结构的反向串联, 如图 3a 插图中的红色通路所示。虽然电滞回线由 BFO 的极化开关所主导, 但是由于界面势垒、界面 SiO_x 层的存在, 以及 Si 的分压作用, 实际施加在 BFO 层的电压往往远小于 P-V 回线中所显示的电压, 并且测得的极化数值也偏低。

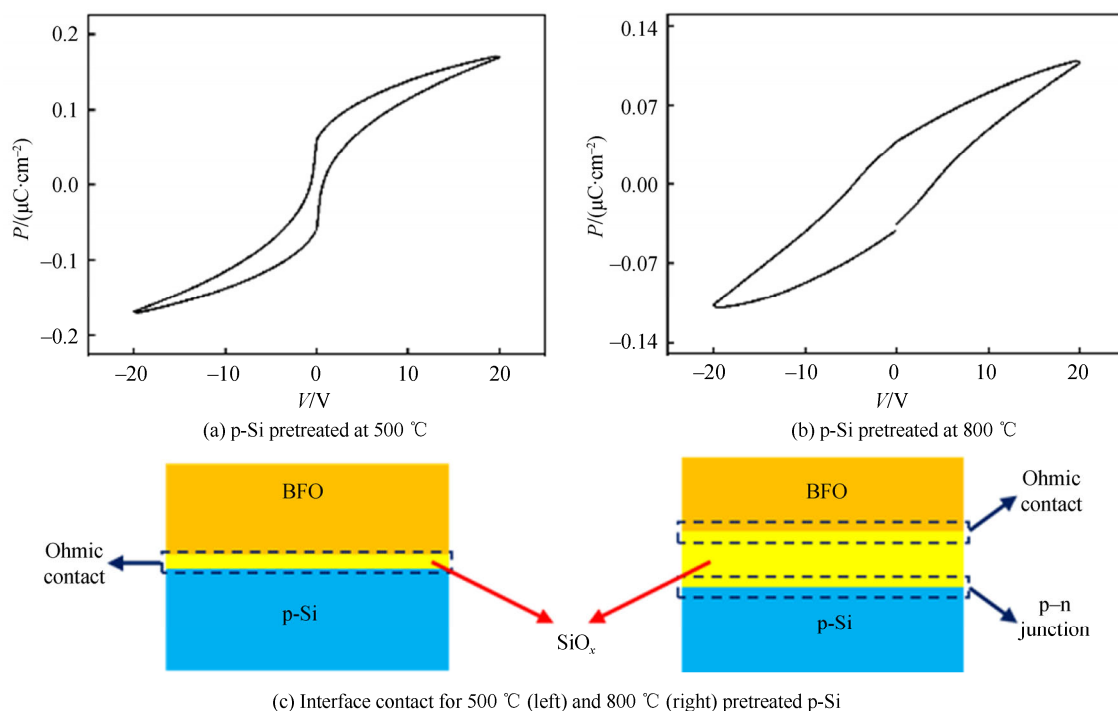


图 4 不同温度衬底预处理后 BFO/p-Si 的电滞回线和界面接触情况

Fig. 4 Hysteresis loops of BFO on pretreated p-Si and interface contact

2.4 界面 SiO_x 对 $\text{BiFeO}_3/\text{n-Si}$ 样品 $I-V$ 特性的影响

图 5 为衬底预处理后的 BFO/n-Si 的 $I-V$ 曲线。采用图 5a 插图所示的面外电极结构对样品的 $I-V$ 特性进行了表征。由图 5 可见, 衬底未预处理的 BFO/n-Si 样品, 其室温 $I-V$ 曲线在正、负偏压下并不对称, 表现出整流效应, 源于 BFO/n-Si 的 p-n 结势垒和 n-Si/Pt 肖特基势垒高度的不对称^[41]。由于不同样品的电流数量级有差异, 由图 5a 和图 5b 可见, 400~800 °C 时, $I-V$ 曲线在负偏压下截止电压逐渐减小, 与界面势垒减弱相吻合, 正偏压下的导通电流也呈现逐渐减小的趋势, 这是由于随着预处理温度的升高, SiO_x 增厚且缺陷减少, 导致样品整体的电导率下降。但在 700 °C 衬底预处理后, 正偏压下的电流值异常增大, 这可归因于该样品中 SiO_x 层较大的电导率。700 °C 是衬底表面 SiO_x 层中二价氧空位

向一价氧空位转变的临界温度。由于一价氧空位具有较低的电荷排斥力, 更容易聚集形成导电通道^[49-51], 宏观上表现为电导率增大^[52-54], 这和前述介电激活能的降低是吻合的。随着处理温度进一步升高, 氧扩散充分填充空位, 一价氧空位逐渐减少, 电导率降低。当衬底预处理温度 ≥ 900 °C 后, 衬底表面较厚的 SiO_x 形成阻挡层, BFO/n-Si 已经不具有整流效应。

2.5 界面 SiO_x 对 $\text{BiFeO}_3/\text{n-Si}$ 样品 $I-t$ 特性的影响

图 6 为衬底预处理后 BFO/n-Si 的 $I-t$ 曲线、650 nm 光照下的电流开关比和预处理后 n-Si 衬底的 $I-V$ 曲线。利用图 5 中同样的面外电极结构探测了样品在零偏压下, 不同温度衬底预处理后 BFO/n-Si 在紫光(405 nm)、绿光(520 nm)、红光(650 nm)照射下的室温 $I-t$ 曲线, 开关时间均为 20 s。由图 6a~

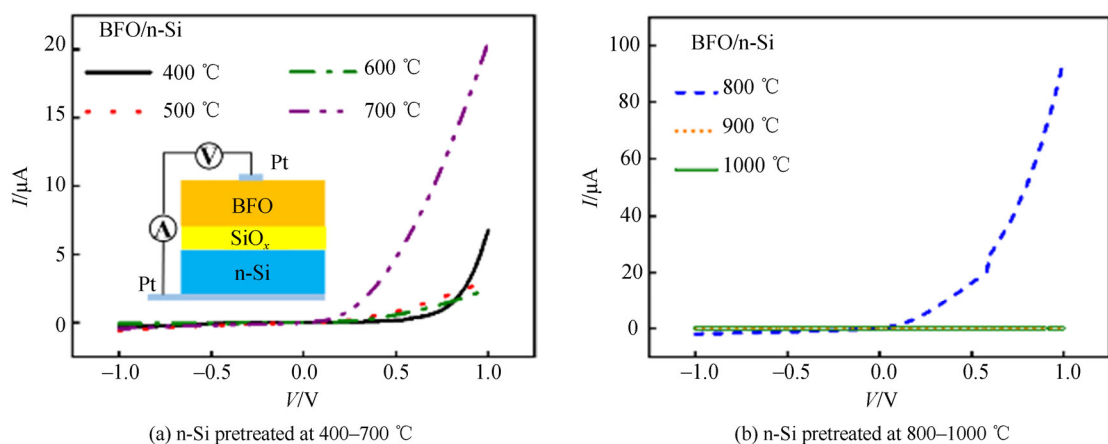


图 5 衬底预处理后的 BFO/n-Si 的 I - V 曲线
Fig. 5 I - V curves of BFO on pretreated n-Si substrate

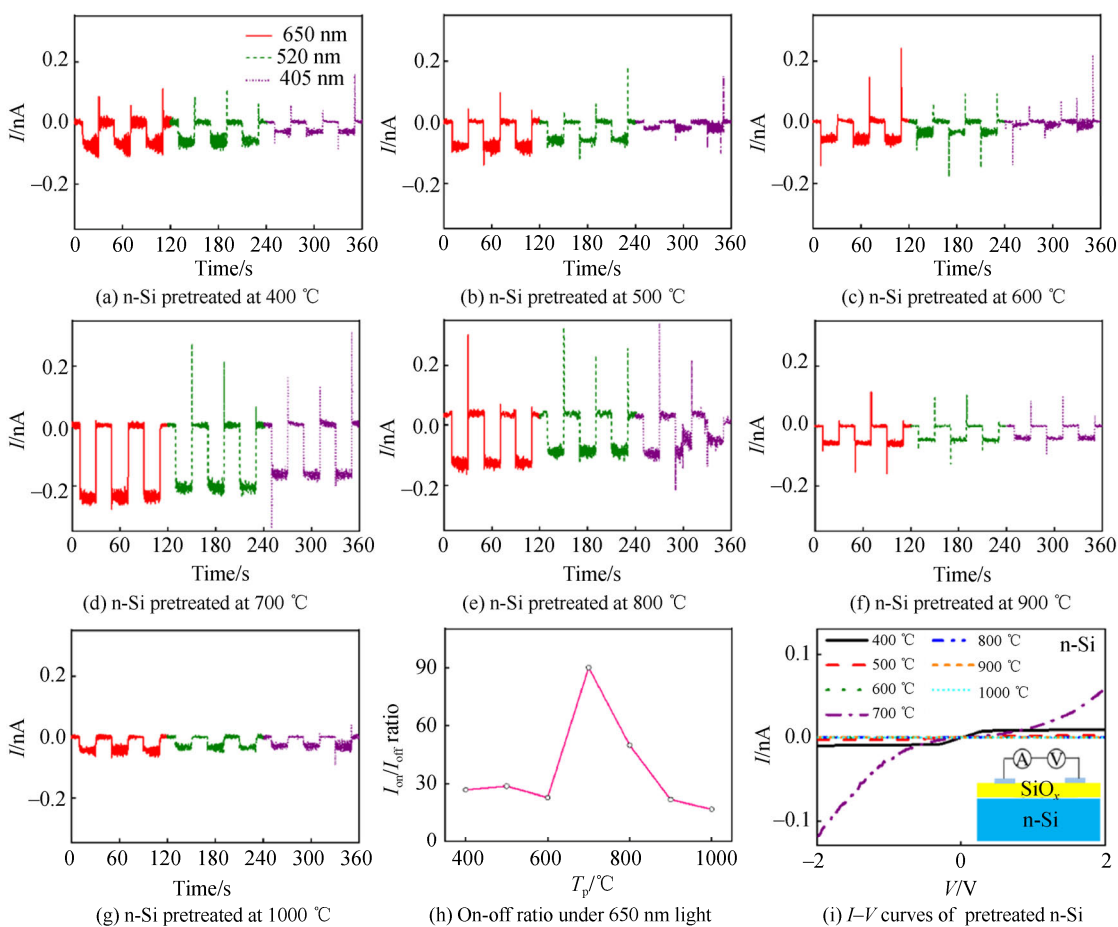


图 6 衬底预处理后 BFO/n-Si 的 I - t 曲线、650 nm 光照下的电流开关比和预处理后 n-Si 衬底的 I - V 曲线
Fig. 6 I - t curves of BFO on pretreated n-Si substrate, on-off ratio under 650 nm light, and I - V curves of pretreated n-Si

图 6g 可见, 相比于未经过衬底预处理的样品^[41], 衬底预处理后的样品响应电流明显减小。基本原因仍然关联于前述界面势垒的降低, 此时, 界面内建电场也相应减小, 对光生载流子分离运动的驱动力减弱, 使得光电响应减弱。图 6h 为在 650 nm 波长光照条件下, BFO/n-Si 样品光电流的开关比与衬底

预处理温度之间的关系。由图 6h 可以看出, 开关比大致随预处理温度的升高而减小, 这归功于前述 700 °C 衬底预处理样品较大的电导率, 该样品的 I - t 也显示出特殊性, 其开关比明显大于其他预处理温度, 800 °C 衬底预处理样品的开关比也相对较大, 是因为 SiO_x 层中空位缺陷相对较少, 对光生载流

子的捕获较少。采用图 6i 插图所示的面内电极结构, 测量了不同温度预处理后的 $\text{SiO}_x/\text{n-Si}$ 衬底的室温 $I-V$ 曲线, 如图 6i 所示。700 °C 预处理后, 衬底在 $-4\sim 4$ V 偏压范围内的电流明显大于其他预处理温度, 这验证了对于 700 °C 预处理后衬底电导率异常增大的分析。

3 结论

将 n-Si 衬底在 O_2 氛围中进行一系列不同温度的预处理(温度范围 400~1000 °C, 时间 1 h), 随后生长 BFO 薄膜。随着预处理温度升高, n-Si 表面的 SiO_x 逐渐增厚、致密度提高。当预处理温度 ≥ 700 °C, 介电弛豫峰的激活能开始减小, 显示衬底表面 SiO_x 层中的氧空位由二价向一价转变。衬底预处理使得 BFO/n-Si 样品的电滞回线夹持现象消失, 矫顽电压减小, $I-V$ 曲线的截止电压减小, 光电流的开关比降低。主要原因在于, 界面 SiO_x 层的存在降低了 BFO/n-Si 界面接触的 pn 结势垒高度, 降低了内建电场, 从而影响了 BFO 的极化开关以及光生载流子的分离运动。700 °C 衬底预处理后 BFO/n-Si 出现光电流异常增大的现象, 这源于 SiO_x 层中的一价氧空位聚集, 导致衬底导电性异常增大。

(第二十七届中国科协年会学术论文)

参考文献:

- [1] LI Y, YANG Y L, ZHAO H Z, et al. Nonvolatile memory device based on the ferroelectric metal/ferroelectric semiconductor junction[J]. *Nano Lett*, 2025, 25(4): 1680–1688.
- [2] YU T Q, HE F C, ZHAO J H, et al. $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$ based ferroelectric memristor with multilevel storage potential and artificial synaptic plasticity[J]. *Sci China Mater*, 2021, 64(3): 727–738.
- [3] ZHANG Z, SHI L, WANG B, et al. Epitaxial growth of full-vdW $\alpha\text{-In}_2\text{Se}_3/\text{MoS}_2$ heterostructures for all-in-one sensing and memory-computing artificial visual system[J]. *Chin Chem Lett*, 2025, 36(3): 109687.
- [4] HU Y Q, XU W, LIU N T, et al. Artificial optoelectronic synapses based on light-controllable ferroelectric semiconductor memristor[J]. *Adv Optical Mater*, 2024, 12(14): 2302887.
- [5] LIM T, LEE J M, JANG J. Flexible temperature sensor with 2D In_2Se_3 ferroelectric-semiconductor field effect transistor exhibiting record high sensitivity[J]. *Small*, 2025, 21(12): 2410853.
- [6] ZHANG Y, ZHAO X Y, CHEN J X, et al. Self-polarized BaTiO_3 for greatly enhanced performance of ZnO UV photodetector by regulating the distribution of electron concentration[J]. *Adv Funct Mater*, 2020, 30(5): 1907650.
- [7] ZHANG Y J, SU H X, LI H, et al. Enhanced photovoltaic-pyroelectric coupled effect of $\text{BiFeO}_3/\text{Au}/\text{ZnO}$ heterostructures[J]. *Nano Energy*, 2021, 85: 105968.
- [8] ZHANG Y Z, YANG L Y, ZHANG Y J, et al. Enhanced photovoltaic performances of La-doped bismuth ferrite/zinc oxide heterojunction by coupling piezo-phototronic effect and ferroelectricity[J]. *ACS Nano*, 2020, 14(8): 10723–10732.
- [9] THANGAVEL S, PAZHAMALAI P, KRISHNAMOORTHY K, et al. Ferroelectric-semiconductor $\text{BaTiO}_3\text{-Ag}_2\text{O}$ nanohybrid as an efficient piezo-photocatalytic material[J]. *Chemosphere*, 2022, 292: 133398.
- [10] SŁAWIŃSKA J, DI SANTE D, VAROTTO S, et al. Fe/GeTe(111) heterostructures as an avenue towards spintronics based on ferroelectric Rashba semiconductors[J]. *Phys Rev B*, 2019, 99(7): 075306.
- [11] CAI R G, KASSA H G, HAOUARI R, et al. Organic ferroelectric/semiconducting nanowire hybrid layer for memory storage[J]. *Nanoscale*, 2016, 8(11): 5968–5976.
- [12] DU J Y, XIE D G, ZHANG Q H, et al. A robust neuromorphic vision sensor with optical control of ferroelectric switching[J]. *Nano Energy*, 2021, 89: 106439.
- [13] ZHU M S, ZHENG H W, ZHANG J, et al. Polarization dependent ferroelectric photovoltaic effects in BFTO/CuO thin films[J]. *Appl Phys Lett*, 2017, 111(3): 032901.
- [14] YU P P, WANG W W, ZHENG T X, et al. Pyro-phototronic effect-enhanced photocurrent of a self-powered photodetector based on ZnO nanofiber arrays/ BaTiO_3 films[J]. *ACS Appl Mater Interfaces*, 2023, 15(39): 46031–46040.
- [15] ABEL S, ELTES F, ELLIOTT ORTMANN J, et al. Large Pockels effect in micro- and nanostructured barium titanate integrated on silicon[J]. *Nat Mater*, 2019, 18(1): 42–47.
- [16] ABEL S, STÖFERLE T, MARCHIORI C, et al. A strong electro-optically active lead-free ferroelectric integrated on silicon[J]. *Nat Commun*, 2013, 4: 1671.
- [17] LI Z P, GUO X, LU H B, et al. An epitaxial ferroelectric tunnel junction on silicon[J]. *Adv Mater*, 2014, 26(42): 7185–7189.
- [18] MOALLA R, CUEFF S, PENUELAS J, et al. Large anisotropy of ferroelectric and pyroelectric properties in heteroepitaxial oxide layers[J]. *Sci Rep*, 2018, 8(1): 4332.
- [19] JAMES A R, XI X X. Effects of buffer layer thickness and strain on the dielectric properties of epitaxial SrTiO_3 thin films[J]. *J Appl Phys*, 2002, 92(10): 6149–6152.
- [20] YOON J G, KIM K. Growth of highly textured LiNbO_3 thin film on Si with MgO buffer layer through the sol-gel process[J]. *Appl Phys Lett*, 1996, 68(18): 2523–2525.
- [21] TENNE D A, XI X X, LI Y L, et al. Absence of low-temperature phase transitions in epitaxial BaTiO_3 thin films[J]. *Phys Rev B*, 2004, 69(17): 174101.
- [22] HSU W Y, RAJ R. MgO epitaxial thin films on (100) GaAs as a substrate for the growth of oriented PbTiO_3 [J]. *Appl Phys Lett*, 1992, 60(25): 3105–3107.
- [23] JUN S, KIM Y S, LEE J, et al. Dielectric properties of strained (Ba, Sr) TiO_3 thin films epitaxially grown on Si with thin yttria-stabilized zirconia buffer layer[J]. *Appl Phys Lett*, 2001, 78(17): 2542–2544.
- [24] MINH D H, LOI N V, DUC N H, et al. Low-temperature PZT thin-film ferroelectric memories fabricated on SiO_2/Si and glass substrates[J]. *J Sci Adv Mater Devices*, 2016, 1(1): 75–79.

- [25] KORMONDY K J, POPOFF Y, SOUSA M, et al. Microstructure and ferroelectricity of BaTiO_3 thin films on Si for integrated photonics[J]. *Nanotechnology*, 2017, 28(7): 075706.
- [26] CHERNIKOVA A, KOZODAEV M, MARKEEV A, et al. Ultrathin $\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2$ ferroelectric films on Si[J]. *ACS Appl Mater Interfaces*, 2016, 8(11): 7232–7237.
- [27] 张林涛, 任天令, 刘理天, 等. 硅基 PZT 铁电薄膜的界面和表面研究[J]. *压电与声光*, 2000, 22(5): 316–318.
ZHANG Lintao, REN Tianling, LIU Litian, et al. Piezoelectrics Acoustooptics, 2000, 22(5): 316–318.
- [28] ZHANG Q, REN T L, ZHANG L T, et al. Interface and surface characterization of lead zirconate titanate thin films grown by sol-gel method[J]. *Jpn J Appl Phys*, 2001, 40(8R): 5074.
- [29] KIM S H, YU G T, PARK G H, et al. Interfacial engineering of a $\text{Mo}/\text{Hf}_{0.3}\text{Zr}_{0.7}\text{O}_2/\text{Si}$ capacitor using the direct scavenging effect of a thin Ti layer[J]. *Chem Commun*, 2021, 57(93): 12452–12455.
- [30] DUAN J H, ZHAO S J, TIAN F B, et al. Trap generation in whole gate stacks of FeFET with $\text{TiN}/\text{Hf}_{0.5}\text{Zr}_{0.5}\text{O}_2/\text{SiO}_2/\text{Si}$ (MFIS) gate structure during endurance fatigue[J]. *IEEE Trans Electron Devices*, 2022, 69(12): 6547–6551.
- [31] WANG J, NEATON J B, ZHENG H, et al. Epitaxial BiFeO_3 multiferroic thin film heterostructures[J]. *Science*, 2003, 299(5613): 1719–1722.
- [32] GUO R, YOU L, ZHOU Y, et al. Non-volatile memory based on the ferroelectric photovoltaic effect[J]. *Nat Commun*, 2013, 4: 1990.
- [33] YI H T, CHOI T, CHOI S G, et al. Mechanism of the switchable photovoltaic effect in ferroelectric BiFeO_3 [J]. *Adv Mater*, 2011, 23(30): 3403–3407.
- [34] ZHAO R D, MA N, SONG K, et al. Boosting photocurrent via heating BiFeO_3 materials for enhanced self-powered UV photodetectors[J]. *Adv Funct Mater*, 2020, 30(6): 1906232.
- [35] UCHIDA H, UENO R, FUNAKUBO H, et al. Crystal structure and ferroelectric properties of rare-earth substituted BiFeO_3 thin films[J]. *J Appl Phys*, 2006, 100(1): 014106.
- [36] JI W, YAO K, LIANG Y C. Bulk photovoltaic effect at visible wavelength in epitaxial ferroelectric BiFeO_3 thin films[J]. *Adv Mater*, 2010, 22(15): 1763–1766.
- [37] CATALAN G, SCOTT J F. Physics and applications of bismuth ferrite[J]. *Adv Mater*, 2009, 21(24): 2463–2485.
- [38] BISWAS P P, PAL S, SUBRAMANIAN V, et al. Polarization driven self-biased and enhanced UV-visible photodetector characteristics of ferroelectric thin film[J]. *J Phys D: Appl Phys*, 2020, 53(27): 275302.
- [39] LAN S Y, YU C, SUN F, et al. Tuning piezoelectric driven photocatalysis by La-doped magnetic BiFeO_3 -based multiferroics for water purification[J]. *Nano Energy*, 2022, 93: 106792.
- [40] LEI L, LIU L, LU X M, et al. Controllable distribution and reversible migration of charges in BiFeO_3 -based films on Si substrates[J]. *ACS Appl Mater Interfaces*, 2021, 13(36): 43787–43794.
- [41] LEI L, LIU L, LU X M, et al. Broadband and high-sensitivity photodetector based on BiFeO_3/Si heterojunction[J]. *Adv Optical Mater*, 2023, 11(1): 2201893.
- [42] SHENG Z G, SUN Y P, ZHU X B, et al. Transport properties and backward diode-like behaviour in manganite-based p-i-n junctions[J]. *J Phys D: Appl Phys*, 2008, 41(13): 135008.
- [43] YANG Z H, GAO P Q, SHENG J, et al. Principles of dopant-free electron-selective contacts based on tunnel oxide/low work-function metal stacks and their applications in heterojunction solar cells[J]. *Nano Energy*, 2018, 46: 133–140.
- [44] PATTERSON A L. The scherrer formula for X-ray particle size determination[J]. *Phys Rev*, 1939, 56(10): 978–982.
- [45] MIN K L, HUANG F Z, JIN Y M, et al. Control of oxygen vacancies and their kinetic behaviours via reversible oxygen loss in BiFeO_3 ceramics[J]. *J Phys D: Appl Phys*, 2015, 48(44): 445301.
- [46] KE Q Q, KUMAR A, LOU X J, et al. Origin of the enhanced polarization in La and Mg co-substituted BiFeO_3 thin film during the fatigue process[J]. *Appl Phys Lett*, 2012, 100(4): 042902.
- [47] ZHAO M J, SUN Z T, ZHANG Z X, et al. Suppression of oxygen vacancy defects in sALD-ZnO films annealed in different conditions[J]. *Materials*, 2020, 13(18): 3910.
- [48] LIUYANG J X, WANG L, HE X H, et al. Effect of argon annealing treatment on photoelectric properties of GZO films deposited by atomic layer deposition[J]. *J Phys Chem C*, 2024, 128(9): 4086–4092.
- [49] QU J S, LIU W, LIU R Z, et al. Evolution of oxygen vacancies in cerium dioxide at atomic scale under CO_2 reduction[J]. *Chem Catal*, 2023, 3(10): 100759.
- [50] EOM K, CHOI E, CHOI M, et al. Oxygen vacancy linear clustering in a perovskite oxide[J]. *J Phys Chem Lett*, 2017, 8(15): 3500–3505.
- [51] 李领伟, 曹世勋, 黎文峰, 等. 氧含量对 Fe 掺杂 YBCO 体系中载流子局域化与离子团簇效应的影响[J]. *物理学报*, 2005, 54(8): 3839–3844.
LI Lingwei, CAO Shixun, LI Wenfeng, et al. *Acta Phys Sin*, 2005, 54(8): 3839–3844.
- [52] TANG K C, MENG A C, HUI F, et al. Distinguishing oxygen vacancy electromigration and conductive filament formation in TiO_2 resistance switching using liquid electrolyte contacts[J]. *Nano Lett*, 2017, 17(7): 4390–4399.
- [53] LI S Q, DU J G, LU B J, et al. Gradual conductance modulation by defect reorganization in amorphous oxide memristors[J]. *Mater Horiz*, 2023, 10(12): 5643–5655.
- [54] YILDIRIM H, PACHTER R. Mechanistic analysis of oxygen vacancy-driven conductive filament formation in resistive random access memory metal/NiO/metal structures[J]. *ACS Appl Mater Interfaces*, 2018, 10(11): 9802–9816.
- [55] LIU L, LEI L, LU X M, et al. Polarization switching in $\text{Bi}_{0.8}\text{La}_{0.2}\text{FeO}_3$ films with ferroelectric/semiconductor heterojunctions[J]. *Appl Phys Lett*, 2021, 118(16): 162904.
- [56] HUI S C, ZHOU X, ZHANG L M, et al. Constructing multiphase-induced interfacial polarization to surpass defect-induced polarization in multielement sulfide absorbers[J]. *Adv Sci*, 2024, 11(6): e2307649.

Electrical Properties of BiFeO₃/Si Heterojunctions with SiO_x Interface Layer

XIAO Zeyu, LEI Lin, LIU Lin, HU Xueli, HUANG Fengzhen, LU Xiaomei

(National Laboratory of Solid State Microstructures and School of Physics, Collaborative Innovation Center of Advanced Microstructures, Nanjing University, Nanjing 210093)

Extended Abstract

Introduction As electronic technology and integrated circuits advance rapidly, the functional demands of devices are increasingly elevated. Ferroelectric/semiconductor heterostructures are significant in applications including memory, sensing, and optoelectronic devices because they combine the best qualities of both ferroelectric and semiconductor materials. In recent years, the variety and refinement of the preparation process have led to the successful direct integration of ferroelectric materials with semiconductor silicon. Nevertheless, constructing ferroelectric/semiconductor heterostructures devoid of any interface layers, particularly on silicon substrates, is exceedingly challenging. Due to thermal diffusion, there is usually a SiO_x layer at the interface, which subsequently affects device performance. However, systematic researches are urgently need regarding the effect of the interface layer on the potential barriers, ferroelectric polarization, and carrier transport. This work develops SiO_x layers of varying thicknesses and densities on the n-Si surface, followed by the fabrication of bismuth ferrite (BiFeO₃) films on the pretreated substrate. When the substrate pretreatment temperature rises, the SiO_x layer progressively thickens, thereby altering the interface barrier, polarization switching, and the transport of photogenerated carriers. This study presents a novel concept for the creation of ferroelectric/semiconductor heterostructures featuring several interface contact types and electrical transport pathways.

Methods Oxygen was introduced into the tube furnace, which was later heated to 400–1000 °C. Once the temperature stabilizes, the (100) oriented n-Si substrate (resistivity of approximately 10 Ω·cm) is put into the furnace. After heating for 1 h, the substrate is directly removed from the tube furnace and allowed to cool in a room temperature environment.

The raw materials Bi(NO₃)₃·5H₂O and Fe(NO₃)₃·9H₂O were dissolved in acetic acid and ethylene glycol methyl ether, respectively. Subsequently, these two solutions were mixed, stirred for 8 h, and filtered to obtain a BiFeO₃ precursor solution at a concentration of 0.1 mol/L. The precursors were spin-coated onto the pretreated n-Si (100) substrate at 3500 r/min for 30 s and heated at 180 °C for 5 min. The spin-coating process was done three times to attain a film thickness of approximately 60 nm, afterwards, the samples were annealed in a nitrogen environment at 380 °C for 15 min, followed by 550 °C for 50 min, with a heating rate of 10 °C/min.

Results and discussion The n-Si substrate was pretreated at various temperatures in an oxygen environment. The cross-sectional high-resolution transmission electron microscopy indicates an increase in the thickness of the SiO_x layer with increasing substrate pretreatment temperature. The dielectric measurements show that when the pretreatment temperature is above 600 °C, the activation energy of the dielectric relaxation begins to decline, signifying a decrease in the oxygen vacancy content while the transition of the oxygen vacancies from divalent to monovalent. Subsequently, BiFeO₃ films were fabricated on the pretreated substrate. X-ray diffraction studies demonstrated that all the BiFeO₃ films exhibit R3c polycrystalline structure.

After substrate pretreatment, the clamping phenomenon of the BiFeO₃/n-Si hysteresis loop disappears. As the pretreatment temperature increases, the loop becomes slimmer, and the coercive voltage decreases. The reason is that the increased thickness of the SiO_x layer hinders the carrier migration between BiFeO₃ and the n-Si substrate. At temperatures below and above 700 °C, the SiO_x can be considered as a tunneling layer and a resistive layer, respectively. *I*–*V* curves show that the BiFeO₃/n-Si samples still exhibit rectification effects, but the cut-off voltage under negative bias and the conduction current under positive bias both decrease, which is consistent with the weakening of the interface barrier and the decrease in conductivity. Although the photocurrent and on-off ratio generally decline with the increasing pretreatment temperature, the on-off ratio of the sample on 700 °C pretreated substrate increases abnormally, attributed to the increased conductivity associated with the aggregation of monovalent oxygen vacancies.

Conclusions BiFeO₃ films are grown on n-Si substrates pretreated at different temperatures. As the pretreatment temperature increases, the SiO_x layer on the n-Si surface became thicker and denser, accompanied by a reduction in oxygen vacancies and a transition from divalent to monovalent. The hysteresis loops are no longer clamped, with the coercive voltage deceased, and both the cut-off voltage of the *I*–*V* curves and the on-off ratio of the photocurrent reduce. The primary explanation is that the SiO_x layer reduces the pn junction barrier and the built-in electric field at the BiFeO₃/n-Si interface, facilitating the polarization switching of BiFeO₃ and the transport of photogenerated carriers. The accumulation of oxygen vacancies at a particular temperature can result in an anomalous rise in photocurrent.

Keywords ferroelectric/semiconductor heterojunction; bismuth ferrite thin film; silicon substrate; silicon dioxide; charge migration