

FPGA 架构下的压电喷墨打印可调高压驱动电源设计

朱伟伟, 张明壮, 何猛, 王勇

(苏州科技大学 电子与信息工程学院, 江苏 苏州 215009)

摘要: 压电喷墨打印技术凭借其高精度、低噪声、材料适应性强等优势, 广泛应用于 3D 打印、电子制造、生物医疗等领域。驱动电源是压电喷墨系统中重要的一部分。其输出的驱动脉冲波形施加在压电陶瓷上, 决定着喷墨打印产品的质量。然而, 现有的驱动电源存在输出驱动信号为单极性电压波形以及兼容性差等问题, 难以满足不同型号压电喷头对驱动信号的个性化需求。为此设计了一个基于 FPGA 芯片的可调高压驱动电源电路, 其中通过极性转换电路实现驱动波形极性的转变, 通过运算放大器与三极管级联构成的二级放大电路实现电压的放大。同时编写控制代码并进行仿真, 以验证该驱动电源的有效性。该驱动电源电路不仅实现了低压脉冲信号的生成与放大, 还成功输出了双极梯形波, 并具备放大倍数可调的功能。仿真结果表明, 该驱动电源能够产生具有 20 μs 上升沿时间、 $\pm 170\text{ V}$ 电压幅值和 4.17 kHz 频率的可调双极脉冲信号。同时其在 2 nF 负载条件下, 可以驱动多个喷嘴共同工作。

关键词: FPGA; 驱动电源; 压电喷墨打印; 双极性; 放大电路

中图分类号: TN702

文献标识码: A

DOI: 10.14106/j.cnki.1001-2028.2025.0184

引用格式: 朱伟伟, 张明壮, 何猛, 等. FPGA 架构下的压电喷墨打印可调高压驱动电源设计 [J]. 电子元件与材料, 2025, 44(10): 1193-1203.

Reference format: ZHU Weiwei, ZHANG Mingzhuang, HE Meng, et al. FPGA-based adjustable high-voltage power supply design for piezoelectric inkjet printing [J]. Electronic Components and Materials, 2025, 44(10): 1193-1203.

FPGA-based adjustable high-voltage power supply design for piezoelectric inkjet printing

ZHU Weiwei, ZHANG Mingzhuang, HE Meng, WANG Yong

(School of Electronic and Information Engineering, Suzhou University of Science and Technology, Suzhou 215009, Jiangsu Province, China)

Abstract: Piezoelectric inkjet printing technology is widely employed in various fields, including 3D printing, electronics manufacturing, and biomedical applications, owing to its advantages such as high precision, low noise, and broad material adaptability. The driving power supply is a critical component of piezoelectric inkjet systems, as the driving pulse waveform it applies to the piezoelectric ceramics determines the quality of the inkjet-printed products. However, existing driving power supplies face challenges such as generating only unipolar voltage waveforms and exhibiting poor compatibility, making it difficult to meet the personalized requirements of different types of piezoelectric printheads for driving signals. To address these issues, an adjustable high-voltage driving power supply circuit based on an FPGA chip was designed. The proposed circuit incorporates a polarity conversion module to switch the polarity of the driving waveform and a two-stage amplification circuit combining amplifiers and transistor amplifiers to achieve voltage amplification. Additionally, control code was developed and simulations were conducted to validate the effectiveness of the driving power supply. The proposed circuit not only facilitates the generation and amplification of low-voltage pulse signals but also successfully outputs bipolar trapezoidal waves with adjustable gain. Simulation results demonstrate that the driving power supply can generate adjustable bipolar pulse

收稿日期: 2025-04-19

基金项目: 苏州市产业前瞻与关键核心技术项目 (SYC2022146)

通信作者: 何猛, 讲师, 博士, 主要研究方向为纳米机器人操控、压电精密驱动与振动微能量俘获技术。E-mail: hemeng@usts.edu.cn

signals with a rise time of 20 μ s, a voltage amplitude of ± 170 V, and a frequency of 4.17 kHz. Furthermore, it supports the simultaneous operation of multiple nozzles under a 2 nF load condition.

Keywords: FPGA; drive power supply; piezoelectric inkjet printing; bipolar; amplification circuits

近年来,随着科技的不断进步,各行业对材料微图案化以及功能器件微纳制造的需求正日益迫切。如电子显示领域中高分辨率像素的精准排布^[1]、生物医疗领域里生物活性分子的精确打印^[2]、材料科学研究中对特殊材料微观结构的构建^[3]等。然而,传统打印技术受限于精度不足和材料适应性差等问题,难以满足上述要求。而压电喷墨打印技术具有灵活性高、成本低以及可在不同材质表面进行打印等优点,能够很好地适应各领域的需求,因此拥有重要的应用价值。

压电喷墨打印技术以压电陶瓷作为驱动元件,利用压电陶瓷的逆压电效应,通过在压电陶瓷上施加电压,使压电陶瓷发生形变,从而挤压墨腔中的墨水,将墨水喷射出去^[4],其结构如图1所示。压电喷墨打印头结构、油墨特性以及驱动电压波形^[5]是影响压电喷墨打印质量的三个主要因素。为提高喷墨打印质量,综合考虑成本效益与喷头复杂度,优化驱动电源及其输出驱动电压波形的设计,相较于改变压电材料或机械结构,具有显著优势。而驱动波形的幅值、持续时间和频率决定着喷头中压电陶瓷的形变量和形变速度^[6],从而影响着打印质量。

国内外学者对压电喷墨打印驱动电源进行了相关的研究。Juhász 等^[7]研究了基于 FPGA 的压电驱动控制系统,提出了利用 FPGA 实现压电驱动控制系统的

实时控制与补偿算法; Khalate 等^[8]通过鲁棒前馈控制技术设计了一种压电驱动波形,能够有效提高残余振荡阻尼;西安工程大学的张津瑞^[9]研发了一种压电式微滴喷头电源驱动系统,采用 STM32 单片机实现了激励信号的数字化控制;南京理工大学的汪邵华^[10]设计了一种适配 SG1024 喷头的驱动控制系统,实现了图像数据的快速传输、喷墨打印的时序控制和输出驱动脉冲信号的数字化控制;哈尔滨工业大学的张鹏^[11]设计了一种用于 GEN5 喷头的控制系统,控制效果好且扩展性强,为相关复杂喷头驱动控制系统的设计提供了思路。上述研究所设计的驱动系统仅能输出固定的正向电压幅值,不具备双极性与可调性。

本文设计了一种基于 FPGA 芯片的驱动电源,应用于压电喷墨打印技术,旨在解决电压幅值可调以及双极电压输出的问题。首先,规划压电喷墨打印驱动电源的总体结构,明确所需模块。然后,基于 FPGA 芯片设计驱动电源硬件电路,利用 VHDL 语言编写控制代码,保证其正常工作。最后,进行仿真以验证驱动电源的有效性。对比已有的研究,本文设计的驱动电源能够实现正极电压与负极电压的双极性电压输出,并且通过调节电路中的可调电阻,实现输出电压幅值的可调,显著增强了驱动电源的实用性。

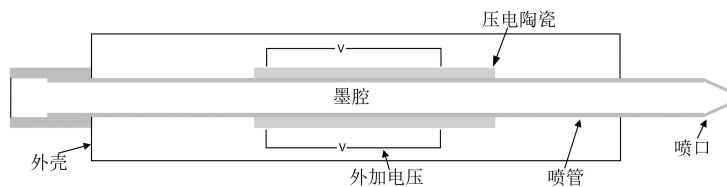


图1 压电喷墨打印头结构示意图

Fig. 1 Schematic diagram of piezoelectric inkjet printhead structure

1 驱动电源总体架构

为使压电式喷墨打印头能够正常工作,驱动电源需具备可靠的稳定性,要求能够输出高电压和高频率响应的激励信号。目前主流的放大元器件包括运算放大器和三极管,其中运算放大器在放大电路中可实现同相或反相信号放大、进行加减等信号运算、完成滤波比较等信号处理;三极管在放大电路中能实现电流、

电压和功率放大。此外,三极管可在饱和导通与截止状态之间切换,从而作为电子开关使用。通过采用两者结合的二级放大方法,本研究实现了驱动电源的精确控制,最终输出的可调驱动信号的参数范围如下:上升沿时间为 20 μ s、电压最大幅值为 ± 170 V、输出频率为 4.17 kHz、最大负载为 2 nF。

基于上述理论,本文设计的驱动电源主要由电源模块、通信模块、FPGA 芯片、数模转换模块和信号

放大模块组成,如图 2 所示。电源模块进行供电;通信模块实现上位机与 FPGA 芯片之间的数据传输;FPGA 芯片利用其内部的 DDS 信号发生器从 ROM 中读取数字信号并输出;输出的数字信号传输到数模转换芯片中,转换为所需的模拟信号并输出;信号放大

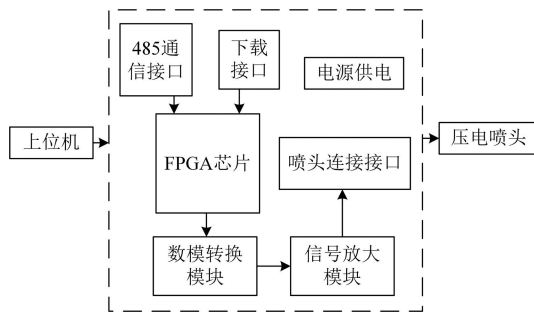


图 2 驱动电源总体架构

Fig. 2 The overall frame of the driver power supply

模块将模拟信号放大^[12]。

2 驱动电源系统设计

2.1 驱动电源硬件设计

2.1.1 FPGA 模块电路设计

FPGA 模块主要用于控制并输出波形参数信号,是压电喷墨打印驱动电源的核心部分。利用 FPGA 芯片中的 DDS 原理,即一种从相位概念出发直接合成所需波形的频率合成技术,来生成梯形波脉冲信号^[13]。其基本原理是通过数字方式产生一个频率可变的正弦波或其他波形信号。它的核心是相位累加器,相位累加器根据输入的频率控制字来逐步累加相位。具体框图如图 3 所示。信号发生器中各模块对应的波形生成情况如图 4 所示。其中 N 为寄存器位数, T_{clk} 为时钟周期, n 为时钟周期个数, V_{max} 为模拟电压的正峰值, $-V_{\text{max}}$ 为模拟电压的负峰值。

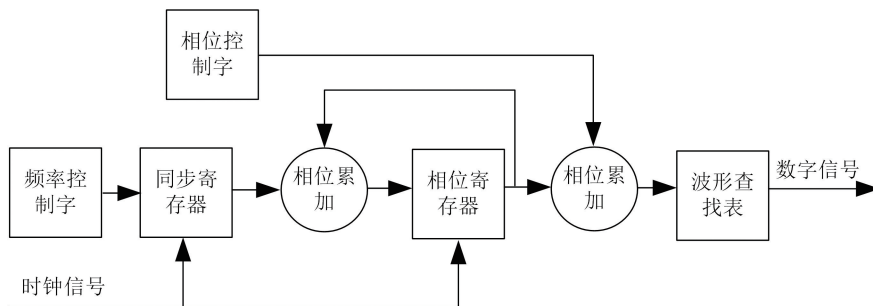


图 3 信号发生器 DDS 原理框图

Fig. 3 Block diagram of DDS signal generator

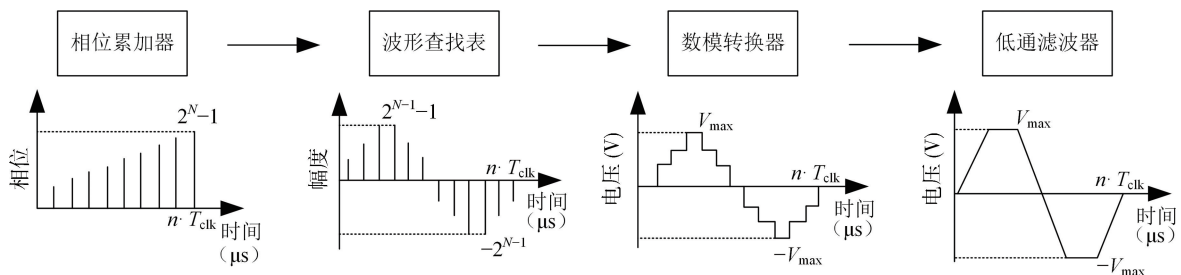


图 4 各模块对应的波形情况

Fig. 4 Waveform conditions of each module

相位累加器根据输入的频率控制字,在每个时钟周期内累加相位值,使相位值随时间线性递增;在波形查找表模块中,ROM 会根据输入的相位值,输出相应的幅度值,形成一个阶梯状的波形;数模转换器模块将输出的数字信号转换为模拟信号;低通滤波器模块滤除高频分量,最终输出一个连续、平滑的模拟

波形。

本文使用的 FPGA 芯片的型号为 EP4CE6E22C8N。在 FPGA 中,利用 VHDL 语言对相位累加器模块、相位寄存器模块以及波形查找表模块进行编程,生成电压幅值、上升沿时间、下降沿时间、维持时间和周期可调的波形,并将其以数字信号的形式存储在芯片的

ROM 中。该芯片模块具有高精度分辨率、快速频率转换和灵活波形生成的优点，能够全面地满足需求。

2.1.2 电源模块电路设计

电源模块采用 RT8096CHGJ5 芯片作为主芯片，用于电路中的电压转换，其输入电压范围为 2.5~6 V，并提供 0.6~3.4 V 的可调节输出电压，同时最大输出电流可达 1 A。电源电压的产生过程如图 5 所示。

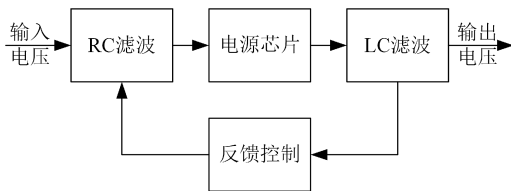


图 5 输出电压产生过程图

Fig. 5 Diagram of the output voltage generation process

当输入 5 V 电压时，可通过调节电路中两个电阻的比值来调整电路最后的输出电压，输出电压的值可由式(1)计算得出：

$$V_o = V_{ref} \times \left(1 + \frac{R_2}{R_3} \right) \quad (1)$$

式中： V_o 为电源模块输出电压； V_{REF} 为电源芯片的反馈参考电压，本文中为 0.6 V； R_2 和 R_3 为电源模块中的调压电阻。

电源模块的电路原理图如图 6 所示，将外接的 5 V 电压接到电源芯片的电压输入端，通过电源芯片将 5 V 电压转换为 FPGA 芯片的工作电压 1.2 V。2.5 V 和 3.3 V 的转换电路同理。此外，在输出端口接入电容 C_1 与 C_2 ，与两个电阻共同构成 RC 滤波电路，用于滤除频率干扰，从而确保电源输出电压的稳定性。电源模块电路图中的元件参数如表 1 所示。

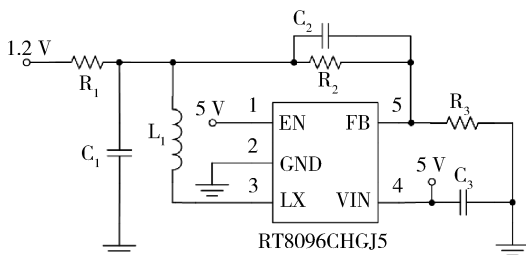


图 6 电源模块原理图

Fig. 6 Schematic diagram of the power module

表 1 电源模块电路的元件与参数

Tab. 1 Components and parameters of the power module circuit

元件	参数
R_1	NC
R_2, R_3	30 k Ω
C_1	47 μ F
C_2	68 pF
C_3	10 μ F
L_1	2.2 UH

2.1.3 下载模块电路设计

下载电路模块采用 JTAG 接口，如图 7 所示。接口主要包括四个引脚：TCK、TDO、TMS 以及 TDI。其中 TCK 为测试时钟信号引脚，用于同步边界扫描测试逻辑的时序；TDO 为测试数据输出引脚，用于从被测测试芯片向外输出测试数据；TMS 为测试模式选择引脚，用于控制 JTAG 的操作模式；TDI 为测试数据输入引脚，用于向被测测试芯片输入测试指令。同时在电路中外接三个阻值为 10 k Ω 的电阻 R_4 、 R_5 、 R_6 ，用于限制电路中电流的大小，保护电路。JTAG 接口可将编写的控制程序下载到 FPGA 芯片中的 SRAM 中。

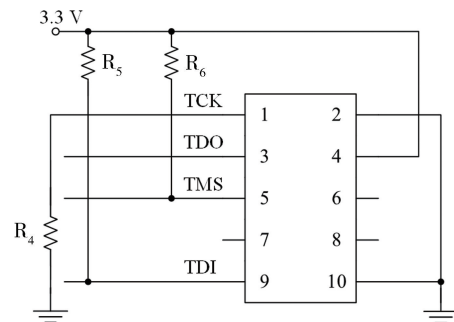


图 7 下载模块原理图

Fig. 7 Schematic diagram of the download module

2.1.4 通信模块电路设计

通信模块采用 485 通信电路，如图 8 所示。主控芯片为两片 SN75176BDR 芯片，采用差分信号传输方式，即通过两根信号线 A 线和 B 线来传输数据，这种方式能够有效减少共模干扰，提高信号的抗干扰性能。在芯片的电压输入端连接电容，通过电容进行滤波，以保证输入电压的稳定性。在发送数据时，若 A 线电压高于 B 线电压一定值，则表示发送逻辑“1”；反之，则表示发送逻辑“0”。电路中包括发送引脚

TXD、接收引脚 RXD 和控制引脚, 用于控制收发器的收发状态。通信模块电路图中的元件参数见表 2。

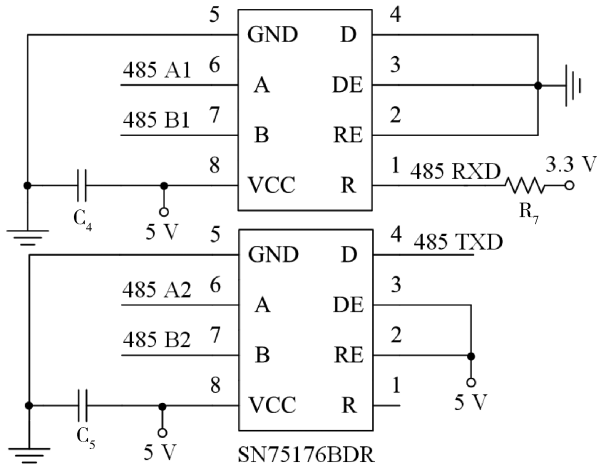


图 8 通信模块原理图

Fig. 8 Schematic diagram of the communication module

表 2 通信模块电路的元件与参数

Tab. 2 Components and parameters of the communication module circuit

元件	参数
C_4 、 C_5	0.1 μF
R_7	10 k Ω

2. 1. 5 数模转换模块电路设计

数模转换模块中采用的 AD 芯片型号为 DAC0832。DAC0832 是 8 位的 D/A 转换集成芯片, 分辨率为 19.5 mV, 电流建立时间 1 μs , 功耗为 15 mW, 频率为 250 kHz, 转换时间为 32 μs 。

其内部包含输入锁存器、DAC 寄存器、D/A 转换电路以及转换控制电路。数字信号从 DI0~DI7 这 8 位数据输入线进入输入锁存器, DAC 寄存器接收来自输入锁存器的数据, 并将其传递给 D/A 转换电路, D/A 转换电路通过对输入数字信号的解码, 控制电阻网络的开关状态, 从而将数字信号转换为模拟电流信号输出, 此时输出的信号为单极信号。输出电压值与输入数字信号量的关系如式 (2) 所示:

$$V_{\text{OUT}} = -V_{\text{REF}} \times D/256 \quad (2)$$

式中: V_{OUT} 为数模转换芯片输出电压; V_{REF} 为参考电压值, 本文中为 2.5 V; D 为 0~255 之间的整数。

具体的数模转换原理图如图 9 所示。在经过两个运算放大器后, 可将单极梯形波转化为双极性输出, 其中第一个运算放大器为反相放大器, 可将 0~2.5 V 的电压范围转换为 -2.5~0 V; 第二个运算放大器中进行式 (3) 运算, 最终得到 -2.5~2.5 V 的输出电压:

$$V_{\text{out}} = -\frac{R_{12}}{R_{10}} \cdot V_{\text{in}} - V_{\text{cc}} \quad (3)$$

式中: V_{out} 为第二个放大器的输出电压; V_{in} 为第二个放大器的输入电压; V_{cc} 为供电电压 2.5 V; R_{10} 、 R_{11} 、 R_{12} 为数模转换模块中的调压电阻。

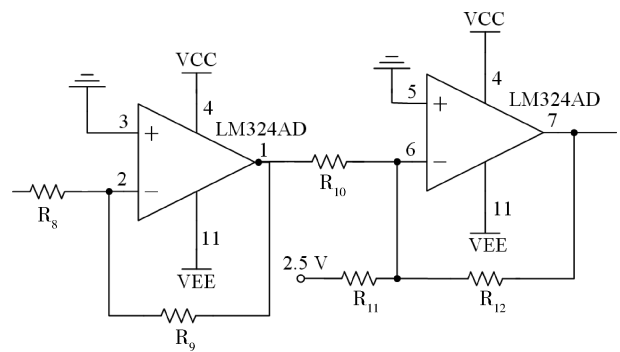


图 9 数模转换模块原理图

Fig. 9 Schematic diagram of the digital-to-analog conversion module

电阻 R_{10} 、 R_{11} 、 R_{12} 的关系如式 (4) 所示:

$$R_{11} = R_{12} = 2R_{10} \quad (4)$$

当 D 取 0~255 时, 输出电压在 -2.5~2.5 V 之间变化。数模转换模块电路图中的元件参数如表 3 所示。

表 3 数模转换模块电路的元件与参数

Tab. 3 Components and parameters of the digital-to-analog conversion module circuit

元件	参数
VCC	15 V
VEE	-15 V
R_8 、 R_9	1 k Ω
R_{10}	1.5 k Ω
R_{11} 、 R_{12}	3 k Ω

2. 1. 6 信号放大模块电路设计

信号放大模块用于放大 FPGA 模块产生并经过数

模转换模块生成的模拟信号，使得放大后的模拟信号能够驱动压电喷墨打印设备中的压电陶瓷。设计的信号放大模块主要包括运算放大器电路以及三极管放大电路，可实现信号放大。

具体的原理图如图 10 所示。运算放大器部分采用同相放大器，放大公式如式(5)所示：

$$V_{op} = \frac{R_{13} + R_{14}}{R_{14}} \cdot V_{ip} \quad (5)$$

式中： V_{op} 为运算放大器的输出电压； V_{ip} 为运算放大器的输入电压； R_{13} 、 R_{14} 为放大模块中的调压电阻。

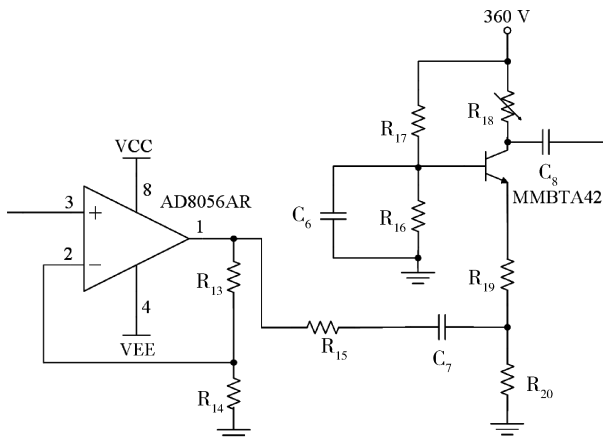


图 10 信号放大模块原理图

Fig. 10 Schematic diagram of the signal amplification module

三极管放大器部分采用共基极三极管放大电路，同时添加滑动变阻器从而实现放大倍数的可调功能。调整 R_{16} 、 R_{17} 的阻值使三极管处于正常的工作状态下，同时确保静态工作点在合适的位置。为保证电路的正常放大与稳定，在运算放大器与三极管之间接入电阻 R_{15} 与电容 C_7 ，以实现相位补偿与滤波功能。仿真验证表明，此电路可输出最高 ± 170 V 的可调高频双极梯形波，满足压电喷墨打印的驱动要求。信号放大模块电路图中的元件参数如表 4 所示。

2.2 驱动电源软件设计

在硬件电路的基础上，压电喷墨打印驱动电源的实现还需要完成 FPGA 控制芯片的输出控制。具体的控制系统框图如图 11 所示。

利用 VHDL 语言，在 Quartus 软件平台上对 FPGA 进行功能模块的编程设计，主要包括相位累加器模块设计、查找表模块设计、顶层模块设计。其中，相位

表 4 信号放大模块电路的元件与参数

Tab. 4 Components and parameters of the signal amplification module circuit

元件	参数
VCC	15 V
VEE	-15 V
R_{13}	400 Ω
R_{14} 、 R_{15} 、 R_{19} 、 R_{20}	100 Ω
R_{16}	200 Ω
R_{17}	9.4 k Ω
R_{18}	0~5 k Ω
C_6	10 μ F
C_7	100 μ F
C_8	470 μ F

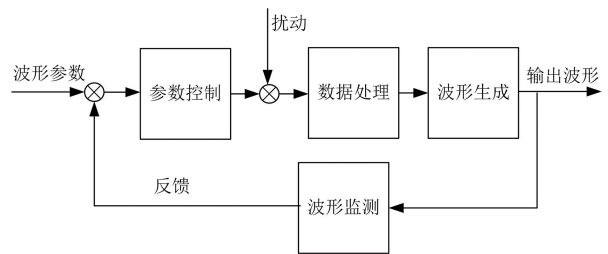


图 11 控制系统框图

Fig. 11 Block diagram of the control system

累加器模块定义了时钟、复位、频率控制字以及输出的相位值等端口。当复位信号有效时，输出相位值清零；否则，当前相位值与频率控制字相加，实现相位的累加功能。查找表模块定义了输入的相位值和输出的幅度值，定义了梯形波一个周期内各阶段的相位范围以及幅度变化参数，同时根据梯形波各阶段的特性计算并存储相应的幅度值。顶层模块实例化了相位累加器模块和梯形波查找表模块，并正确连接各端口，从而实现基于 FPGA 的梯形波生成。

具体流程图如图 12 所示。首先确定系统相关参数，接着判断是否需要初始化查找表，如果需要则先进行初始化操作，再进入相位累加器模块，否则直接进入相位累加器模块，在该模块中每个时钟周期将频率控制字与上一周期累加结果相加得到当前相位值。将当前相位值作为地址输入到已有的查找表中，从查找表中获取对应的幅度值，此幅度值就是梯形波的数字幅度信号。最后输出该数字幅度信号。

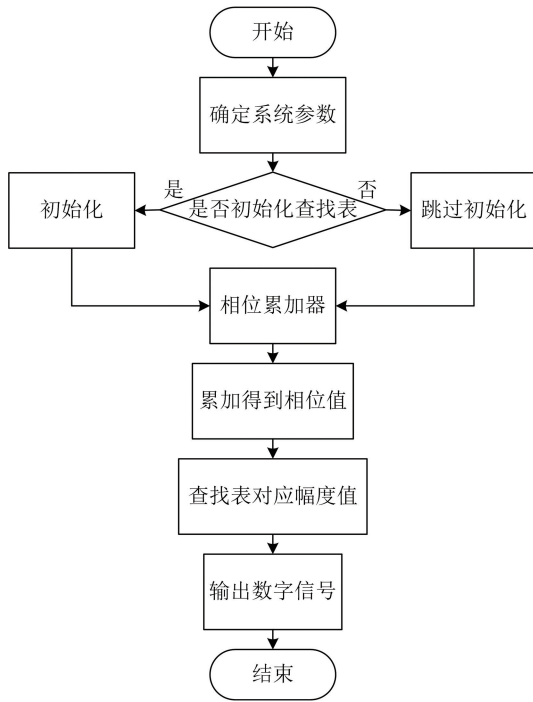


图 12 软件工作流程图

Fig. 12 Diagram of the software workflow

到 ROM 中, 实现波形的存储^[13], 单个周期内的梯形波波形数据如图 13 所示。

图 13 的 MIF 文件使用 Mif_Maker 软件绘制, 地址线的二进制位数为 10 位, 数据位宽为 8 位, 一个周期的数据个数为 1024 个。将此 MIF 文件加载至内部的 ROM 中, 以此实现对波形的存储。在整个 ROM 模块中, 设置的地址线为输入, 输出则是产生的波形数据。

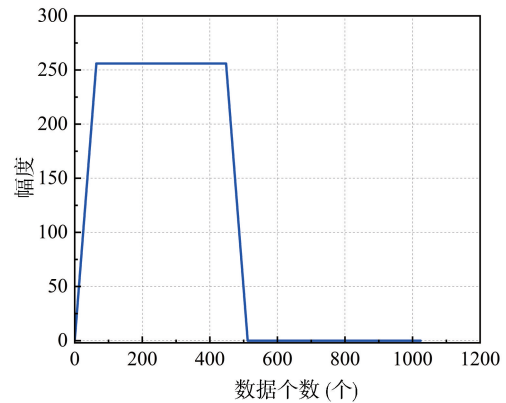


图 13 梯形波波形数据图

Fig. 13 The diagram of trapezoidal waveform data

3 驱动电源的仿真验证

3.1 FPGA 模块中的 DDS 原理仿真

压电喷墨打印驱动电源的脉冲信号是一个完整的周期信号, 梯形波的 ROM 表在 Quartus II 软件环境下生成, 创建梯形波产生模块, 把生成的 MIF 文件加载

FPGA 模块的 DDS 原理仿真主要包括查找表 ROM 模块、相位累加模块以及相位调制模块。在 Quartus 中搭建的 DDS 模块原理图如图 14 所示。输入端口包括系统时钟信号 sys_clk , 用于同步电路操作; 系统复位信号 sys_rst_n , 表示复位操作。

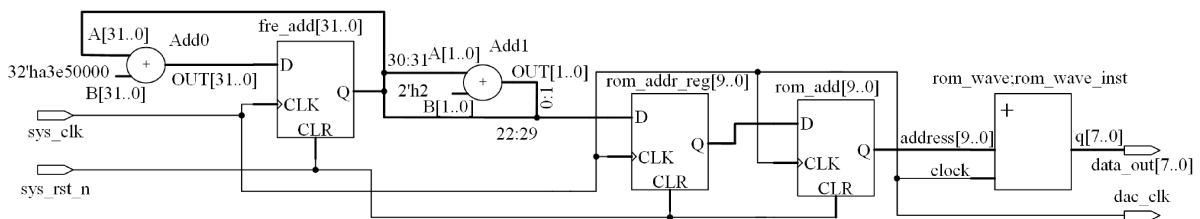


图 14 仿真 DDS 模块原理图

Fig. 14 Schematic diagram of the simulated DDS module

模块中包括两个加法器 Add0 和 Add1。其中, Add0 是一个 32 位加法器, 输入为 $32'h3e50000$, 输出连接到 $fre_add[31:0]$ 。另一个 Add1 为 2 位加法器, 输入为 $2'h2$, 输出连接到 $rom_addr_reg[9:0]$ 。

图中配置了多个 D 触发器, 用于存储和同步信号。D 触发器包括输入 (D)、时钟 (CLK)、清零 (CLR) 和输出 (Q) 端口。

rom_wave_inst 为实例化的模块, 用于存储波形数

据, 它有一个 10 位的 $address$ 输入和一个 8 位的 $data_out$ 输出。

完成上述实验后, 使用 Modelsim 软件进行 DDS 输出波形信号的仿真, 结果如图 15 所示。横轴表示时间, 纵轴表示信号的幅度。仿真结果表明, 最终的输出信号为梯形波, 与理论波形要求相符合。

3.2 驱动电源的电路仿真

本文使用 Multisim 软件进行数模转换电路以及信

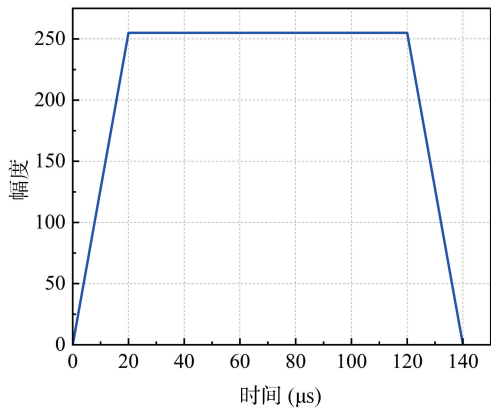


图 15 输出 DDS 仿真结果图
 Fig. 15 The diagram of output DDS simulation result

号放大电路的电路仿真^[14]。数模转换电路的仿真电路如图 16 所示。

利用两个型号为 LM324AD 的运算放大器对数模

转换芯片输出的信号进行处理，从而得到所需的双极脉冲信号。其中，第一个运算放大器完成对输入梯形波的反转处理，第二个运算放大器实现单极梯形波与双极梯形波之间的转化。

在数模转换仿真电路中配置三个示波器 XSC1、XSC2 以及 XSC3，分别用来测量仿真电路中三个部分的波形输出情况。其中 XSC1 用来测量模拟的数模转换芯片输出的梯形波脉冲信号，确保其与 FPGA 输出的信号一致；XSC2 用来测量经过反相放大器的梯形波脉冲信号；XSC3 用来测量经过运算放大器的双极梯形波脉冲信号。XSC1、XSC2 以及 XSC3 三个示波器的测量信号分别如图 17、图 18 和图 19 所示。由图 17 可知，信号发生器输出一个上升沿和下降沿为 20 μs、幅值为 2.5 V、周期为 240 μs 的单极性梯形波脉冲信号。由图 18 可知，第一个运算放大器将输入的正向梯形波脉冲信号转换为幅值为 -2.5 V 的反向单极性

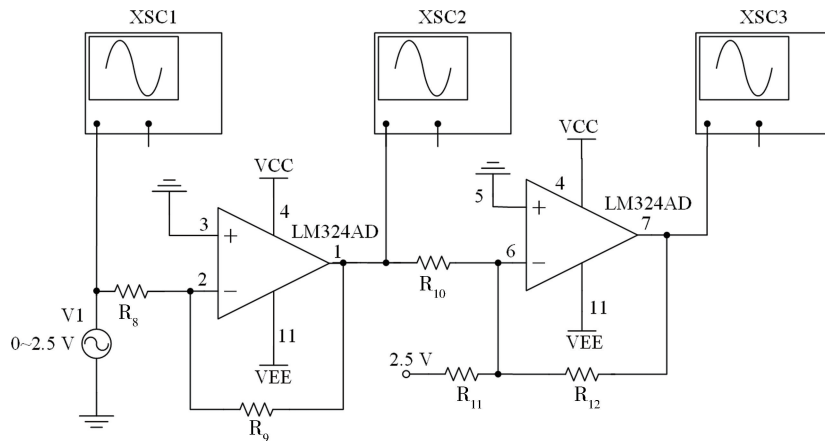


图 16 数模转换仿真电路图
 Fig. 16 Schematic diagram of the digital-to-analog conversion simulation circuit

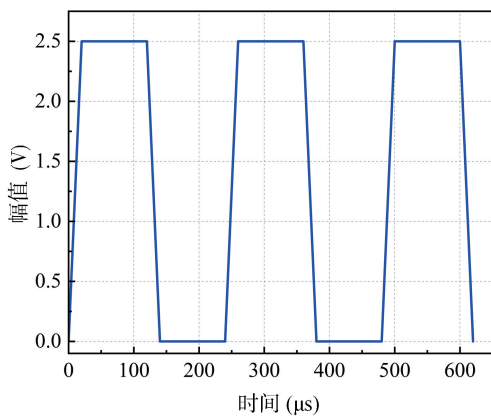


图 17 示波器 XSC1 测量结果图
 Fig. 17 Measurement results of oscilloscope XSC1

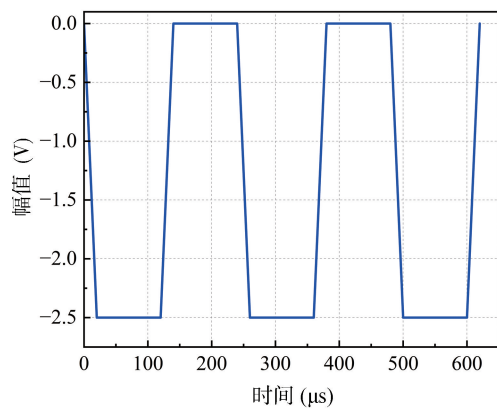


图 18 示波器 XSC2 测量结果图
 Fig. 18 Measurement results of oscilloscope XSC2

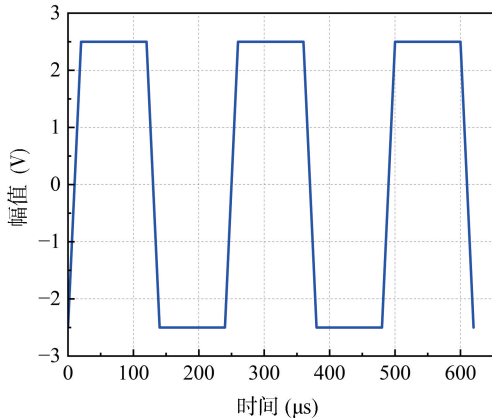


图 19 示波器 XSC3 测量结果图

Fig. 19 Measurement results of oscilloscope XSC3

梯形波脉冲信号。由图 19 可知, 第二个运算放大器将

输入的单极性梯形波脉冲信号转换为 $-2.5 \sim +2.5$ V 的双极性梯形波脉冲信号。

仿真结果表明, 设计的数模转换电路可以将信号发生器输出的上升沿为 $20 \mu\text{s}$ 、幅值为 2.5 V、周期为 $240 \mu\text{s}$ 的单极性梯形波脉冲信号转换为幅值为 $-2.5 \sim +2.5$ V 的双极性梯形波脉冲信号, 输出波形的频率为 4.17 kHz, 满足实验的需求。

信号放大电路的仿真电路如图 20 所示。电路包括初步放大的运算放大电路以及二级放大的三极管放大电路两部分, 两者分别采用 AD8056AR 运算放大器和一个三极管。初步放大的运算放大电路将 $-2.5 \sim +2.5$ V 的梯形波脉冲信号放大至 $-10 \sim +10$ V; 二次放大的三极管放大电路将 $-10 \sim +10$ V 的梯形波脉冲信号放大为最终输出的双极梯形波脉冲信号。

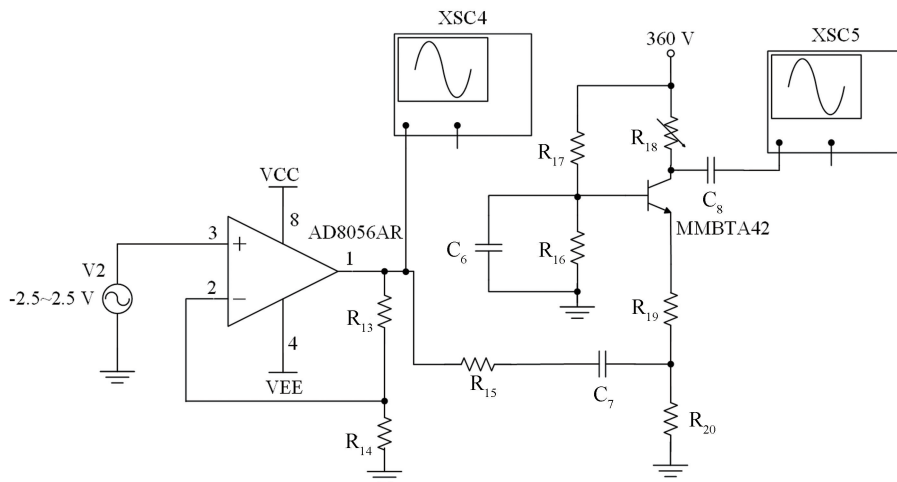


图 20 信号放大仿真电路图(全阻)

Fig. 20 The diagram of the signal amplification simulation circuit (Full impedance)

信号放大仿真电路中配置了两个示波器 XSC4 以及 XSC5, 分别用来测量经过一级运算放大器放大和二级三极管放大后的波形输出情况。

将滑动变阻器 R_{18} 的阻值设为最大, 如图 21(a) 所示, 在经过二级放大后输出峰值为 ± 170 V 的双极梯形波, 最大可将电压放大 68 倍。将滑动变阻器 R_{18} 的阻值设为最大阻值的一半时, 其输出的波形图如图 21(b) 所示, 输出峰值为 ± 85 V 的双极梯形波, 与图 21(a) 相比, 输出波形的峰值减半, 实现了放大倍数的可调。

如图 22 所示, 将数模转换电路与信号放大电路连接后进行整体仿真, 同时将滑动变阻器 R_{18} 的阻值设为最大, 可得图 23 所示的输出波形, 输出信号峰值为 ± 170 V 的双极梯形波。

压电喷墨打印头在电学上可等效为一系列互相串联的电容, 因此压电陶瓷可视为容性负载^[15]。为验证驱动电源电路在有负载情况下的电压输出情况, 在图 22 所示的电路图中添加一个等效电容, 电容的一端接电路的输出端, 另一端接地。经实验验证, 当所接负载电容的电容值不超过 2 nF 时, 输出的电压波形不会发生明显的形变, 具体带负载的输出波形如图 24 所示, 与空载时一致, 为峰值电压 ± 170 V 的双极梯形波。在压电喷墨打印头中, 单个喷嘴的压电陶瓷静态负载电容一般为 100 pF^[4], 小于本文电路可以承受的负载电容的最大值 2 nF, 所以该驱动电源能够满足压电喷墨打印设备的驱动要求, 并且可以驱动多个压电陶瓷喷嘴进行工作。

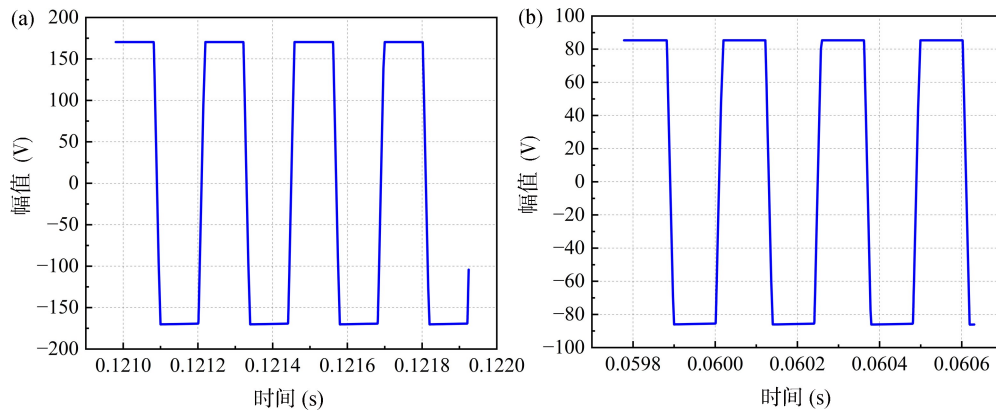


图 21 示波器 XSC5 测量结果图。(a)全阻；(b)半阻

Fig. 21 Measurement results of oscilloscope XSC5. (a) Full impedance; (b) Semi-resistance

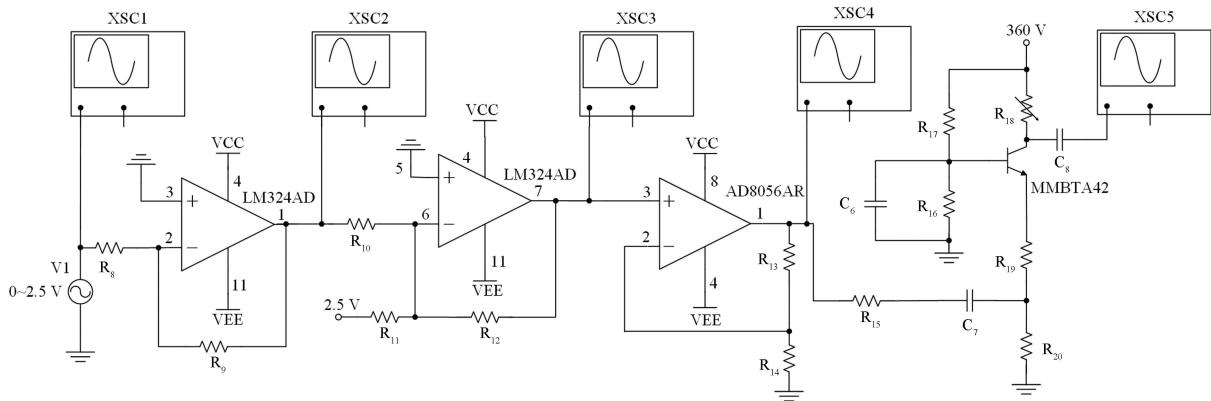


图 22 整体仿真电路图

Fig. 22 The diagram overall simulation circuit

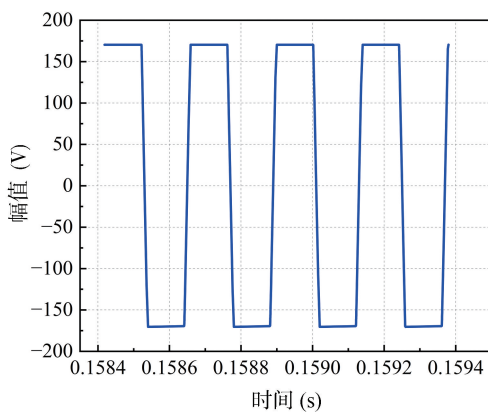


图 23 示波器 XSC5 测量结果图(整体)

Fig. 23 Measurement results of oscilloscope XSC5 (Overall)

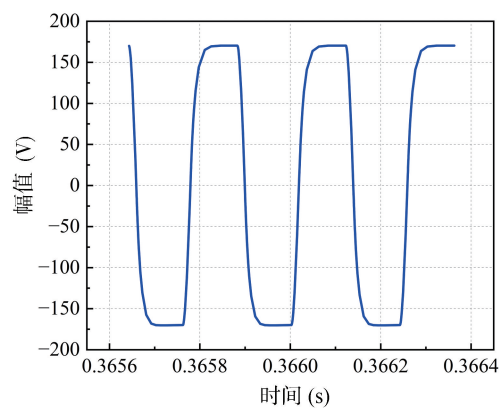


图 24 带负载示波器 XSC5 测量结果图(整体)

Fig. 24 Measurement results of the oscilloscope XSC5 with load (Overall)

3.3 驱动电源测试参数对比

本文设计的压电喷墨打印驱动电源性能如表 5 所示，相较于朱建晓等^[4]设计的压电喷墨打印驱动电源，本文实现了正负极电压的双极梯形波输出，并且可以调节幅值大小；相比于张威等^[12]设计的压电式微滴喷头电源驱动系统，本文仅使用了单个驱动芯片，简化

了系统结构；与孙浩等^[14]设计的压电驱动电路相比，FPGA 芯片可进行参数的调整，适应性广；同时驱动电源的放大倍数大于冯宇航等^[16]设计的基于 FPGA 的多路信号源；与赵健^[17]设计的高压驱动放大器相比，本文输出的幅值电压更高且放大倍数更大；与朱应超

表 5 与其他驱动电源的性能对比

Tab. 5 Comparison of performance with other drive power supplies

文献	年份	驱动芯片	幅值电压(V)	放大倍数	输出波形
[4]	2022	FPGA	0~150	60	梯形波
[12]	2019	STM32+FPGA	60~270	192	梯形波
[14]	2018	-	0~280	56	方波、正弦波
[16]	2021	FPGA	0~28, 100	8.4	直流
[17]	2024	ATmega328P-AU	-23.3~+23.3	33.3	正弦波
[18]	2024	STM32	500~6000	41.7, 5	直流
[19]	2023	STM32	0~140	42.42	正弦波
本文	2025	FPGA	-170~+170	68	双极梯形波

等^[18]设计的可调高压驱动电源相比, 本文的放大电路结构简单且输出的为幅值可调的双极梯形波; 与王洁等^[19]设计的驱动电源相比, 本文实现了双极波形的输出。综上, 本文设计的驱动电源基于单个的 FPGA 芯片, 不仅实现了双极梯形波电压的输出, 而且使得输出的电压幅值可调, 最高放大倍数可达 68 倍, 对于压电喷墨打印领域具有应用价值。

4 结论

本文基于 FPGA 控制芯片, 设计了一款应用于压电喷墨打印系统的驱动电源, 实现了高频高压的双极梯形波驱动电压输出, 并且能够实现放大倍数的调节。分别研究了驱动电源的硬件设计、控制芯片的软件设计以及驱动电压的输出仿真。硬件设计包括电源模块、通信模块、FPGA 芯片、数模转换模块和信号放大模块, 这些模块协同工作, 实现了数字信号与模拟信号的高效转换, 并对低压脉冲信号进行了线性放大处理。软件设计包括相位累加器模块、查找表模块以及顶层模块, 完成了低压梯形脉冲信号的产生和输出控制。利用 Quartus 和 Multisim 软件进行了仿真验证。仿真结果表明, 该驱动电源性能稳定, 可以输出双极梯形波脉冲信号, 波形精准; 能够产生上升沿时间为 20 μs 、电压最大幅值为 $\pm 170\text{ V}$ 、输出频率为 4.17 kHz 的放大倍数可调的脉冲信号, 最大负载为 2 nF。

在应用方面, 该驱动电源使用 VHDL 硬件编程语言编写的 FPGA 程序展现出良好的可读性与可移植性, 并且该系统的硬件电路设计具有操作简便、控制方便等优势, 可通过对参数的调整使其适用于其他领域。

参考文献:

- [1] Wang S, Kong X, Cai S, et al. Solvent engineering in perovskite nanocrystal colloid inks for super-fine electrohydrodynamic inkjet printing of color conversion microstructures in micro-LED displays [J]. Chinese Chemical Letters, 2025, 36(8): 110976.
- [2] Carou-Senra P, Awad A, Basit A W, et al. Harnessing handheld inkjet printing technology for rapid and decentralised fabrication of drug-loaded hydroxypropyl cellulose buccal films [J]. Carbohydrate Polymer Technologies and Applications, 2025, 9: 100724.
- [3] Chang W, Oh K H, Kang S M, et al. Nanostructural engineering of porous perovskite cathodes for high-performance protonic ceramic fuel-cells using piezoelectric inkjet-printing [J]. Additive Manufacturing, 2025, 97: 104606.
- [4] 朱建晓, 包建东, 汪邵华, 等. 一种用于压电式喷墨打印头的驱动电源设计 [J]. 自动化与仪器仪表, 2022(3): 230-233.
- [5] Jiao T, Lian Q, Zhao T, et al. Influence of ink properties and voltage parameters on piezoelectric inkjet droplet formation [J]. Applied Physics A, 2021, 127(1): 1-9.
- [6] Oktavianty O, Haruyama S, Ishii Y, et al. Effect of front and back suppressing vibration on actuation waveform design of DoD inkjet printer to droplet speed and volume [J]. Universal Journal of Mechanical Engineering, 2019, 7(6): 12-18.
- [7] Juhász L, Maas J. Fpga-based control of piezoelectric actuators [J]. Serbian Journal of Electrical Engineering, 2011, 8(2): 181-201.
- [8] Khalate A A, Bombois X, Scorletti G, et al. A waveform design method for a piezo inkjet printhead based on robust feedforward control [J]. Journal of Microelectromechanical Systems, 2018, 21(6): 1365-1374.
- [9] 张津瑞. 压电式微滴喷头电源驱动系统设计 [D]. 西安: 西安工程大学, 2017.
- [10] 汪邵华. SG1024 喷墨头的驱动控制系统设计 [D]. 南京: 南京理工大学, 2021.
- [11] 张鹏. 基于 FPGA 的压电喷墨打印控制系统设计 [D]. 哈尔滨: 哈尔滨工业大学, 2019.
- [12] 张威, 肖渊, 张津瑞, 等. 压电式微滴喷头电源驱动系统设计与实现 [J]. 西安工程大学学报, 2019, 33(3): 326-331.
- [13] 汪邵华, 朱建晓, 包建东, 等. 一种用于压电式喷墨打印头的梯形波脉冲信号源设计 [J]. 测控技术, 2021, 40(4): 40-46.
- [14] 孙浩, 张卫平, 邹阳, 等. 一种高压可变频形的压电驱动电路设计 [J]. 压电与声光, 2018, 40(4): 534-538.
- [15] 许立宁, 崔大付, 范兆岩. 压电陶瓷驱动电源研制及其在打印机中的应用 [J]. 压电与声光, 2006(1): 30-32.
- [16] 冯宇航, 任勇峰, 刘东海. 基于 FPGA 的多路信号源的设计与实现 [J]. 电子测量技术, 2021, 44(11): 136-140.
- [17] 赵健. 压电陶瓷高压驱动放大器设计及性能研究 [D]. 哈尔滨: 哈尔滨师范大学, 2024.
- [18] 朱应超, 伍松, 罗淇译, 等. 基于 STM32 的介弹性材料可调高压驱动电源设计 [J]. 电工技术, 2024(22): 122-126.
- [19] 王洁, 秦会斌. 基于 PB58 的新型压电陶瓷驱动电源设计 [J]. 压电与声光, 2023, 45(6): 898-902.