

DOI: 10.13234/j.issn.2095-2805.2024.5.300

中图分类号: TN32

文献标志码: A

一种改进型抑制 SiC MOSFET 桥臂串扰的 门极驱动设计

李庆辉, 潘三博

(上海电机学院电气学院, 上海 201306)

摘要: 针对传统驱动中 SiC MOSFET 在高开关频率下其寄生参数造成的桥臂串扰更加严重, 而现有抑制串扰驱动电路多以增加开关损耗、增长开关延时和增加控制复杂度为代价的问题, 根据降低串扰产生过程中驱动回路阻抗的思路, 提出 1 种在栅源极间增加 PNP 三极管串联二极管和电容的新型有源米勒钳位门极驱动设计, 分析其工作原理, 并对改进驱动电路并联电容参数进行计算设计; 搭建直流母线电压为 300 V 的同步 Buck 变换器双脉冲测试实验平台, 分别与传统串扰抑制电路、典型串扰抑制电路的正负向串扰电压尖峰抑制效果和开通关断速度进行对比分析。实验结果表明, 所提串扰抑制驱动电路正负向电压尖峰分别比传统和典型串扰抑制电路降低了 80% 和 40%, 同时减少了 32% 的器件开关延时。

关键词: SiC MOSFET; 串扰抑制; 桥式电路; 栅极驱动电路

Improved Gate Drive Design to Suppress Crosstalk of SiC MOSFET Bridge Arm

LI Qinghui, PAN Sanbo

(School of Electrical Engineering, Shanghai Dianji University, Shanghai 201306, China)

Abstract: In the case of high switching frequency, the bridge arm crosstalk caused by the parasitic parameters of SiC MOSFET in the traditional drive are more serious. However, most of the existing crosstalk suppression drive circuits suppress the crosstalk at the expense of increasing the switching loss, prolonging the switching delay and adding the control complexity. Therefore, based on the idea of reducing the impedance of the drive loop in the process of crosstalk generation, a novel active Miller clamp gate drive design is proposed by adding PNP triodes connected in series with diodes and capacitors between the gate and source, and its working principle is analyzed. The parallel capacitance parameters of the improved drive circuit are also calculated and designed. Finally, an experimental platform of double-pulse test for a synchronous Buck converter with DC bus voltage of 300 V was built, and the novel crosstalk suppression drive circuit was compared with the traditional and typical crosstalk suppression circuits in terms of the positive and negative crosstalk voltage spike suppression effects and the turn-on and turn-off speeds. Experimental results show that compared with those of the traditional and typical crosstalk suppression circuits, the positive and negative voltage spikes of the proposed crosstalk suppression drive circuit were reduced by 80% and 40%, respectively, and the switching delay of the device was reduced by 32% in the meantime.

Keywords: Silicon carbide metal-oxide-semiconductor field-effect transistor (SiC MOSFET); crosstalk suppression; bridge circuit; gate drive circuit

近年来, 随着功率半导体器件在工业上大规模的应用, 其性能要求也在日益提高, 再加上所面临的工作环境更加恶劣, 以 SiC、GaN 材料为代表的第三代半导体开关器件引起了国内外学者的关注。

为了使功率变换器迎合当今高效率和高性能的发展需求, SiC MOSFET 应充分发挥其相对于传统 Si MOSFET 所拥有的高击穿电压、高工作频率和较高的可靠工作温度等特性, 采用提高功率器件开关频率来达到减小开关损耗的目的是最为有效的方式。但在直流母线电压较高的情况下, 提高开

收稿日期: 2021-08-11; 修回日期: 2021-09-13, 2021-09-22,
2021-10-10; 录用日期: 2021-10-13; 网络首发日期: 2023-03-25

关频率会使得 dv/dt 增大,而桥式电路结构受器件寄生参数的影响更为严重,会导致更加严重的串扰问题。因此,若想在变换器安全可靠运行的基础上充分发挥 SiC MOSFET 的性能优势,桥臂上下开关管之间产生的串扰问题是需要重点解决的问题之一。

桥臂串扰产生的根本原因是桥式电路中上开关管的开通或关断影响处于关断状态的下开关管,导致处于关断状态的下管栅源极之间产生正向或负向的电压尖峰。正向电压尖峰可能会引起开关管部分误导通,严重时可能造成桥臂短路;当负向电压尖峰超过器件允许的最小栅极电压时,容易造成开关管的损坏^[1]。因此,探究桥臂串扰问题产生的原因和机理,分析和研究抑制桥臂串扰的方式和方法,设计出能够充分发挥 SiC MOSFET 高频开关特性优势的串扰抑制驱动电路,对未来高效率和高功率密度变换器的发展具有重要的意义和价值。

理论上,串扰抑制的基本思路是控制栅极阻抗,因此抑制串扰的方法大致可以分为无源抑制方法和有源抑制方法^[2-5]。

无源抑制方法包括增大驱动电阻或在 SiC MOSFET 栅源极间并联电容等。如文献[6-9]通过在 SiC MOSFET 栅源极并联电容,使驱动回路阻抗降低,从而达到抑制串扰的目的。但是并联电容相当于增加栅源极间的等效电容,会增加电容的充放电时间,从而降低器件的开关速度,产生更多的开关损耗,这与 SiC MOSFET 高频特性和变换器高效率要求相违背。文献[10]采用串联电容的无源三极管和与三极管发射极反向连接的二极管方式抑制电路,虽然此方式本身能够产生负的关断电压,抑制正向串扰电压尖峰,但是会降低其开关管的开关速度。文献[11]提出 1 种栅源极间并联 1 个高频二极管的抑制串扰电路,虽然不影响开关管的开通和关断速度,但是其正向串扰电压尖峰抑制效果较差。文献[12]提出 1 种通过主动降低等效栅极电阻和增加等效栅极源电容的方法来降低串扰电压的驱动电路,虽然可以达到抑制串扰正、负向电压尖峰的目的,但是增加等效栅源极间电容会降低开关速度。文献[13]提出 1 种具有电平移位功能的高速负

压驱动器,虽然能够提供负压关断电压,能够较好地抑制串扰问题,但是电路工作较为复杂,影响开关器件的开通和关断速度。文献[14-15]提出 1 种在器件开通或关断过程中通过增大驱动电阻的方式来抑制米勒平台期的电压变化率,从而达到抑制串扰的目的。该方法虽然能够缩短开关延时时间,但是由于增大了驱动电阻,开关损耗问题变得严重,同时也存在是否能够准确监测开关状态的问题。上述这些方法虽然简单有效,但是会增加开关损耗,效果并不理想。

另一种串扰抑制的思路是有源抑制方法,如文献[16-19]提出一类额外增加 1 路控制信号来控制 MOSFET 管的开通关断或通过三极管的导通关断使其串联电容在串扰产生时并联在栅源极之间的辅助支路,这种将电容并联在栅源极两端的方法相当于减小了驱动回路阻抗,既不增加开关延时和开关损耗,又能达到抑制串扰的目的。但是该方法需要额外增加 1 路开关驱动信号,使得控制程度复杂和成本增加。文献[20]提出了 1 种通过在开关瞬态过程中改变栅源极电压和电容的多步有源栅极驱动器来抑制串扰的方法,虽然也能达到抑制串扰的目的,但是也会增加控制的复杂程度,使成本增加。

基于此,本文首先阐述了串扰问题的产生机理,然后提出 1 种改进型有源米勒钳位抑制 SiC MOSFET 桥臂串扰的门极驱动设计,对其工作原理进行详细分析,并计算和设计并联电容的参数,最后搭建了同步 Buck 变换器双脉冲测试电路实验平台,对提出的改进型有源米勒钳位抑制桥臂串扰的驱动电路进行实验验证,旨在不增加电路复杂程度和降低开关速度的前提下,能够较好地解决桥臂串扰问题。

1 SiC MOSFET 桥臂串扰产生的机理

为了简便和直观地分析串扰问题,以等效简化的、不含寄生参数的同步 Buck 变换器电路为例,如图 1 所示,其中 V_{IH} 、 V_{IL} 分别为上、下开关管 Q_1 和 Q_2 的驱动电压,下开关管 Q_2 一直保持关断状

态, 通过控制上开关管 Q_1 的导通和关断来分析串扰现象。

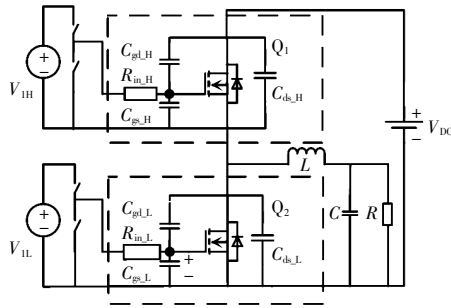


图 1 同步 Buck 变换器电路

Fig. 1 Synchronous Buck converter circuit

如图 2 所示, 当 Q_1 开始导通时, Q_1 沟道开始有电流流过, 与下桥臂的续流二极管换流。随着 Q_1 的导通, 漏源极电压迅速降低, 相对的开关管 Q_2 的漏源极电压迅速上升, 如图 2 中的虚线箭头所示, 电流给开关管 Q_2 的米勒电容充电。此电流流经栅极电阻 $R_{in,L}$ 形成左低右高的电压降, 抬升了 Q_2 栅源极电压 $V_{gs,L}$ 。由于 SiC MOSFET 阈值电压 V_{th} 较低, 可能导致 $V_{gs,L}$ 超过阈值电压 V_{th} , 造成 Q_2 的误导通, 进而发生桥臂短路, 危及系统可靠性及安全工作。

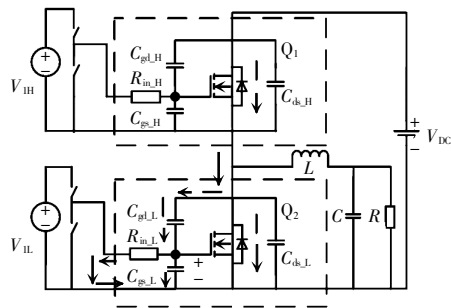


图 2 上开关管 Q_1 的导通串扰现象

Fig. 2 Turn-on crosstalk phenomenon of upper switch tube Q_1

同理, 如图 3 所示, 当 Q_1 关断时, Q_1 沟道电流减小并与下桥臂的续流二极管换流。伴随着 Q_1 漏源极间电压的上升, 相对的开关管 Q_2 的漏源极电压迅速下降, 如图 3 中的虚线箭头表示的是 Q_2 的米勒电容的放电方向。一部分电感电流流经栅极电阻 $R_{in,L}$ 形成左高右低的电压降, 反向抬升了 Q_2 栅源极电压 $V_{gs,L}$, 由于 SiC MOSFET 栅极耐负压能力较弱, 可能导致 V 超过安全电压, 造成 Q_2 的损坏, 对系统可靠性造成影响。

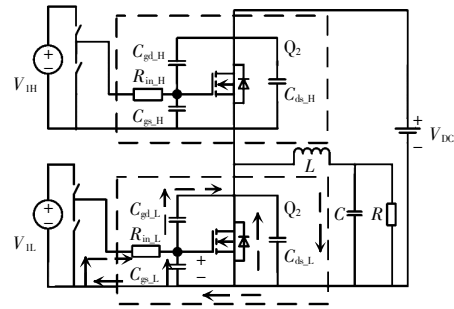


图 3 上开关管 Q_1 的关断串扰现象

Fig. 3 Turn-off crosstalk phenomenon of upper switch tube Q_1

2 串扰抑制驱动电路设计原理分析

现有的 SiC MOSFET 串扰抑制方法有很多种变式, 但是大多数方法均有缺陷, 比如降低开关频率从而增大了开关损耗, 使高效性不能充分发挥, 或者是增加了有源器件使电路控制复杂程度提高, 增加了系统的整体成本, 降低了可靠性。因此, 在传统典型抑制方法的基础上, 本文提出 1 种改进型有源米勒钳位驱动电路的设计方法, 如图 4 所示。以 PNP 型三极管和 RCD 网络相结合的方式设计该驱动电路, 由于辅助支路是用 PNP 三极管的开通关断来使电容并联在栅源极间, 因此仅需提供使发射结正偏的 0.7 V 电压即可, 不需要额外增加驱动信号和电路复杂度即能达到抑制串扰的目的。电路主要的组成元件: SiC MOSFET、PNP 三极管、驱动电阻、PNP 三极管限流电阻、吸收电容和二极管。

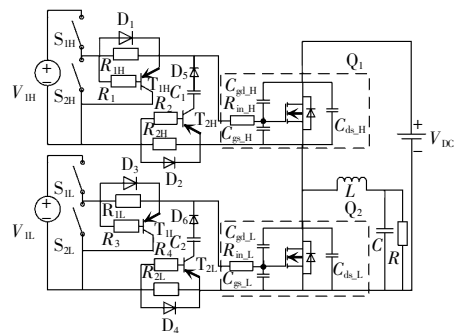


图 4 改进型有源米勒钳位串扰抑制驱动电路的设计
Fig. 4 Design of improved active Miller clamping crosstalk suppression drive circuit

改进型有源米勒钳位驱动电路上、下开关管的驱动波形和下开关管的漏源极电压及栅源极电压波形如图 5 所示。

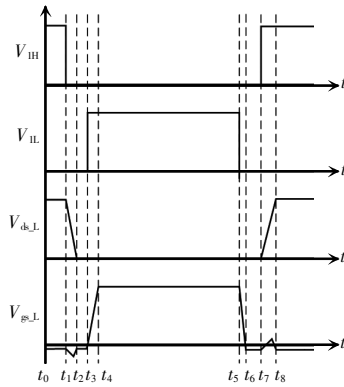


图 5 改进型有源米勒钳位串扰抑制驱动电路相关波形

Fig. 5 Related waveforms of improved active Miller clamp crosstalk suppression drive circuit

结合改进型有源米勒钳位串扰抑制驱动电路的相关波形,考虑到桥臂的死区,对改进型有源米勒钳位驱动电路在单个周期内的工作原理进行分析,如图 6 所示。

开关模态 1 $[t_0, t_1]$:上开关管 Q_1 处于完全导通状态,下开关管 Q_2 处于完全关断状态,电感电流经过上开关管 Q_1 沟道,驱动回路中无电流经过,因此驱动电路中 R_{1H} 、 R_{2H} 、 R_{1L} 、 R_{2L} 上的电压均为 0,4 个 PNP 三极管发射结电压均为 0,均处于截止状态,因此驱动电路的辅助支路不工作。

开关模态 2 $[t_1, t_2]$:上开关管 Q_1 开始关断, S_{2H} 闭合, Q_1 的栅源极寄生电容 $C_{gs,H}$ 放电,由于二极管 D_1 、 D_2 的单向导电性,使得电流流经驱动电阻 R_{1H} 和二极管 D_2 回路,由于电流流过二极管 D_2 使得三极管 T_{2H} 的发射极电压小于基极电压,三极管不导通,电容 C_1 不能并联在栅源极两端,因此在关断过程中不会影响开关管的关断速度。与此同时, Q_1 沟道与 Q_2 开关管的续流二极管换流,导致 V_{ds1} 迅速上升, V_{ds2} 迅速下降,下开关管 Q_2 的米勒电容 $C_{gs,L}$ 开始放电,一部分电感电流流经电阻 R_{2L} ,产生使 PNP 三极管 T_{2L} 发射结正偏的电压, T_{2L} 的导通使得电容 C_2 并联到 Q_2 的栅源极间寄生电容 $C_{gs,L}$ 上,又由于 C_2 的容值远大于 SiC MOSFET 的寄生电容 $C_{gs,L}$,给电感电流在下开关管提供了 1 个

低阻抗的回路,使 Q_2 开关管栅源极间的负向电压尖峰得到有效的抑制。

开关模态 3 $[t_2, t_3]$:换流过程结束后,电感电流通过下开关管的续流二极管续流,此时桥臂电路处于死区区间,上、下开关管 Q_1 、 Q_2 均关断,辅助支路中由于无电流流过,因此也不工作。

开关模态 4 $[t_3, t_4]$:下开关管 Q_2 开始导通, Q_2 开关管的续流二极管和 Q_2 沟道换流,此时下开关管的驱动电压 V_{UL} 经二极管 D_3 和驱动电阻 R_{2L} 回路给下开关管 Q_2 的栅源极电容 $C_{gs,L}$ 充电,驱动电流在电阻 R_{2L} 上产生正向电压,使得 PNP 三极管 T_{2L} 发射结正偏导通,电容 C_2 并联在栅源极间,但是 V_{UL} 产生的驱动电流却因为二极管 D_6 的单向导电性无法给电容 C_2 充电,因此该驱动电路不会影响开关管的导通速度。

开关模态 5 $[t_4, t_5]$:换流结束后,由于 Q_2 处于完全导通状态,负载电流全部流过 Q_2 沟道,辅助支路中由于无电流流过,因此也不工作。

开关模态 6 $[t_5, t_6]$: Q_2 开始关断, Q_2 沟道和 Q_2 开关管的续流二极管换流,此时 Q_2 的 $C_{gs,L}$ 开始放电。参考模态 2 分析可知, C_2 对 Q_2 关断性能的影响可以忽略。

开关模态 7 $[t_6, t_7]$:工作模式与模态 3 相同。

开关模态 8 $[t_7, t_8]$:上开关管 Q_1 开始导通,驱动电压 V_{UH} 给栅源极间电容 $C_{gs,H}$ 充电。同理,根据模态 4 的分析可知,由于二极管 D_5 的单向导电性同样无法给电容 C_1 充电,因此也不会影响上开关管 Q_1 的开通速度。与此同时, Q_1 沟道与 Q_2 开关管的续流二极管换流, V_{ds1} 迅速下降, V_{ds2} 迅速上升,下开关管 Q_2 的米勒电容 $C_{gs,L}$ 开始充电,电流流经电阻 R_{1L} 和二极管 D_4 回路,电流在 Q_2 的栅极阻抗 R_{1L} 电阻上产生左负右正的电压,使 T_{1H} 发射结正偏导通,电流通过 PNP 三极管钳位在零电压处,从而抑制了 Q_2 栅源极的正向电压尖峰。换流过程结束后,工作模式又转换为开关模态 1,分析过程与上述相同。

由上述分析可知,本文所提有源米勒钳位串扰抑制驱动电路可以满足在不影响器件开关速度的前提下,达到了有效抑制串扰的目的。

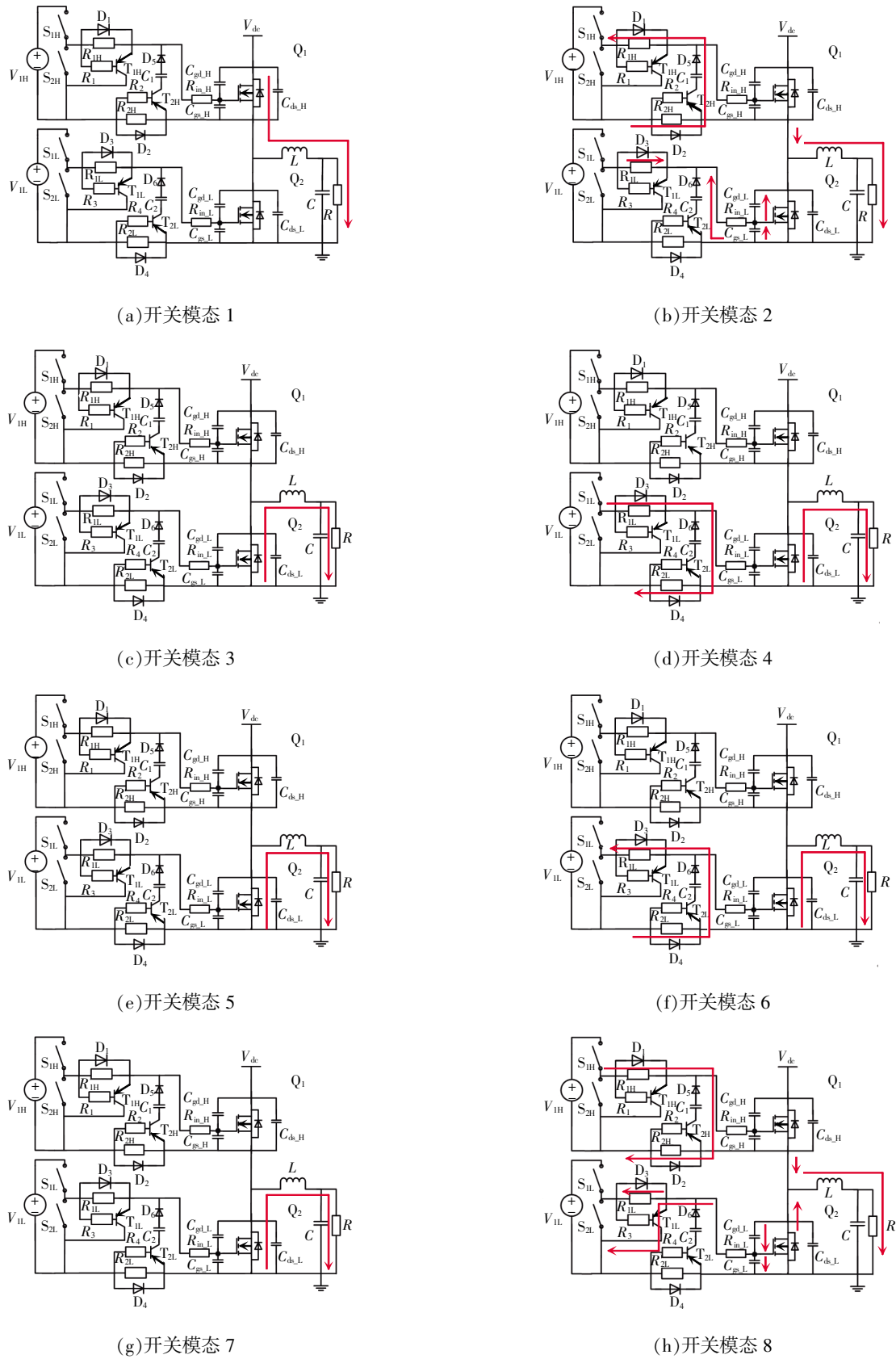


图 6 改进型有源米勒钳位串扰抑制驱动电路工作原理

Fig. 6 Working principle for improved active Miller clamp crosstalk suppression drive circuit

3 串扰抑制驱动电路电容参数设计

为避免设计的抑制桥臂串扰驱动电路对系统可靠性的影响,要求上开关管的开通瞬间在下开关管的栅源极间产生的正向电压尖峰要小于阈值电压 V_{th} ,关断瞬间在下开关管的栅源极间产生的负向电压尖峰小于开关管所能承受的最大负压。图 7 为上开关管关断瞬间下开关管的等效电路。

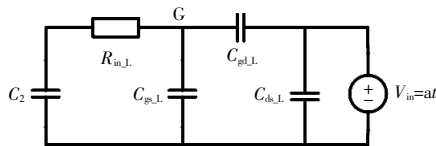


图 7 辅助支路工作时的等效简化电路

Fig. 7 Simplified equivalent circuit with auxiliary circuit

由电路的基尔霍夫定律可得,G 点的节点电压方程为

$$\begin{cases} C_2 \frac{dv_{c_2}(t)}{dt} + C_{gsL} \frac{dv_{c_{gsL}}(t)}{dt} = C_{glL} \frac{d[at - v_{c_{gsL}}(t)]}{dt} \\ v_{c_{gsL}}(t) = v_{c_2}(t) + R_{inL} C_2 \frac{dv_{c_2}(t)}{dt} \end{cases} \quad (1)$$

将式(1)化简为二阶微分方程标准形式

$$R_{inL} C_{iss} C_2 \frac{d^2 v_{c_2}(t)}{dt^2} + (C_2 + C_{iss}) \frac{dv_{c_2}(t)}{dt} = a C_{glL} \quad (2)$$

通过求解式(2)的电路微分方程,可得到下开关管栅极串扰电压 V_{gsL} 的表达式为

$$V_{gsL} = \frac{C_{glL} V_{DC}}{A} + a \left(\frac{C_2}{A} \right)^2 R_{inL} C_{glL} \cdot \left(1 - e^{-\left(\frac{V_{DC} A}{a C_2 R_{inL} C_{inL}} \right)} \right) \quad (3)$$

式中,A 为辅助电容 C_2 和输入电容 C_{iss} 的和。

图 8 为上开关管关断时下开关管的串扰负向电压尖峰与辅助电容 C_2 的关系曲线,要求串扰负向电压尖峰应小于开关管所能承受的负向电压。可知:为满足串扰负向电压尖峰小于负向安全电压,电容取值应大于 0.1 nF;当辅助电容大于 10 nF 的条件下串扰电压幅值会趋于不变,考虑到一定的裕量,辅助电容容值选择 0.1 μ F。

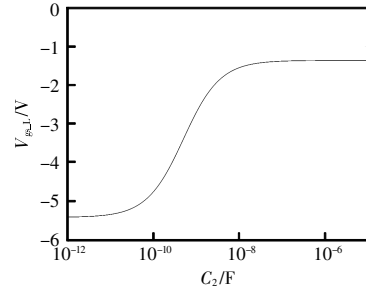


图 8 串扰负向电压尖峰与辅助电容的关系曲线

Fig. 8 Curve of relationship between negative voltage spike of crosstalk and auxiliary capacitor

4 实验验证与分析

为了验证所提改进型有源米勒钳位串扰抑制驱动电路的正确性、优越性及实用性,实验选用力特(Littelfuse)公司生产的型号为 LSIC1MO120E0080 的 SiC MOSFET 器件,具体参数如表 1 所示。搭建的双脉冲测试实验原理如图 9 所示,由控制系统 DSP、抑制串扰栅极驱动电路和同步 Buck 变换电路组成。通过双脉冲测试试验平台,对传统串扰抑制电路^[6]、典型串扰抑制电路^[16]和本文所提改进型有源米勒钳位串扰抑制驱动电路进行对比。本文所提抑制串扰的栅极驱动电路如图 4 所示,其电路元

表 1 LSIC1MO120E0080 基本参数

Tab. 1 Basic parameters of LSIC1MO120E0080

参数	数值
栅源极电容 C_{gs}/pF	1 691
栅漏极电容 C_{gl}/F	9
阈值电压 V_{th}/V	2.8
负向安全电压 $V_{GS,MAX(-)}/\text{V}$	-6
栅极内阻 $R_{g(in)}/\Omega$	0.6

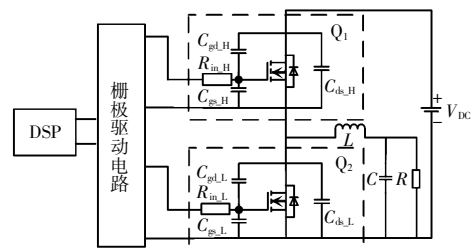
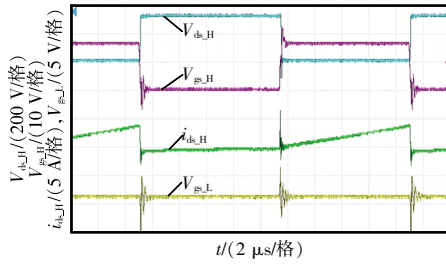


图 9 双脉冲测试实验原理框图

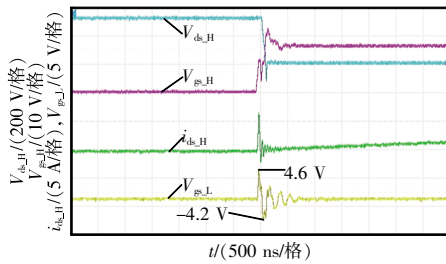
Fig. 9 Block diagram of experimental principle for double-pulse test

器件主要参数为 $V_{IH}=18\text{ V}$, $V_{IL}=18\text{ V}$, $C_1=0.1\text{ }\mu\text{F}$, $R_H, R_L, R_1, R_2, R_3, R_4=10\text{ }\Omega$ 。

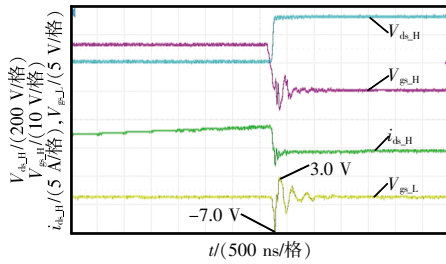
图 10~图 12 分别给出了传统串扰抑制驱动电路, 典型串扰抑制驱动电路和本文所提改进型有源米勒钳位串扰抑制驱动的实验波形。分析和总结图 10~图 12 可以得到 3 种串扰抑制驱动电路的实验结果对比, 如表 2 所示。



(a) 双脉冲实验波形



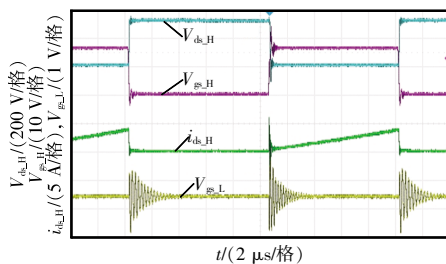
(b) Q_1 开通过程



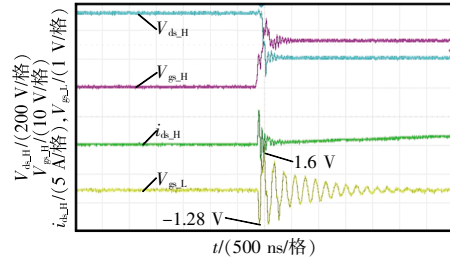
(c) Q_1 关断过程

图 10 传统串扰抑制驱动电路实验波形

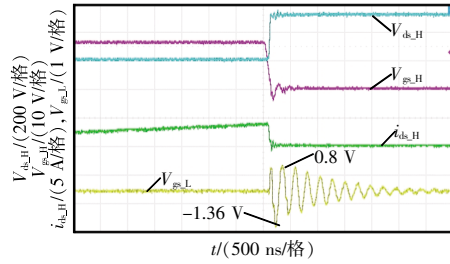
Fig. 10 Experimental waveforms of traditional crosstalk suppression drive circuit



(a) 双脉冲实验波形



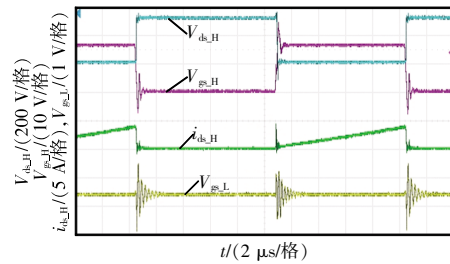
(b) Q_1 开通过程



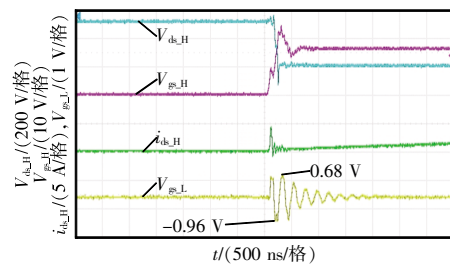
(c) Q_1 关断过程

图 11 典型串扰抑制驱动电路实验波形

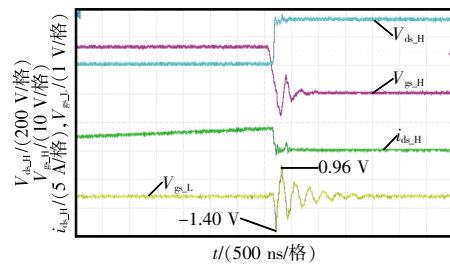
Fig. 11 Experimental waveforms of typical crosstalk suppression drive circuit



(a) 双脉冲实验波形



(b) Q_1 开通过程



(c) Q_1 关断过程

图 12 改进型有源米勒钳位串扰抑制驱动电路实验波形

Fig. 12 Experimental waveforms of improved active Miller clamp crosstalk suppression drive circuit

表2 3种串扰抑制驱动电路实验对比结果

Tab. 2 Comparison of experimental result among three kinds of crosstalk suppression drive circuit

特性参数	实验结果		
	传统串扰抑制驱动电路	典型串扰抑制驱动电路	改进型有源米勒钳位串扰抑制驱动电路
	开通延时 $t_{d(on)}/ns$	82	90
关断延时 $t_{d(off)}/ns$	95	79	63
正向峰值 V_p/V	4.60	1.60	0.96
负向峰值 V_n/V	-7.00	-1.36	-1.40

由表2可知:传统串扰抑制驱动电路在发生桥臂串扰时所产生的正向电压尖峰为4.60 V,超过了开关管的阈值电压 V_{th} ,会引起下开关管误导通,发生桥臂直通情况,负向电压尖峰为-7.00 V,大于开关管负向安全电压,严重时将会导致器件的损坏以及影响变换器安全稳定工作;典型串扰抑制驱动电路在发生桥臂串扰时所产生的正向电压尖峰为1.60 V,负向电压尖峰为-1.36 V,对比传统驱动电路,虽然其正向电压尖峰未超过阈值电压,但较接近 V_{th} ,因此依然存在桥臂误导通的隐患,而负向电压尖峰在开关管的安全负压范围内,因此较为有效地解决了开关器件损坏的问题;本文所提改进型有源米勒钳位串扰抑制驱动电路在发生串扰时的正向电压尖峰为0.96 V,负向电压尖峰为-1.40 V,分别比传统驱动电路降低了79.1%和80%,正向电压尖峰比典型驱动电路降低了40%,负向电压尖峰基本一致,其SiC MOSFET开关器件开通和关断延时也有一定的降低。不仅解决了开关器件误导通的问题,其负压尖峰也在开关管的安全负压范围内,因此使得SiC MOSFET的安全稳定运行得到了保障。

5 结语

本文所提改进型有源米勒钳位抑制SiC MOSFET桥臂串扰的门极驱动电路,结合了无源抑制电路与有源抑制电路的优点,在正向电压尖峰产生时,通过PNP三极管将正向电压尖峰钳位在零关断电压,在负向电压尖峰产生时,通过PNP三极管

将电容并联到栅源极间,从而提供给米勒电容1个低阻抗回路的方法,达到了抑制串扰的目的;同时,利用二极管的单向导电性,使得开关管在开通和关断过程中的辅助电容不会并联在栅源极两端,既能保障开关管的高开通速度和高关断速度,又能保证开关管损耗不增加,提高系统效率,达到较好抑制串扰的目的。实验结果充分说明本文所提该方法在抑制串扰和发挥SiC MOSFET的高效性和稳定性等方面更具优势。

参考文献:

- [1] Zhang Zheyu, Wang F, Tolbert L M, et al. Active gate driver for crosstalk suppression of SiC devices in a phase-leg configuration [J]. IEEE Transactions on Power Electronics, 2014, 29(4): 1986-1997.
- [2] 张斌锋, 许津铭, 钱强, 等. SiC MOSFET 特性及其应用的关键技术分析[J]. 电源学报, 2016, 14(4): 39-51.
Zhang Binfeng, Xu Jinming, Qian Qiang, et al. Analysis on characteristics of SiC MOSFET and key techniques of its applications [J]. Journal of Power Supply, 2016, 14(4): 39-51 (in Chinese).
- [3] Zhang Zheyu, Dix J, Wang F F, et al. Intelligent gate drive for fast switching and crosstalk suppression of SiC devices [J]. IEEE Transactions on Power Electronics, 2017, 32(12): 9319-9332.
- [4] Josifovic I, Popovic-Gerber J, Ferreira J A. Improving SiC JFET switching behavior under influence of circuit parasitics [J]. IEEE Transactions on Power Electronics, 2012, 27(8): 3843-3854.
- [5] Wrzecionko B, Bortis D, Biela J, et al. Novel AC-coupled gate driver for ultrafast switching of normally off SiC JFETs [J]. IEEE Transactions on Power Electronics, 2012, 27(7): 3452-3463.
- [6] Yin S, Tseng K J, Tong C F, et al. A 99% efficiency SiC three-phase inverter using synchronous rectification [C]// Annual IEEE Applied Power Electronics Conference and Exposition (APEC). Long Beach, CA, USA, 2016: 2942-2949.
- [7] 梁美, 李艳, 郑琼林, 等. 桥式电路中不同封装 SiC MOSFET 串扰问题分析及低栅极关断阻抗的驱动电路 [J]. 电工技术学报, 2017, 32(18): 162-174.

- Liang Mei, Li Yan, Zheng Qionglin, et al. Analysis for crosstalk of SiC MOSFET with different packages in a phase-leg configuration and a low gate turn-off impedance driver [J]. Transactions of China Electrotechnical Society, 2017, 32(18): 162-174 (in Chinese).
- [8] 钟志远, 秦海鸿, 袁源, 等. 碳化硅 MOSFET 桥臂电路串扰抑制方法[J]. 电工电能新技术, 2015, 34(5): 8-12, 23. Zhong Zhiyuan, Qin Haihong, Yuan Yuan, et al. Crosstalk suppression method of SiC MOSFET in phase-leg configuration [J]. Advanced Technology of Electrical Engineering and Energy, 2015, 34(5): 8-12, 23 (in Chinese).
- [9] Li Yan, Liang Mei, Chen Jianguai, et al. A low gate turn-off impedance driver for suppressing crosstalk of SiC MOSFET based on different discrete packages [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2019, 7(1): 353-365.
- [10] Xu Yinghui, Duan Bin, Song Jinqiu, et al. A novel gate driver of SiC MOSFET for crosstalk suppression in bridge configuration [C]// 2020 Chinese Automation Congress(CAC). Shanghai, China, 2020: 1173-1178.
- [11] Zhao Jun, Wu Liang, Li Zhenyu, et al. Analysis and suppression for crosstalk in SiC MOSFET turn-off transient [C]// 2020 IEEE 9th International Power Electronics and Motion Control Conference(IPEMC2020-ECCE Asia). Nanjing, China, 2020: 1145-1150.
- [12] Wang Panbao, Zhang Linzhi, Lu Xiaonan, et al. An improved active crosstalk suppression method for high-speed SiC MOSFETs [J]. IEEE Transactions on Industry Applications, 2019, 55(6): 7736-7744.
- [13] Li Guowen, Tong Anping, Hang Lijun, et al. A level shift gate driving circuit of SiC MOSFET with crosstalk suppression capability [C]// 2020 IEEE Applied Power Electronics Conference and Exposition(APEC). New Orleans, LA, USA, 2020: 1806-1812.
- [14] Paredes A, Sala V, Ghorbani H, et al. A novel active gate driver for silicon carbide MOSFET [C]// IECON 42nd Annual Conference of the IEEE Industrial Electronics Society. Florence, Italy, 2016: 3172-3177.
- [15] Ishikawa K, Ogawa K, Yukutake S, et al. Traction inverter that applies compact 3.3kV/1200A SiC hybrid module [C]// International Power Electronics Conference(IPEC). Hiroshima, Japan, 2014: 2140-2144.
- [16] Mo F, Furuta J, Kobayashi K. A low surge voltage and fast speed gate driver for SiC MOSFET with switched capacitor circuit [C]// Wide Bandgap Power Devices and Applications (WiPDA). Fayetteville, AR, USA, 2016: 282-285.
- [17] Zhang Zheyu, Wang F, Tolbert L M, et al. Active gate driver for crosstalk suppression of SiC devices in a phase-leg configuration [J]. IEEE Transactions on Power Electronics, 2013, 29(4): 1986-1997.
- [18] Zushi Y, Sato S, Matsui K, et al. A novel gate assist circuit for quick and stable driving of SiC-JFETs in a 3-phase inverter [C]// Applied Power Electronics Conference and Exposition(APEC). Orlando, FL, USA, 2012: 1734-1739.
- [19] Zhou Qi, Gao Feng. A gate driver of SiC MOSFET for suppressing the negative voltage spikes in a bridge circuit [C]// Applied Power Electronics Conference and Exposition (APEC). Long Beach, CA, USA, 2016: 536-543.
- [20] Li Hong, Jiang Yanfeng, Qiu Zhidong, et al. A multi-step active gate driver for suppressing crosstalk of SiC MOSFET [C]// 2020 IEEE 9th International Power Electronics and Motion Control Conference (IPEMC2020-ECCE Asia). Nanjing, China, 2020: 1868-1873.



作者简介:

李庆辉(1993—),男,硕士研究生。研究方向: T-type 三电平逆变器, SiC MOSFET 串扰抑制驱动电路设计。E-mail: 598615950@qq.com。

潘三博(1974—),男,通信作者,博士,副教授。研究方向: 高效率电力电子变换器、谐振变换器、可再生能源光伏发电及储能技术。E-mail: pansb@sdju.edu.cn。

李庆辉