

DOI: 10.13234/j.issn.2095-2805.2024.4.200

中图分类号: TM724

文献标志码: A

柔性直流输电系统接入非理想电网的改进 DSOGI 同步方案

薛云涛¹, 任百群², 谢剑翔¹, 陈宇昇¹, 鄞庆佳¹

(1. 广东电网有限责任公司广州供电局, 广州 510630;

2. 南京南瑞继保电气有限公司, 南京 211102)

摘要: 针对非理想电网下 VSC-HVDC 系统中同步旋转坐标系锁相环 SRF-PLL(synchronous reference frame phase-locked loop)、双二阶广义积分器锁相环 DSOGI-PLL(dual second-order generalized integrator phase-locked loop) 等传统锁相环无法准确追踪电网基波正序电压相位, 致使不同程度的锁相误差影响 VSC 控制性能, 降低系统稳定性等问题, 提出了改进型 DSOGI-PLL 方案。首先, 根据 SOGI-QSG 的 Bode 图分析其对不同频率的衰减特性, 得出 DSOGI-PLL 的适用局限性; 然后, 基于谐波电网电压, 在 DSOGI 基础上引入重复控制内模, 实现对谐波信号的实时跟踪调节, 以抑制谐波电压干扰。同时考虑到直流偏置与电网电压频率波动, 提出直流偏置消除与频率自适应方法, 实现对电网相位的自适应跟踪; 最后, 通过仿真及实验结果对比, 验证了所提策略的优越性。

关键词: 柔性直流输电; 锁相环; 不平衡; 谐波; 直流偏置; 频率自适应

Improved DSOGI Synchronization Scheme for Flexible DC Transmission System Connected to Non-ideal Power Grid

XUE Yuntao¹, REN Baiqun², XIE Jianxiang¹, CHEN Yusheng¹, YIN Qingjia¹

(1. Guangzhou Power Supply Bureau, Guangdong Power Grid Co., Ltd, Guangzhou 510630, China;

2. Nanjing Nanrui Jibao Electric Co., Ltd, Nanjing 211102, China)

Abstract: The traditional phase-locked loops (PLLs) in a VSC-HVDC system such as a synchronous reference frame PLL (SRF-PLL) and a dual second-order generalized integrator PLL (DSOGI-PLL) cannot accurately track the positive-sequence voltage phase of grid fundamental wave under non-ideal power grid, which will cause different degrees of phase-locked error, affect the control performance of VSC and reduce the system stability. To solve this problem, an improved DSOGI-PLL scheme is proposed. First, the attenuation characteristics of SOGI-QSG at different frequencies are analyzed according to the Bode diagram, and the limitations of DSOGI-PLL applications are obtained. Then, based on the voltage of harmonic grid, the internal model of repetitive control is introduced on the basis of DSOGI to realize the real-time tracking and regulation of harmonic signals, thus suppressing the harmonic voltage interference. At the same time, considering the DC bias and voltage frequency fluctuation of power grid, a method of DC bias elimination and frequency adaptation is proposed to realize the adaptive phase tracking of power grid. Finally, the superiority of the proposed strategy was verified through a comparison between the simulation and experimental results.

Keywords: Flexible DC transmission; phase-locked loop (PLL); imbalance; harmonic; DC bias; frequency adaptation

收稿日期: 2021-11-21; 修回日期: 2022-03-15; 录用日期:
2022-04-11; 网络首发日期: 2022-05-27

基金项目: 广东电网直流背靠背广州工程大湾区中通道直流
背靠背工程资助项目(080099WS24200001)

This work is supported by DC Back-to-back Guangzhou Project
of Guangdong Power Grid DC Back-to-back Project of Middle
Channel in Dawan District under the grant 080099WS24200001

能源是经济发展的基础, 传统能源如煤、石油等储量有限且使用过程中会引起环境污染, 因此清洁、可再生能源在国内外得到大力发展^[1-3]。受环境因素限制, 清洁能源通常远离负荷中心, 装机容量较小, 距主网较远, 此情况下高压直流输电较交流输电在经济、技术等方面更具优势^[4-5]。

VSC-HVDC 输电系统并网侧 VSC 的电流控制可分为同步方案、内环电流控制两大核心内容, 其中同步方案需准确锁定电网电压相位, 是控制的前提。使用最广泛的是同步旋转坐标系锁相环^[6-8]SRF-PLL(synchronous reference frame phase-locked loop), 其结构简单, 在理想电网下可准确锁相, 但实际电网常呈非理想特性, 表现为不平衡、谐波、直流偏置与频率波动等^[9], 此时 SRF-PLL 在获取相位角的过程中受电网电压干扰, 会导致较大的相位偏移误差, 降低控制系统性能。因此, 在非理想电网下准确追踪电网电压相位信息尤为重要。

许多学者对不平衡电网情况下的锁相方法进行了研究。文献[10]提出一种双同步坐标系解耦锁相环 DDSRF-PLL(decoupled double synchronous reference frame PLL)来实现电压信号的正、负序分离, 但其使用了双 dq , 引入滤波器数量较多, 计算较复杂, 致使暂态响应时间较长; 文献[11-12]采用双二阶广义积分器锁相环 DSOGI-PLL(dual second-order generalized integrator PLL), 在 SRF-PLL 基础上引入正交信号发生器 QSG(quadrature signal generator)与正、负序分量 PNSC(positive-and negative-sequence component)计算模块, 提取电网电压的正序分量作为 SRF-PLL 的输入信号, 进行相位角锁定, 效果较佳; 为提高锁相速度, 文献[13]提出一种瞬时序分量提取方案, 省略了闭环检测中的参数设置等过程, 仅通过电网电压与虚拟正交信号求得瞬时电压序分量, 计算精度较高。针对谐波电网下的锁相问题, 传统方法是改进 PLL 环路滤波器与鉴相器的设计。前者引入滤波环节如陷波器^[14]、滑动平均滤波器^[15]的方法对谐波电压的抑制效果不理想。后者采用多二阶广义积分器锁相环^[16]MSOGI-PLL(multiple second-order generalized integrator phase-locked loop)与延时信号消除法^[17], 利用构造的正交信号提取基波正序电压, 可有效降低谐波电压的影响, 但 MSOGI-PLL 结构繁琐, 算法复杂; 延时信号消除算法存在误差、鲁棒性差。文献[18]将重复控制内模引入交叉解耦复数滤波器 PLL, 该算法简

单且在锁相过程中能够完全消除谐波。上述方法各有优缺点, 为扩宽 PLL 适用范围, 需进一步研究能够在不同电网条件下精准捕获相位信息的锁相方案。

综上所述, 本文将针对多种非理想电网, 即不平衡、谐波、直流偏置及频率波动情况下的锁相方案进行研究, 提出一种改进型 DSOGI-PLL 策略。首先, 在原有锁相环的基础上嵌入重复控制内模, 利用其在基波及各次谐波频率处产生谐振尖峰这一特性提取基波与谐波分量, 同时引入陷波器滤除基波, 将谐波信号负反馈至输入端, 进而消除全频段谐波电压。然后, 在 SOGI-QSG 中引入输入电压误差信号的低通滤波环节, 以抵消正交信号中的直流分量。最后, 将 SRF-PLL 环节求得的电网角频率替换 SOGI-QSG 中原设定的固定谐振频率, 实现频率的自适应调节。

1 传统 DSOGI-PLL 锁相方案

1.1 SRF-PLL 锁相误差分析

图 1 为 SRF-PLL 结构, 其中虚线框内为鉴相器, $1/s$ 为压控振荡器, 对采集的电网电压信息进行坐标变换, 转换为 dq 坐标系下的 u_{gq} , 输给 PI 调节器, 将得到的输出量与频率给定值进行比较, 对差值进行积分即可得到相位信息 $\hat{\theta}$ 。

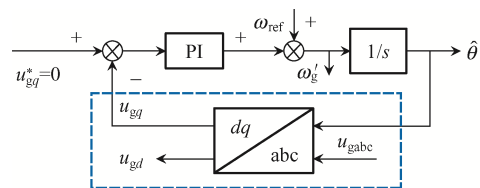


图 1 SRF-PLL 结构

Fig. 1 Structure of SRF-PLL

SRF-PLL 算法简单, 在理想电网下可精准锁定相位信息, 但实际工作中, 由于非线性负载、不对称故障等, 常导致电网存在不平衡电压、谐波等, 呈现非理想状态。基波电压转换到 dq 坐标系下表现为直流量, 奇次谐波电压表现为交流量, 致使求得的 u_{gq} 中存在交流干扰。不平衡及谐波电网电压数学模型可表示为

$$\begin{bmatrix} u_{ga} \\ u_{gb} \\ u_{gc} \end{bmatrix} = u_g \begin{bmatrix} \cos\theta \\ \cos\left(\theta - \frac{2\pi}{3}\right) \\ \cos\left(\theta + \frac{2\pi}{3}\right) \end{bmatrix} + u_g \begin{bmatrix} \cos(-\theta) \\ \cos\left(-\theta - \frac{2\pi}{3}\right) \\ \cos\left(-\theta + \frac{2\pi}{3}\right) \end{bmatrix} + \sum_{\substack{n \neq \pm 1 \\ n=1}}^{+\infty} au_g \begin{bmatrix} \cos(n\theta) \\ \cos\left(n\theta - \frac{2\pi}{3}\right) \\ \cos\left(n\theta + \frac{2\pi}{3}\right) \end{bmatrix} \quad (1)$$

式中: u_{ga} 、 u_{gb} 、 u_{gc} 分别为基波正、负序与各奇次谐波的电压分量; u_g 为基波电压幅值; θ 为基波正序电压的相位角; n 为奇数; a 为电压幅值系数。

利用坐标变换对式(1)进行处理, 得到 u_{gq} 表达式为

$$u_{gq} = u_g \sin(\theta - \hat{\theta}) - u_g \sin(\theta + \hat{\theta}) + \sum_{\substack{n \neq \pm 1 \\ n=1}}^{+\infty} au_g \sin[(n-1)\hat{\theta}] \quad (2)$$

式中, $\hat{\theta}$ 为锁相环检测到的相位角, 实际 $\hat{\theta}$ 与 θ 会存在一定偏差, 若假设偏差为 0, 则式(2)可变换为

$$u_{gq} = -u_g \sin(2\hat{\theta}) + \sum_{\substack{n \neq \pm 1 \\ n=1}}^{+\infty} au_g \sin[(n-1)\hat{\theta}] \quad (3)$$

仅当 $u_{gq}=0$ 时检测到的相位信息才准确, 观察式(3)发现, 基波负序电压给 u_{gq} 引入了 2 倍频的波动分量, n 次谐波电压给 u_{gq} 引入了 $n-1$ 倍频的波动分量, 致使锁定的相位角存在误差。

1.2 DSOGI-PLL 锁相方案

由锁相原理知, 准确锁相的前提是获取 $\alpha\beta$ 坐标系下的电压正序分量, 由对称分量法求得

$$\begin{cases} u_{g\alpha\beta+} = [T_{\alpha\beta}] u_{gabc+} = [T_{\alpha\beta}] [T_+] u_{gabc} = \frac{1}{2} \begin{bmatrix} 1 & -q \\ q & 1 \end{bmatrix} u_{g\alpha\beta} \\ u_{g\alpha\beta-} = [T_{\alpha\beta}] u_{gabc-} = [T_{\alpha\beta}] [T_-] u_{gabc} = \frac{1}{2} \begin{bmatrix} 1 & q \\ -q & 1 \end{bmatrix} u_{g\alpha\beta} \end{cases} \quad (4)$$

式中: $[T_+] = \frac{1}{3} \begin{bmatrix} 1 & a & a^2 \\ a^2 & 1 & a \\ a & a^2 & 1 \end{bmatrix}$; $[T_-] = \frac{1}{3} \begin{bmatrix} 1 & a^2 & a \\ a & 1 & a^2 \\ a^2 & a & 1 \end{bmatrix}$; $[T_{\alpha\beta}]$ 为 Clark 变换矩阵; $q = e^{-j\pi/2}$ 表示 90° 时的相位偏移。

根据式(4), 电压正序分量在 $\alpha\beta$ 轴下可表示为

$$\begin{cases} u_{ga+} = \frac{1}{2}(u_{g\alpha} - qu_{g\beta}) \\ u_{g\beta+} = \frac{1}{2}(qu_{g\alpha} + u_{g\beta}) \end{cases} \quad (5)$$

分析式(5)可知, 需对 $u_{g\alpha}$ 与 $u_{g\beta}$ 进行 90° 的移相, 二阶广义积分器^[19]可实现此功能, 图 2 为其原理框图。

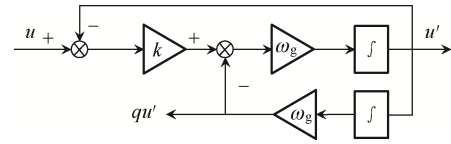


图 2 SOGI-QSG 原理框图

Fig. 2 Block diagram of principle of SOGI-QSG

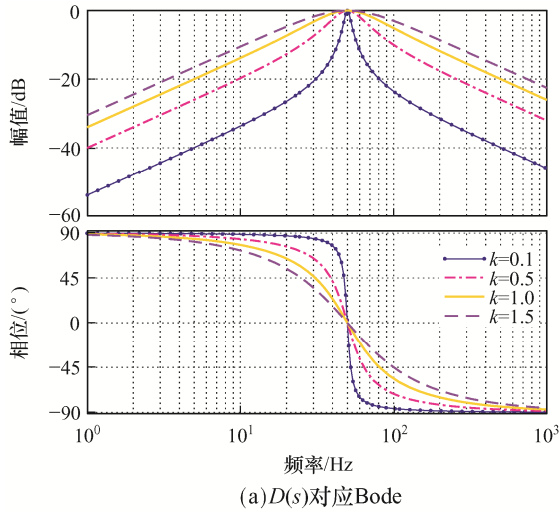
SOGI-QSG 传递函数可表示为

$$\begin{cases} D(s) = \frac{u'(s)}{u(s)} = \frac{k\omega_g s}{s^2 + k\omega_g s + \omega_g^2} \\ Q(s) = \frac{qu'(s)}{u(s)} = \frac{k\omega_g^2}{s^2 + k\omega_g s + \omega_g^2} \end{cases} \quad (6)$$

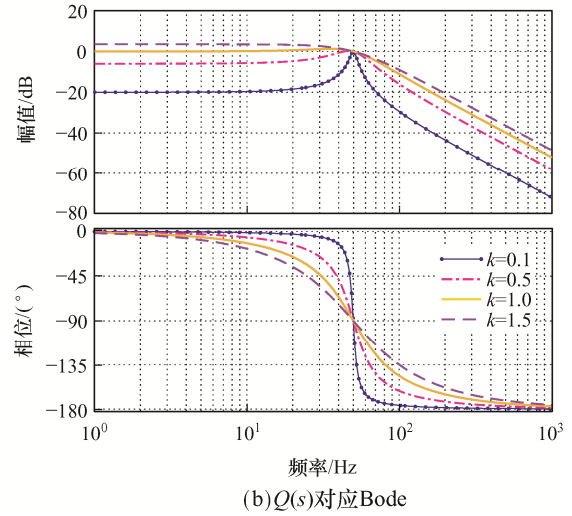
式中: ω_g 为谐振角频率; k 为增益系数。

当仅有 $\omega = \omega_g$, 此时 $D(s)=1$, $Q(s)=1$ 且 $\angle 90^\circ$, 即当输入 QSG 环节的信号角频率等于谐振角频率时, 可产生幅值相等的正交信号。图 3(a)、(b)分别为不同 k 值下 $D(s)$ 、 $Q(s)$ 的波特图, 其中 $D(s)$ 表现为带通滤波器, $Q(s)$ 表现为低通滤波器。观察可知, 两者在谐振频率点处的幅值增益均为 0, 因此可对输入的基波分量实现无静差跟踪。由图 3(a)发现, $D(s)$ 滤波器的带宽受 k 影响, k 值越小, 带宽越窄, 对其他频率处信号的衰减程度越大; 观察图 3(b)中的幅频特性曲线可知, 在谐振频率达到 50 Hz 后, 增益以 -40 dB/dec 衰减, 但 $Q(s)$ 对低频信号的衰减能力较弱; 对于小于 50 Hz 的信号, 衰减度随 k 值的增大而减小。

需要注意的是, $D(s)$ 、 $Q(s)$ 对低频谐波的衰减能力均较弱, 在电网含有较多低频谐波分量的情况下, DSOGI 并不能完全滤除谐波, 电压信号提取过程中会存在谐波干扰, 导致锁相误差。此外, 虽然 $D(s)$ 滤波器可将直流分量基本滤除, 但因 $Q(s)$ 的低通特性, 其对直流表现出较弱的衰减性能, 致使输出中含有直流分量。直流信号输出量大小与 k 相关: 当 $k < 1$ 时, 直流输出量有所衰减; 当 $k = 1$ 时, 无损失地输出直流信号; 当 $k > 1$ 时, 直流分量有所



(a) $D(s)$ 对应Bode



(b) $Q(s)$ 对应Bode

图3 SOGI-QSG 的频谱分析

Fig. 3 Spectrum analysis of SOGI-QSG

提高。因此, 当电网存在直流偏置时, DSOGI-PLL 无法准确锁定相位信息。

传统 DSOGI-PLL 结构如图 4 所示, 先将 $\alpha\beta$ 坐标系下的电网电压 $u_{g\alpha}$ 、 $u_{g\beta}$ 输入至 SOGI-QSG, 得到交、直轴电压信号 $u'_{g\alpha}$ 、 $u'_{g\beta}$ 、 $qu'_{g\alpha}$ 、 $qu'_{g\beta}$, 然后经过 PNSC 模块进行计算获得电压序分量, 选取其中正序分量 $u_{g\alpha}^+$ 、 $u_{g\beta}^+$ 输入 SRF-PLL, 获得相位角 $\hat{\theta}$ 。

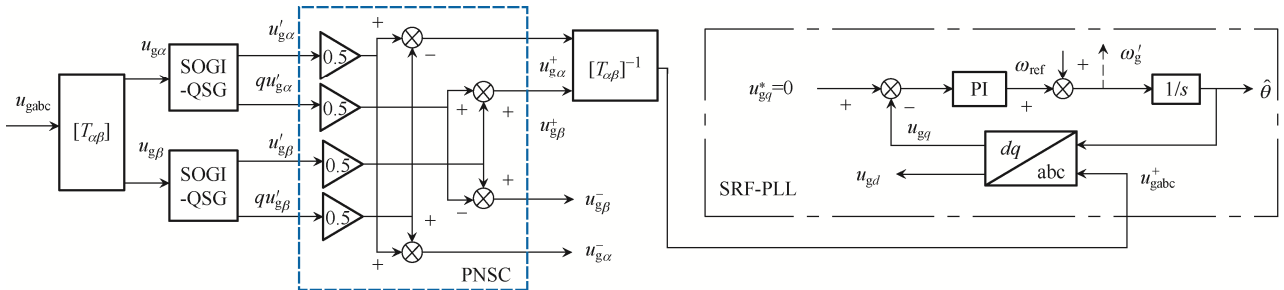


图4 DSOGI-PLL 结构

Fig. 4 Structure of DSOGI-PLL

2 改进型 DSOGI-PLL 锁相方案

2.1 基于内模控制的谐波消除策略

为抑制谐波电压干扰, 提高锁相环在谐波电网下的锁相精度, 在传统 DSOGI-PLL 外环上引入重复控制内模。根据重复控制原理, 内模控制可在基波与谐波信号频率处产生谐振增益, 实现对各次谐波信号的实时跟踪调节, 随着周期性调节, 进而达

到零误差跟踪。其表达式为

$$G(s) = \frac{1}{1 - e^{-Ts}} \quad (7)$$

式中, T 为外部信号周期。对式(7)做 z 变换, 根据变换原理: $z = e^{-Ts}$, 得到离散域下的表达式

$$G(z) = \frac{1}{1 - z^{-A}} \quad (8)$$

式中, $A = f_s/f$, f 为基波信号频率, f_s 为采样频率。

谐波电网中 5、7、11 等奇次谐波电压含量最高,对锁相环干扰最大,因此仅对奇次谐波电压进行抑制即可。为提高系统响应性能,文献[20]提出一种改进型奇次谐波发生器的内模结构,可降低半个延迟周期,其表达式为

$$G(z) = \frac{1}{1 + C(z)z^{-A/2}} \quad (9)$$

式中, $C(z)$ 为低通滤波器或小于 1 的常数,可削弱干扰信号,提高系统鲁棒性。奇次谐波发生器内模结构见图 5。

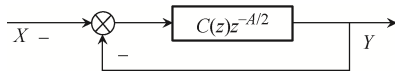


图 5 内模结构

Fig. 5 Internal model structure

内模结构对应的幅频特性如图 6 所示。分析可知,其在基波及各次谐波处均会产生幅值增益,因此能够跟踪、调节全频段谐波分量,将其筛选出来。

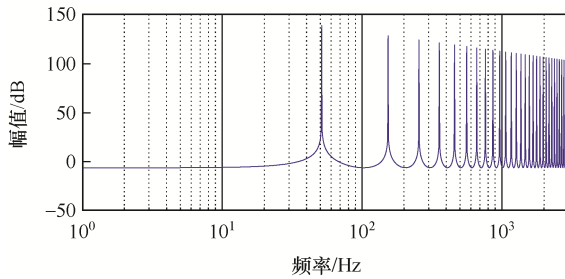


图 6 内模幅频特性曲线

Fig. 6 Amplitude-frequency characteristic curve of internal model

2.2 直流偏置消除与频率自适应策略

2.2.1 直流偏置消除

分析图 3 可知, $D(s)$ 、 $Q(s)$ 对直流分量的衰减特性不同,在发生直流偏置情况下, $u'_{g\alpha}$ 、 $u'_{g\beta}$ 基本不存在直流成分,但因 $Q(s)$ 滤波器的低通特性, $qu'_{g\alpha}$ 、 $qu'_{g\beta}$ 中含有大量的直流成分,且直流偏置的大小与 k 相关,为 ku_{gDC} 。以 β 轴电压为例,误差信号 ε 可表示为 $\varepsilon = u_{g\beta} - u'_{g\beta} = u_{g\beta DC} + u_{g\beta n}$,其中 $u'_{g\beta}$ 为 QSG 环节输出的电压。直流偏置消除原理如图 7 所示,先将误差信号放大 k 倍,然后经过低通滤波器处理即可得到 $ku_{g\beta DC}$,以此抵消 $qu'_{g\beta}$ 中的直流偏置,

获得无直流分量的正交信号, α 轴电压 $u_{g\alpha}$ 情况与之相同。

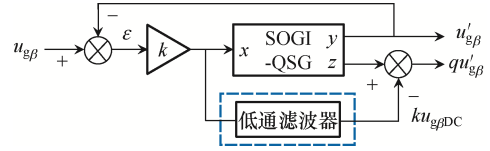


图 7 直流偏置消除原理

Fig. 7 Principle of DC bias elimination

2.2.2 频率自适应

现实中的电网电压频率并不能始终稳定在 50 Hz,电网等级不同,允许存在的偏差范围不同,当系统容量 > 300 MW 时,允许值为 ± 0.2 Hz,当容量 < 300 MW 时,允许值为 ± 0.5 Hz。有标准规定:在风电系统中,当电网频率偏差为 ± 3 Hz 时,要求风机不脱网运行,因此需保证 DSOGI-PLL 在电网频率波动时仍能精准锁定相位。

根据 1.2 小节分析可知,仅当输入 SOGI-QSG 环节的信号频率与设定的 ω_g 相等时,会输出理想的正交信号,否则输出信号的相位与输入存在偏差。频率自适应原理框图如图 8 所示,将图 4 中 DSOGI-PLL 检测到的频率 ω'_g 输入 SOGI-QSG,对谐振频率进行实时调节,使其与电网实际频率保持一致,以实现频率自适应。

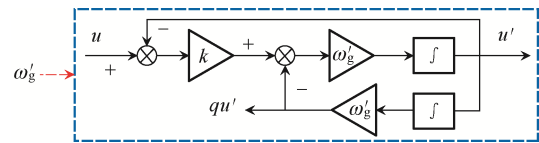


图 8 频率自适应原理

Fig. 8 Principle of frequency adaptation

2.2.3 改进型 DSOGI-PLL 结构

改进 DSOGI-PLL 结构见图 9,其嵌入了重复控制内模外环,加入了 50 Hz 陷波器^[21],用以滤除基波分量,从而得到全频段谐波信号,再将其负反馈至锁相环输入端以抵消输入电压信号中的谐波电压;同时,引入了直流偏置消除与频率自适应策略,从而保证改进型 DSOGI-PLL 在不平衡、谐波、直流偏置及频率波动下的准确锁相。

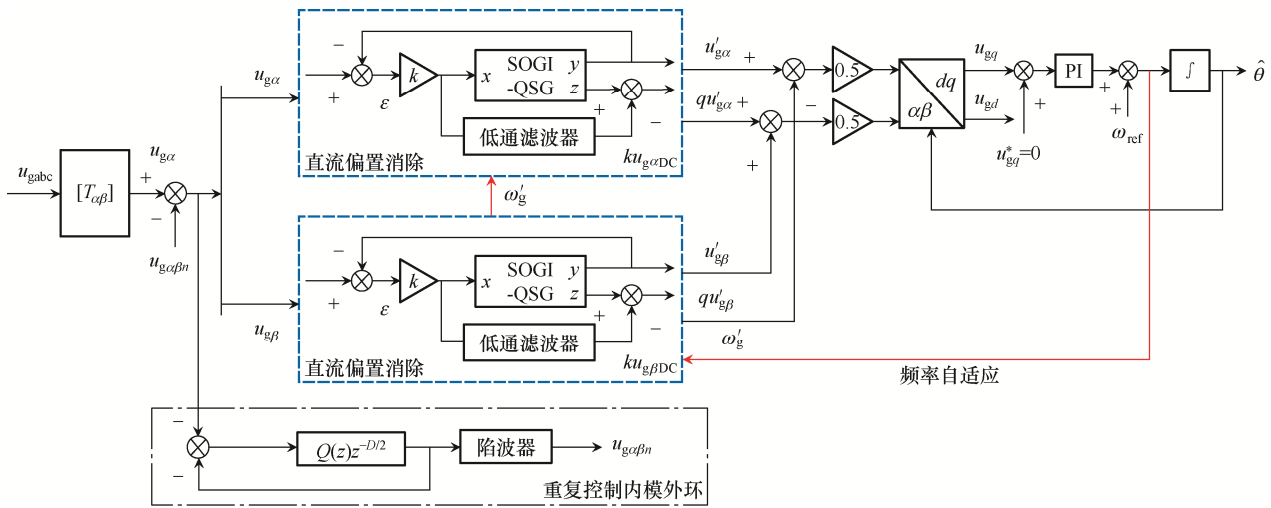


图 9 改进型 DSOGI-PLL 结构框图

Fig. 9 Block diagram of structure of improved DSOGI-PLL

3 仿真分析

利用 Simulink 平台搭建系统仿真模型, 在非理想电网下对 SRF-PLL、传统 DSOGI-PLL、改进型 DSOGI-PLL 同步方案进行仿真对比, 设定电网电压频率为 50 Hz, 系统采样频率为 10 kHz。

3.1 不平衡电网下 SRF 与传统 DSOGI 方案对比

为对比 SRF-PLL 与传统 DSOGI-PLL 在不平衡电网下的锁相性能, 在 0.05 s 向电网注入 30% 的负序电压, 同时相角突变 20°, 仿真结果见图 10 所示。对比发现, SRF-PLL 的锁相误差为 ±0.15、呈 2 倍频波动的正弦波, 而 DSOGI-PLL 可抑制不平衡电压干扰, 锁相误差稳定在 0。

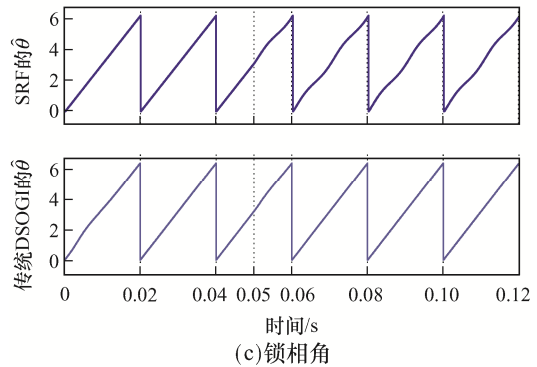
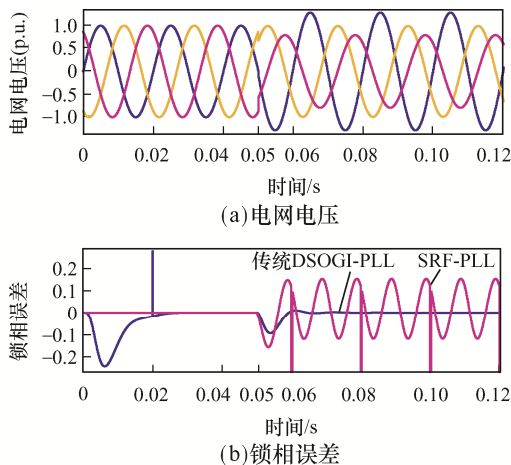


图 10 不平衡电网下仿真波形

Fig. 10 Simulation waveforms under unbalanced power grid

3.2 非理想电网下传统 DSOGI 与改进型 DSOGI 方案对比

3.2.1 谐波电网

在 0.05 s 时向电网注入 30% 的负序 5 次谐波, 同时相角突变 50°, 如图 11(a) 所示; 而图 11(b) 为传统 DSOGI 与改进 DSOGI 方案在 5 次谐波电网下输出的锁相误差波形。鉴于 SOGI 环节对高频信号呈衰减特性, 在一定程度上降低了谐波干扰, 但为追求更精准的相位信息, 谐波污染仍不可忽视。观察可知, 传统 DSOGI-PLL 的锁相误差表现为小范围的 6 倍频波动, 波动幅度为 ±0.03, 而改进 DSOGI-PLL 能完全消除谐波影响, 可在谐波电网下准确追踪电网相位信息。

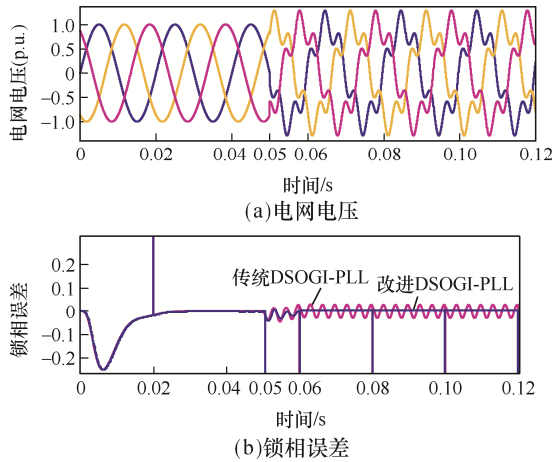


图 11 谐波电网下仿真波形

Fig. 11 Simulation waveforms under harmonic power grid

3.2.2 直流偏置电网

为验证改进DSOGI-PLL在电网存在直流偏置情况下的锁相优越性，在 0.05 s 时向电网 C 相电压注入 15%的直流分量，如图 12(a)所示。观察图 12(b)的锁相误差波形发现，传统 DSOGI-PLL 的误差信号表现为在±0.08 范围波动的正弦波，波动频率为基频，此时捕获的相位存在低频振荡现象，振荡幅度约为 2.5%。相比之下，改进 DSOGI-PLL 方案在直流分量注入时刻出现锁相误差，不再为 0，但经过快速调节后又再次稳定为 0，验证了其在直流偏置电网下高精度的锁相性能。

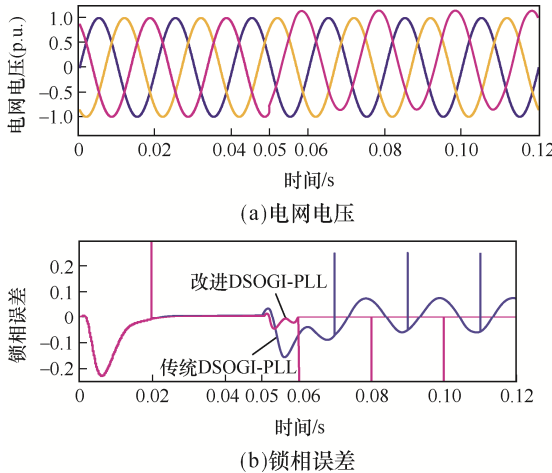


图 12 直流偏置电网下仿真波形

Fig. 12 Simulation waveforms under DC bias in power grid

3.2.3 电网频率波动

在 0.05 s 时将电网电压频率从 50 Hz 跳变至 43 Hz，检验 2 种锁相环在电网频率波动下的锁相

精度，对比图 13(b)输出的锁相误差波形发现，传统 DSOGI-PLL 在频率变化后无法准确锁定电网电压相位信息，锁相误差波形呈周期性规律变化，波动幅度范围为±6.28，而改进 DSOGI-PLL 在短时间调节后仍可准确锁定相位信息。

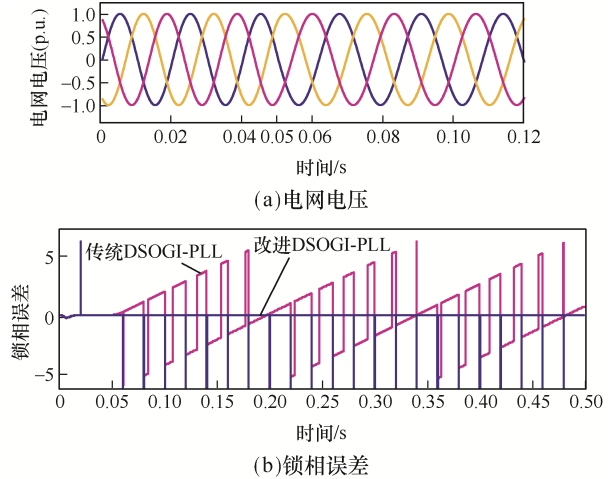
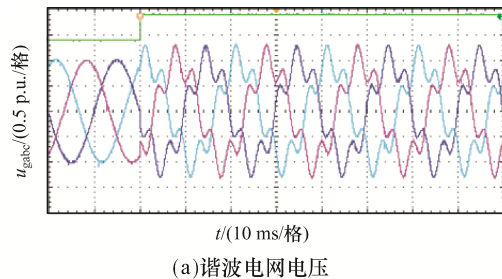


图 13 电网频率波动下仿真波形

Fig. 13 Simulation waveforms under frequency fluctuation in power grid

4 实验分析

为进一步验证所提改进 DSOGI-PLL 同步方案的有效性，搭建了实验平台，使用了高性能数字信号控制器 TMX320C6747ZKB3，并应用 CCS5.3 软件编程实现电力信号同步相位的快速捕获，通过外加 D/A 转换器将相位信息输出转化为模拟量输出，以便于通过示波器观察实验结果。实验中，设置了 5 次谐波电网(在 0.05 s 时向电网注入 30%的负序电压，同时相角突变 20°)，实验结果如图 14 所示。其中，图 14(b)、(c)分别为传统 DSOGI-PLL、改进 DSOGI-PLL 下的锁相误差，对比可知：在传统 DSOGI-PLL 条件下，



(a) 谐波电网电压

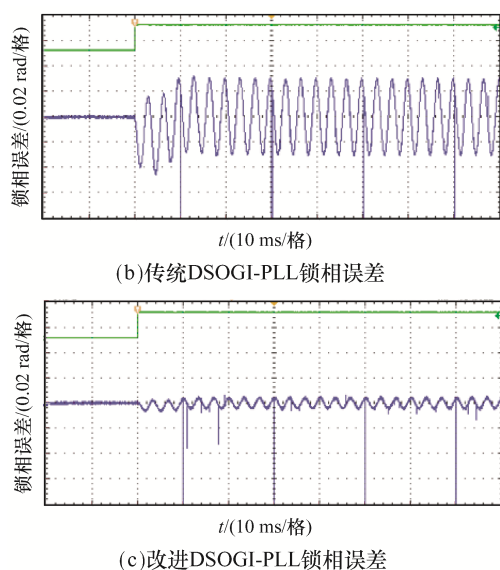


图 14 谐波电网下实验波形

Fig. 14 Experimental waveforms under harmonic power grid
锁相误差波形呈正弦波, 频率为 6 倍基频, 波动幅度相对较大, 波动幅度范围约在 ± 0.03 ; 而在采用改进 DSOGI-PLL 进行相位锁定时, 误差波动幅度降低了 83%, 波动幅度范围缩短至 ± 0.005 , 锁相精度更高, 结果与仿真时得到的结果一致。

5 结语

文中提出了一种改进 DSOGI-PLL 的 VSC-HVDC 同步方案, 针对谐波电网情况, 在原有 DSOGI 结构基础上增加了重复控制内模外环, 针对电网存在直流偏置与频率波动情况, 引入了直流偏置消除与频率自适应策略, 并分别在几种非理想电网条件下对传统 DSOGI 与改进型 DSOGI 锁相方法的锁相精度进行了仿真对比。结果表明, 改进型 DSOGI-PLL 在不平衡、谐波、直流偏置及频率波动电网下均可准确锁相, 仿真验证了其在非理想电网下的锁相优越性。同时, 构建了实验平台, 进行谐波电网条件下的锁相实验, 进一步证实了所提改进 DSOGI-PLL 同步方案的有效性。

参考文献:

[1] 王秀茹, 韩少华, 邱冬, 等. 风电系统直流母线电压的自抗扰控制与分析[J]. 电源学报, 2021, 19(6): 42-49.
Wang Xiuru, Han Shaohua, Qiu Dong, et al. Active disturbance rejection control and analysis of DC bus

voltage in wind power system [J]. Journal of Power Supply, 2021, 19(6): 42-49 (in Chinese).

- [2] Du Ershun, Zhang Ning, Hodge B M, et al. The role of concentrating solar power toward high renewable energy penetrated power systems [J]. IEEE Transactions on Power Systems, 2018, 33(6): 6630-6641.
- [3] 熊连松, 刘小康, 卓放, 等. 光伏发电系统的小信号建模及其控制器参数的全局优化设计方法[J]. 电网技术, 2014, 38(5): 1234-1241.
Xiong Liansong, Liu Xiaokang, Zhuo Fang, et al. Small-signal modeling of photovoltaic power generation system and global optimal design for its controller parameters [J]. Power System Technology, 2014, 38(5): 1234-1241 (in Chinese).
- [4] 曾麟. VSC-HVDC 同步方案和内环电流控制的研究[D]. 武汉: 华中科技大学, 2017.
Zeng Lin. Research on synchronization scheme and inner current control for VSC-HVDC [D]. Wuhan: Huazhong University of Science and Technology, 2017 (in Chinese).
- [5] Liu Xudan, Lindemann A. Control of VSC-HVDC connected offshore windfarms for providing synthetic inertia [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2018, 6(3): 1407-1417.
- [6] Shakerighadi B, Ebrahimzadeh E, Taul M G, et al. Modeling and adaptive design of the SRF-PLL: Nonlinear time-varying framework [J]. IEEE Access, 2020, 8: 28635-28645.
- [7] Chung S K. Phase-locked loop for grid-connected three-phase power conversion systems [J]. IEE Proceedings-Electric Power Applications, 2000, 147(3): 213-219.
- [8] 张云飞, 赵晋斌, 周鸣捷, 等. 弱电网下自适应同步旋转坐标系锁相环鲁棒性分析及研究[J]. 中国电机工程学报, 2020, 40(7): 2234-2243, 2402.
Zhang Yunfei, Zhao Jinbin, Zhou Mingjie, et al. Robustness analysis and research of adaptive Synchronous-reference-frame phase-locked loop under weak grid [J]. Proceedings of the CSEE, 2020, 40(7): 2234-2243, 2402 (in Chinese).
- [9] 邱燕. 三相并网逆变器滤波及锁相技术研究[D]. 南京: 南京航空航天大学, 2012.
Qiu Yan. Research on filtering and phase lock method based on three phase grid-connected inverter [D]. Nanjing:

- Nanjing University of Aeronautics and Astronautics, 2012 (in Chinese).
- [10] 徐强, 张海燕, 秦臻, 等. 电网电压不平衡的风力发电并网 PLL 研究[J]. 电力学报, 2015, 30(4): 314-319.
Xu Qiang, Zhang Haiyan, Qin Zhen, et al. Research on PLL for wind power grid with unbalanced voltage [J]. Journal of Electric Power, 2015, 30(4): 314-319 (in Chinese).
- [11] Ranjan A, Kewat S, Singh B. DSOGI-PLL with in-loop filter based solar grid interfaced system for alleviating power quality problems [J]. IEEE Transactions on Industry Applications, 2021, 57(1): 730-740.
- [12] 徐晟灏, 姜建国, 刘贺, 等. 二阶广义积分锁相环在三电平 SVG 中的应用[J]. 电测与仪表, 2018, 55(4): 34-39.
Xu Shenghao, Jiang Jianguo, Liu He, et al. Application of the second-order generalized integrator phase locked loop in three-level SVG [J]. Electrical Measurement & Instrumentation, 2018, 55(4): 34-39 (in Chinese).
- [13] 熊连松, 修连成, 康志亮, 等. 不平衡工况下电网电压序分量快速提取方法[J]. 电力系统自动化, 2019, 43(11): 144-151.
Xiong Liansong, Xiu Liancheng, Kang Zhiliang, et al. Fast extraction method of grid voltage sequence components in unbalanced conditions [J]. Automation of Electric Power Systems, 2019, 43(11): 144-151 (in Chinese).
- [14] 王鹿军, 张冲, 吕征宇. 电网谐波背景下单相并网逆变器的锁相方法[J]. 电力系统自动化, 2013, 37(14): 107-112.
Wang Lujun, Zhang Chong, Lü Zhengyu. Phase-locked loop for single phase grid-connected inverters in a harmonic distorted grid [J]. Automation of Electric Power Systems, 2013, 37(14): 107-112 (in Chinese).
- [15] Wang Jinyu, Liang Jun, Gao Feng, et al. A method to improve the dynamic performance of moving average filter-based PLL [J]. IEEE Transactions on Power Electronics, 2015, 30(10): 5978-5990.
- [16] Rodríguez P, Luna A, Candela I, et al. Multiresonant frequency-locked loop for grid synchronization of power converters under distorted grid conditions [J]. IEEE Transactions on Industrial Electronics, 2011, 58(1): 127-138.
- [17] 曹仁廷. 延时信号消除法误差分析[J]. 电机技术, 2017(5): 26-29.
Cao Renting. Error analysis for DSC [J]. Electrical Machinery Technology, 2017(5): 26-29 (in Chinese).
- [18] 何宇, 漆汉宏, 邓超, 等. 一种嵌入重复控制内模的三相锁相环的设计与实现[J]. 电工技术学报, 2016, 31(22): 83-91.
He Yu, Qi Hanhong, Deng Chao, et al. A novel three-phase phase-locked loop method based on internal model of repetitive control [J]. Transactions of China Electrotechnical Society, 2016, 31(22): 83-91(in Chinese).
- [19] 吴振军, 杨凯, 秦方圆. 基于双二阶广义积分器锁相环的基波正序分量检测方法[J]. 轻工学报, 2017, 32(2): 91-96.
Wu Zhenjun, Yang Kai, Qin Fangyuan. Detection method of fundamental positive sequence components based on double second-order generalized integrator frequency-locked loop [J]. Journal of Light Industry, 2017, 32(2): 91-96(in Chinese).
- [20] 张文明. 基于内模原理的单相 PWM 整流器谐波抑制研究[D]. 成都: 西南交通大学, 2016.
Zhang Wenming. The algorithms based on internal model principle for single-phase PWM converter control [D]. Chengdu: Southwest Jiaotong University, 2016(in Chinese).
- [21] 陶凤仙. 基于 MATLAB 的自适应工频信号的陷波器仿真分析[J]. 黑龙江科技信息, 2016(7): 97.
Tao Fengxian. Simulation analysis of adaptive power frequency signal notch filter based on MATLAB [J]. Heilongjiang Science and Technology Information, 2016(7): 97 (in Chinese).



薛剑翔

作者简介:

薛云涛(1991—), 男, 通信作者, 硕士。研究方向: 柔性直流输电技术。
E-mail: 2466740451@qq.com。

任百群(1988—), 男, 硕士。研究方向: 电力系统继电保护及安全控制策略。
E-mail: renbq@nrec.com。

谢剑翔(1986—), 男, 硕士。研究方向: 风电系统并网同步跟踪控制策略。
E-mail: 316331795@qq.com。

陈宇昇(1990—), 男, 硕士。研究方向: 电力系统运行与控制。E-mail: 1134754671@qq.com。

鄞庆佳(1995—), 女, 硕士。研究方向: 高压直流输电系统稳定性控制策略。E-mail: 2593616579 @qq.com。