

车用碳化硅功率模块的电热性能优化与评估

马荣耀^{1,2}, 唐开锋²(中国电源学会会员), 潘效飞^{3,4}, 邵志峰²,

孙 鹏³(中国电源学会学生会员), 曾 正³(中国电源学会会员)

(1. 重庆大学微电子与通信工程学院, 重庆 400044; 2. 华润微电子(重庆)有限公司, 重庆 401332;
3. 重庆大学电气工程学院, 重庆 400044; 4. 华润润安科技(重庆)有限公司, 重庆 400015)

摘要: 由于在开关速度、温度特性和耐压能力等方面的优势, SiC(silicon carbide)功率模块开始逐步应用于电动汽车的电机控制器。电机控制器是电动汽车的核心部件, 对功率模块的电热特性要求较高, 因此对 SiC 封装提出了很大的挑战。以主流的 HybridPACK Drive 模块封装为例, 优化设计了模块的驱动回路和 DBC(direct bonded copper)布局, 并引入了铜线键合技术, 协同优化了模块的电热性能和可靠性。此外, 采用响应面法优化了椭圆形 Pin-Fin 散热基板, 提升了模块的散热性能。最后, 分别制造了优化前、后的 SiC 功率模块样机作为对比, 搭建了双脉冲和功率对拖实验平台, 评估了 2 种方案的电热性能。实验结果显示, 当芯片交错距离为芯片宽度的 1/2 时, 所优化的功率模块可以在兼顾电性能的同时, 实现更优异的热性能。

关键词: SiC MOSFET; 铜线互联; 响应面法; DBC 布局

Electro-thermal Performance Optimization and Evaluation of Automotive SiC Power Module

MA Rongyao^{1,2}, TANG Kaifeng², Member, CPSS, PAN Xiaofei^{3,4}, SHAO Zhifeng²,

SUN Peng³, Student Member, CPSS, ZENG Zheng³, Member, CPSS

(1. School of Microelectronics and Communication Engineering, Chongqing University, Chongqing 400044, China;
2. China Resources Microelectronics(Chongqing) Limited, Chongqing 401332, China; 3. School of Electrical Engineering, Chongqing University, Chongqing 400044, China; 4. China Resources Runan Technologies(Chongqing) Co., Ltd, Chongqing 400015, China)

Abstract: Owing to their advantages in switching speed, temperature characteristics and voltage withstand capability, silicon carbide(SiC) power modules are gradually applied in the motor controllers of electric vehicles. As a core component of electric vehicles, the motor controller demands high electro-thermal characteristics of power modules, posing a significant challenge to SiC packaging. In this paper, the mainstream HybridPACK Drive module packaging is taken as an example, the driver and direct bonded copper(DBC) layout are optimized, and the copper wire bonding technology is introduced to balance the module's electro-thermal performance and reliability. In addition, the response surface methodology is used to optimize the elliptical Pin-Fin heat sink, thereby enhancing the module's heat dissipation performance. Finally, prototypes of SiC power modules before and after optimization were fabricated for comparison, and a double-pulse test setup and a power back-to-back test setup were established respectively to evaluate the electro-thermal performance of the two approaches. Experimental results indicate that when the chip spacing was equal to half the die width, the optimized power module can achieve a superior thermal performance while maintaining the electrical characteristics.

Keywords: Silicon carbide metal-oxide-semiconductor field effect transistor(SiC MOSFET); copper wire interconnec-

tion; response surface methodology; direct bonded copper(DBC) layout

相对于传统硅 Si (silicon) 材料, 碳化硅 SiC (silicon carbide) 材料具有更高的击穿场强、能隙和电子迁移率^[1]。SiC 芯片在耐压、开关频率、结温和

收稿日期: 2024-01-31; 修回日期: 2024-02-20, 2024-02-29;

录用日期: 2024-03-01; 网络首发日期: 2024-03-18

基金项目: 国家自然科学基金资助项目(52177169)

This work is supported by National Natural Science Foundation of China under the grant 52177169

电流密度等方面表现出色^[2]。因此,SiC 器件能够显著提升新能源逆变器、车用电机控制器等电力电子装备的功率密度^[3-5]。然而,尽管 SiC 芯片的电流密度是 Si 芯片的 5 倍,但 SiC 功率模块仍普遍采用 Si 功率模块的封装工艺。考虑到 SiC 芯片的有源区面积仅为 Si 芯片的 1/5^[6-8],SiC 芯片表面可设计的键合线数量大幅减少,导致键合线的电流密度成倍增加,现有铝线键合工艺不再适合 SiC 功率模块^[9-12]。此外,车用 SiC 模块的布局和散热器结构仍有待改进,需要进一步理清改进方法和优化规则。因此,为了满足电机控制器的应用需求,亟需进一步优化 SiC 功率模块的电热性能,以提升 SiC 功率模块的可靠性。

在模块布局方面,现有的商业化 SiC 功率模块仍普遍采用 Si 功率模块的封装结构,直接覆铜 DBC(direct bonded copper)的尺寸和引脚位置与 Si 功率模块相同。考虑到相同的模块封装内,SiC 芯片的并联数更多,对寄生参数和均流等更敏感^[13],因此需要进一步优化模块布局以兼顾模块的电热性能。除了兼顾功率回路的布局之外,还应兼顾驱动回路的设计,包括内部驱动电阻的设置和开尔文源的设计。在降低热阻方面,SiC 芯片单位面积下的电流密度和热通量较大,因此需要更低的封装热阻来降低芯片的结温。此外,模块结温是影响模块寿命的重要因素,降低模块的结温波动可以极大地提高模块的循环寿命^[14]。降低模块的整体结壳热阻通常从高热导率的材料、合理的布局和散热器的优化设计这 3 个方面入手。上述方法均可以提高热量

的传导并提升散热效果,从而降低模块的热阻。在可靠性方面,现有的商业化 SiC 功率模块仍普遍采用 Si 功率模块的封装工艺,可靠性方面已经无法完全发挥 SiC 的优势。相同封装下,SiC 功率模块的寿命仅为 Si 功率模块的 1/3^[15-16],因此需要探索新的封装工艺,如银烧结、塑封、铜线键合等与封装材料,提高 SiC 功率模块的可靠性。

围绕 SiC 功率模块对低感、低热阻和高可靠性的迫切需求,本文从模块布局、芯片互联和散热器设计 3 个方面协同优化了模块的电热性能。首先,基于电热性能,综合优化了芯片的布局结构和栅极回路设计,确定了最优的芯片交错位置。然后,建立了椭圆 Pin-Fin 散热基板的优化模型。最后,采用大量的有限元进行仿真和实验来验证模型和方法的有效性和准确性,旨在为 SiC 功率模块的高性能封装集成研究提供新的思路和方法。

1 车用 SiC 功率模块的设计目标

1.1 电动汽车用主驱逆变器

电动汽车常见的电机控制器的结构如图 1 所示。考虑到续航里程和快充等电动汽车核心痛点,需要降低电机控制器的损耗,并提高控制器的母线电压,其中引入碳化硅模块是满足上述要求的 1 个较优的解决方案,如图 1(c)所示。碳化硅技术的应用使功率器件能够在更高的频率和温度下运行,提高了电机控制器的性能。SiC 高击穿电场强度和热导率有助于应对高压和高温环境,进一步提高驱动

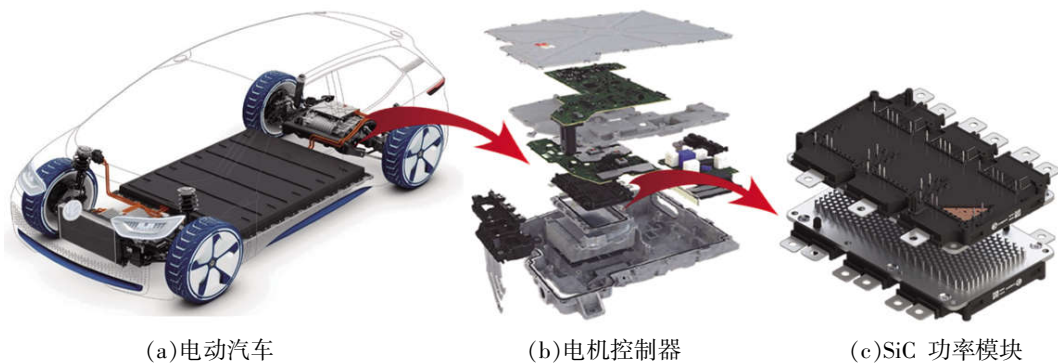


图 1 电动汽车电机控制器的结构

Fig. 1 Structure of motor controller in electrical vehicle

系统的效率。

1.2 车用 SiC 模块的设计目标

针对电动汽车的应用,电机控制器的需求特点为:高电压、长寿命和高可靠,与之对应,车用 SiC 功率模块的封装设计目标为:低寄生电感、低热阻和高可靠性。通过单独或协同优化上述封装目标,可以最大化地利用 SiC 技术的潜力。

1.2.1 低寄生电感

SiC MOSFET 功率器件的开关速度较快,关断过程中会产生较大的电压过冲和振荡。如果模块换流回路的寄生电感较大,会在芯片两端产生较大的关断电压尖峰,严重时可能会导致芯片击穿。在此过程中产生的电压过冲可以表示为

$$\Delta V_{ds} = L_{\sigma} \frac{di_d}{dt} \quad (1)$$

式中: ΔV_{ds} 为漏-源极关断电压过冲; L_{σ} 为封装寄生电感; di_d/dt 为关断过程中的电流变化率。较大的电压过冲会降低模块的电压裕量,无法充分利用 SiC 器件的高耐压特性,阻碍进一步提高电机控制器的母线电压。因此,低寄生电感是 SiC 功率模块的一个重要设计目标。

1.2.2 低热阻

由于 SiC MOSFET 芯片有源区的面积更小,单位面积的热通量更大,因此亟需更低的封装热阻保证模块的正常运行。此外,低热阻封装可以降低模块的结温和结温波动,进一步提高 SiC 模块的寿命。模块寿命与结温波动的关系表示为

$$N_f = a(\Delta T_j)^{-n} \quad (2)$$

式中: N_f 为功率循环次数; ΔT_j 为功率循环的结温波动; a 和 n 为寿命模型常数。因此,需要从芯片布局、衬底材料和散热器结构入手,在兼顾 SiC 功率模块电性能的同时,降低功率模块的结-壳热阻。

1.2.3 高可靠性

考虑到兼容性, SiC 模块通常直接采用传统的 Si 模块封装。当采用相同的封装技术时, SiC 模块的可靠性大幅下降。由于 SiC MOSFET 芯片较小的有源区面积和较大的热通量,传统的键合互联工艺无法满足模块的电热性能需求,从而导致模块的可靠

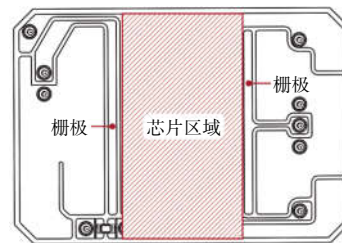
性降低。而车用电机控制器对功率模块的可靠性要求较高,因此亟需新的封装技术和工艺来提高 SiC 模块的可靠性。

2 车用 SiC 功率模块的优化设计

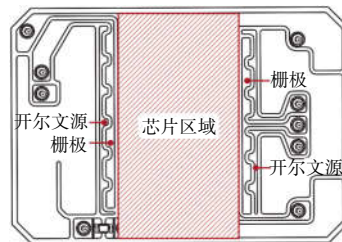
针对上述优化目标,基于市场主流的 Hybrid-PACK Drive 封装,对额定参数为 1 200 V/600 A 的 SiC MOSFET 模块进行一系列优化设计,其中模块为 6 芯片并联结构。本文从栅极回路、芯片互联技术、多芯片布局、Pin-Fin 散热器等方面入手,优化设计相应的结构和工艺,建立了相应的设计规则和方法,从而实现了 SiC 功率模块最佳的整体性能。

2.1 栅极驱动回路的优化设计

驱动回路对 SiC 芯片性能的发挥至关重要。首先需要明确开尔文源极的优缺点及设计规则。设计 SiC 功率模块的 DBC 布局,分为含开尔文源和无开尔文源 2 版,如图 2 所示。



(a) 无开尔文源极



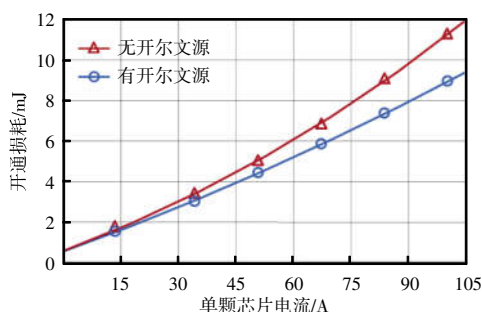
(b) 含开尔文源极

图 2 有、无开尔文源的模块栅极回路设计

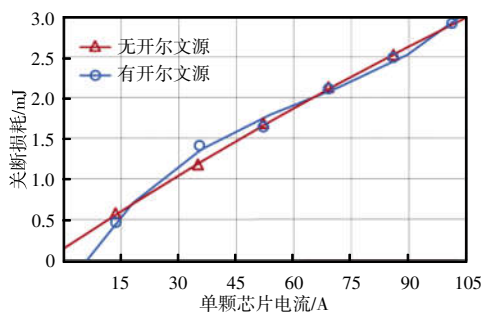
Fig. 2 Gate layout design of power module with or without Kelvin source

此外,2 版方案的功率回路布局相同,均采用有限元仿真工具,提取了驱动回路和功率回路的寄生参数,在 LTSpice 仿真中对比了 SiC 功率模块的

开关损耗,如图 3 所示。可以发现,当单颗芯片电流约为 100 A 时,开尔文源极的引入降低了模块 25% 的开通损耗,关断损耗基本不受影响。因此,对于大容量 SiC 功率模块,需要引入开尔文源来降低开关损耗。开尔文源实现了功率回路和驱动回路的解耦,但是会导致 SiC 芯片的开关速度更快,从而产生更高的关断电压过冲,这可以通过优化回路寄生电感来缓解电压过冲。



(a) 开通损耗



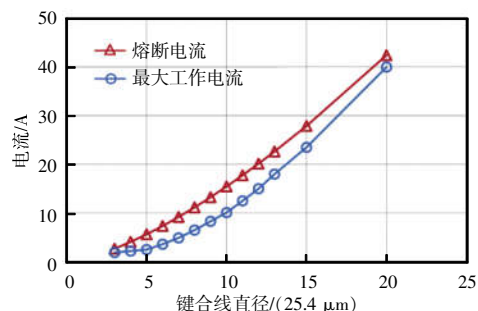
(b) 关断损耗

图 3 有、无开尔文源的 SiC 功率模块开关损耗对比
Fig. 3 Comparison of switching loss of SiC power module with and without Kelvin source

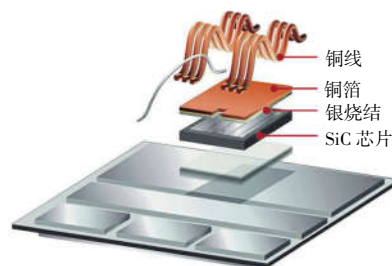
2.2 芯片互联技术

与传统 Si IGBT 芯片相比, SiC MOSFET 芯片的有源区面积更小,可键合区域缩小 3/4 以上,可容纳的铝键合线数量也大幅降低,不再适应 SiC 芯片的互联。以常见尺寸为 5 mm×5 mm 的 SiC 芯片为例,考虑到键合工艺约束,纵向最大可键合 6 根 381 μm 的铝键合线,那么单颗 SiC 芯片通流通常在 100 A 以上;考虑到电流裕量,381 μm 键合线的通流能力需要达到 32 A 以上。但是,传统铝线已无法满足需求,铝线通流能力如图 4(a)所示,因此需要采用新的键合工艺,如铜线键合工艺。

目前,芯片表面处理工艺无法直接键合铜线,需要对芯片表面进行二次处理。通过银烧结技术在芯片表面烧结 1 层铜箔,可以防止芯片被过大的超声功率震碎,还可以降低芯片表面的结温并改善电流分布,该技术被称为芯片顶部系统 DTS (die top system) 技术。该方法具有更高的通流能力、更高的可靠性、更长的循环寿命和更低的芯片结温。键合线通流能力和 DTS 铜线互联技术如图 4 所示。



(a) 铝线通流能力



(b) DTS 铜线互联技术

图 4 键合线通流能力和 DTS 铜线互联技术

Fig. 4 Current capacity of bonding wires and DTS copper wire interconnection technology

2.3 多芯片布局的优化设计

由于单颗 SiC 芯片的通流能力较小,为了实现大电流模块,需要采用多芯片并联的方式扩容。芯片的布局对模块的寄生电感、芯片结温等参数至关重要。功率模块的不同封装布局如图 5 所示。对于 6 芯片并联的 SiC 功率模块,常见的布局结构为一字形,6 颗芯片排成 1 排,如图 5(a)所示。该布局中,中间芯片的结温较高。为了缓解这种情况,本文提出了一种 W 布局方法,即在兼顾模块寄生电感的同时,通过芯片交错排布的方式降低中间芯片的结温,使模块整体的温度更为均匀,如图 5(b)所示。

为了获得最优的优化效果,从寄生电感和模块

结温 2 个优化目标着手,确定芯片之间的交错间距 d 的关系为

$$D = w_1 |L_{\sigma 0}(d) - L_{\sigma 0}| + w_2 |T_{j\max}(d) - T_{j\max 0}| \quad (3)$$

式中: w_1 和 w_2 分别为寄生电感和芯片结温的权重因子; $L_{\sigma 0}$ 和 $T_{j\max 0}$ 分别为一字形布局的寄生电感和最高结温。

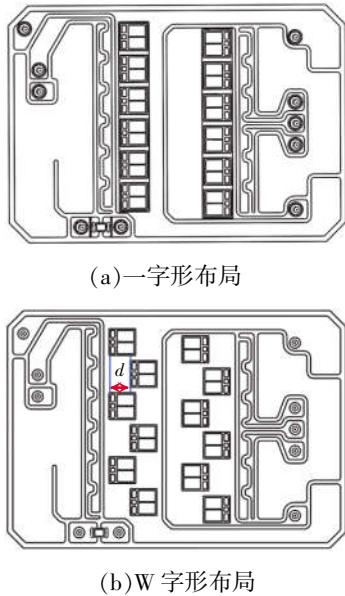
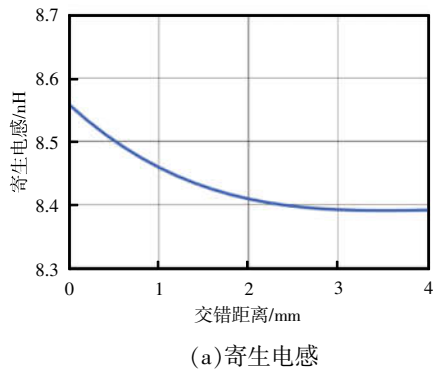


图 5 功率模块的不同封装布局

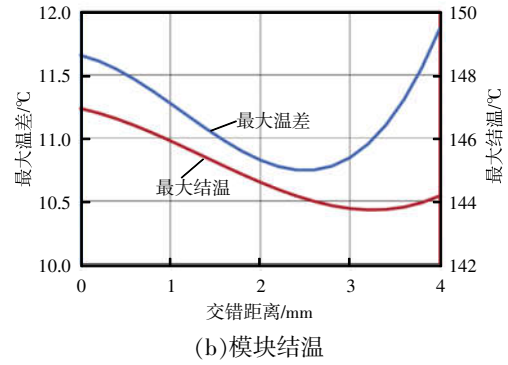
Fig. 5 Different packaging layouts of power module

通过寄生电感和模块结温仿真,在不同交错距离下,模块的寄生电感和结温如图 6 所示。当芯片间距 d 的最优距离为芯片距离的 $1/2$,即 $d=2.5$ mm 时,芯片间的最大温差最小,因此最佳的交错距离为 $d=2.5$ mm。

不同封装布局的电-热性能对比如图 7 所示。其中,一字形布局的磁场分布和温度分布分别如图 7(a)和 7(c)所示;当 $d=2.5$ mm 时,功率模块的磁场分布和温度分布分别如图 7(b)和 7(d)所示。相



(a)寄生电感



(b)模块结温

图 6 不同交错距离下的模块电热性能评估

Fig. 6 Electro-thermal performance evaluation of module at different chip spacings

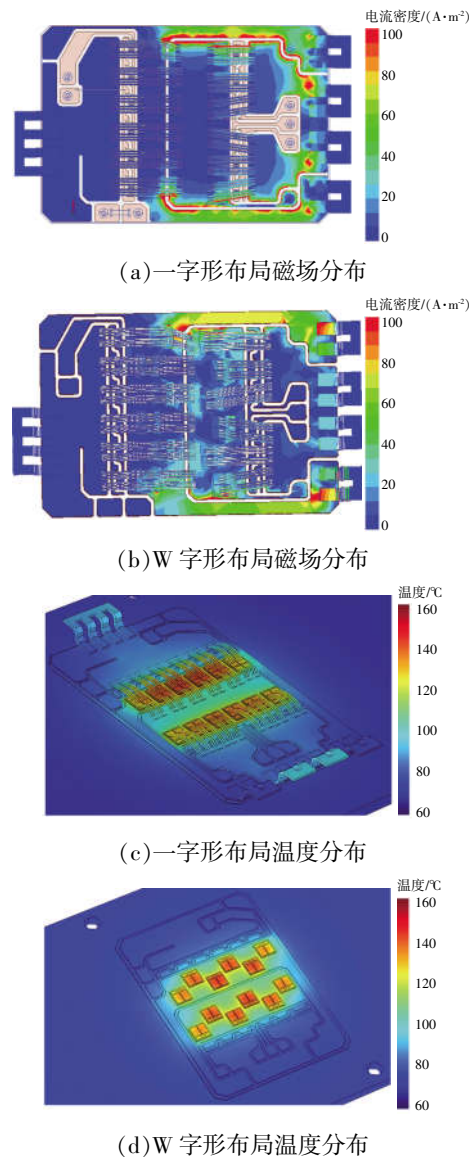


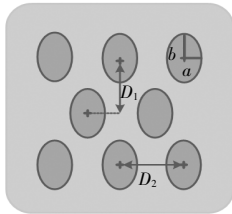
图 7 不同封装布局的电-热性能对比

Fig. 7 Comparison of electro-thermal performance between different packaging layouts

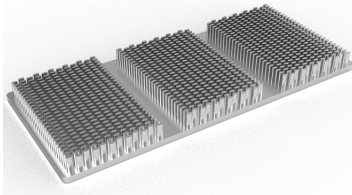
比一字形布局,W 字形布局的最高结温降低了 11 ℃,寄生电感降低了 0.16 nH。

2.4 散热器的 Pin-Fin 优化设计

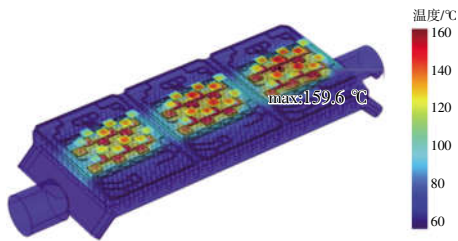
SiC 功率模块通常使用由圆形 Pin-Fin 组成的直接水冷散热基板。相比于传统圆形 Pin-Fin,椭圆形 Pin-Fin 的散热效果更好,但是需要进一步优化和评估。本文建立了响应面模型,对椭圆 Pin-Fin 的尺寸和间距进行优化,优化过程如图 8 所示,其中椭圆 Fin-Fin 结构参数如图 8(a)所示。



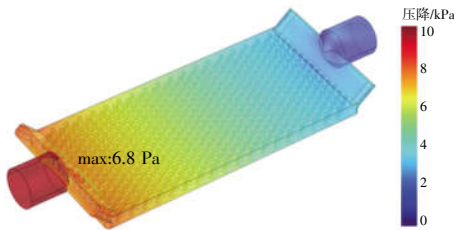
(a)椭圆 Pin-Fin 结构参数



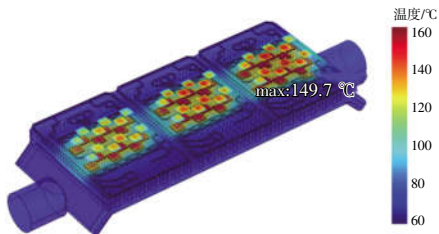
(b)优化后的 Pin-Fin 散热基板



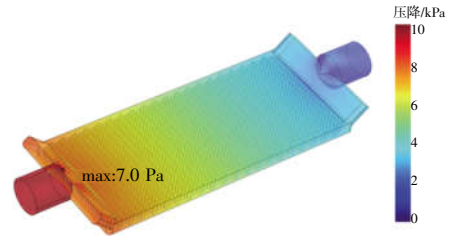
(c)Pin-Fin 优化前的芯片结温分布



(d)Pin-Fin 优化前的压降分布



(e)优化 Pin-Fin 下芯片结温分布



(f)优化 Pin-Fin 下压降分布

图 8 椭圆 Pin-Fin 散热器参数优化过程

Fig. 8 Parameter optimization of elliptical Pin-Fin heat sink

响应面模型建立了 Pin-Fin 结构参数与散热器性能之间的显式数学描述,由此可以得到 Pin-Fin 的优化设计结果。以芯片温升和冷却液压降同时最小为优化目标,可以得到多目标优化问题,即

$$\begin{cases} \min \begin{cases} \Delta T_1 = f_1(D_1, D_2, a, b) \\ \Delta P_1 = f_2(D_1, D_2, a, b) \end{cases} \\ \text{st.} \begin{cases} 1 \text{ mm} \leq D_1 \leq 3 \text{ mm} \\ 1 \text{ mm} \leq D_2 \leq 3 \text{ mm} \\ 0 \text{ mm} \leq a \leq 2 \text{ mm} \\ 0 \text{ mm} \leq b \leq 2 \text{ mm} \end{cases} \end{cases} \quad (4)$$

式中: D_1 和 D_2 分别为椭圆 Pin-Fin 之间的垂直距离和水平距离; a 和 b 分别为椭圆短轴和长轴的轴距。

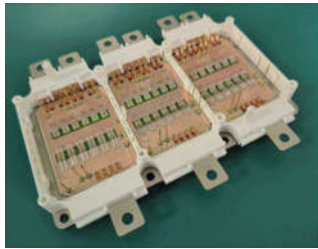
采用非线性多目标优化方法,可以得到最优的 Pin-Fin 结构参数分别为: $D_1=2.44 \text{ mm}$ 、 $D_2=2.32 \text{ mm}$ 、 $a=0.78 \text{ mm}$ 、 $b=0.93 \text{ mm}$ 。椭圆 Pin-Fin 散热器参数优化过程中,优化后的散热器基板如图 8(b)所示。基板 Pin-Fin 分为 3 段,可以进一步降低出、入水口的压降。根据多物理场仿真,采用传统椭圆 Pin-Fin 时,SiC 模块最大结温和压降分别为 159.6 ℃ 和 6.8 kPa,如图 8(c)和(d)所示;采用优化的椭圆 Pin-Fin 时,SiC 模块最大结温和压降分别为 149.7 ℃ 和 7.0 kPa,如图 8(e)和(f)所示。可以看出,SiC 模块的最大结温降低了 10 ℃,而压降仅升高了 0.2 kPa。

3 模块样机制作与实验评估

为了验证所设计方案的可行性,本文制作了 2 款 SiC 功率模块样机,还搭建了双脉冲实验平台和功率对拖平台,分别评估模块的电热性能,验证设计方案的正确性和有效性。

3.1 模块的制作

根据优化设计结果分别制作的 2 款 SiC 功率模块 A 和 B,如图 9 所示,其关键参数与工艺如表 1 所示。



(a)模块 A



(b)模块 B

图 9 SiC 功率模块样机

Fig. 9 Prototypes of SiC power module

表 1 SiC 模块样机的参数与工艺

Tab. 1 Parameters and technologies for prototypes of SiC power module

模块	额定功率	芯片并联数	芯片互联	衬底类型	芯片焊接	基板
A	1 200 V/ 600 A	6	铝线键合	ZTA 基板	银烧结	圆形 Pin-Fin
B	1 200 V/ 600 A	6	DTS 技术	AMB 基板	银烧结	椭圆 Pin-Fin

3.2 实验结果

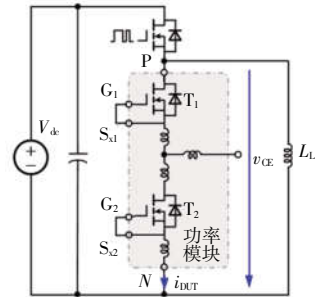
3.2.1 寄生电感测试

SiC 功率模块寄生电感的测试原理和搭建的双脉冲实验平台如图 10 所示,其中测试原理如图 10(a)所示,双脉冲实验平台如图 10(b)所示。在 600 V/300 A 条件下,测试了 2 款模块的双脉冲,测试结果如图 11 所示。从关断电压过冲可以发现,二者的寄生电感差异较小。

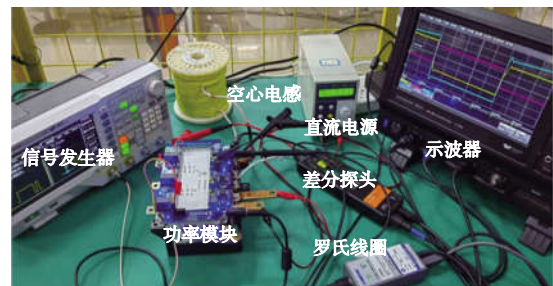
3.2.2 模块结温测试

为了评估 2 款模块设计方案的温度特性,本文搭建了功率对拖实验平台,平台参数如表 2 所示,

电路拓扑和整体的实验平台如图 12 所示。实验结果如图 13 所示,可以发现,2 种流速下,相比模块 A,模块 B 的结温更低,在 5.0 L/min 流速下,模块 B 的结温降低了 6 ℃,从而验证了所优化方案在热特性方面的优越性。



(a)测试原理



(b)整体实验平台

图 10 SiC 功率模块的寄生电感测试原理和双脉冲实验平台

Fig. 10 Testing principle of parasitic inductance and setup of double-pulse test for SiC power module

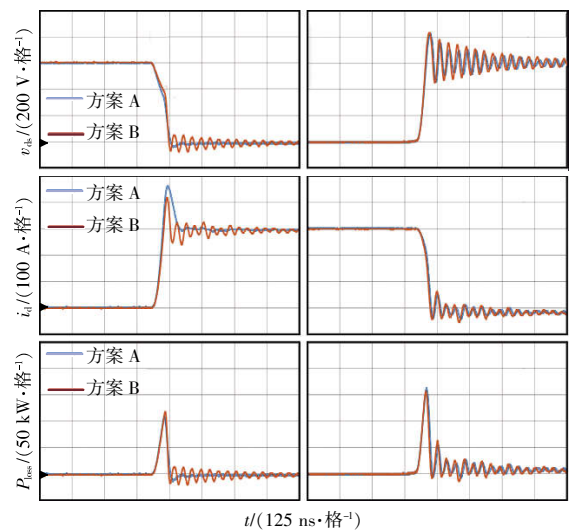


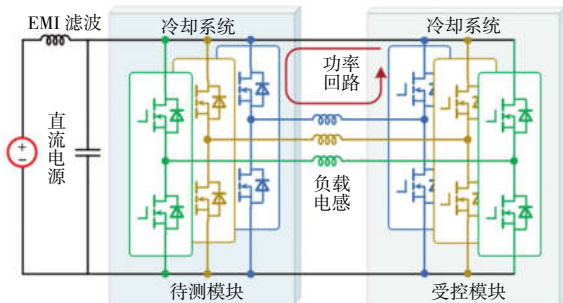
图 11 SiC 功率模块的双脉冲实验结果

Fig. 11 Results of double-pulse test for SiC power module

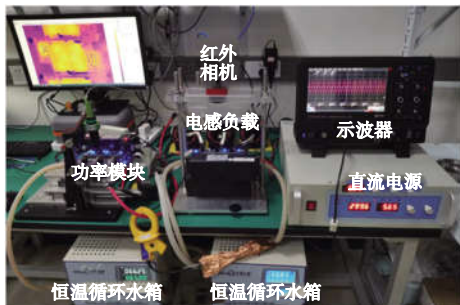
表 2 功率对拖平台参数

Tab. 2 Parameters of power back-to-back test setup

参数	数值
功率等级(V/A)	300/150
寄生电感/mH	0.5
输出频率/Hz	100
开关频率/kHz	15
水温/°C	65
流速/(L·min ⁻¹)	10(可调)



(a)拓扑结构



(b)整体实验平台

图 12 SiC 功率模块的拓扑结构和背对背实验平台

Fig. 12 Topological structure and setup of back-to-back test for SiC power module

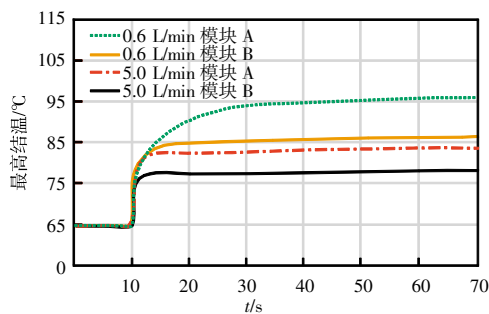


图 13 不同 SiC 功率模块的实测最高结温

Fig. 13 Maximum measured junction temperature of different SiC power modules

4 结语

为了充分发挥 SiC 技术的潜力并满足车用电机控制器的需求,本文从电热性能的角度协同优化设计了 SiC 功率模块的布局、互联技术和散热基板,在兼顾电性能的同时提高了模块的热性能。以主流的 HybridPACK Drive 封装为例,优化设计了模块的驱动回路和 DBC 布局。当芯片交错距离为芯片宽度的 1/2 时,所优化的功率模块可以在兼顾电性能的同时实现更优异的热性能,相比一字形布局,结温降低了 11 °C,而寄生电感仅升高 0.16 nH。此外,引入铜线键合技术,提高了模块的可靠性。最后,采用响应面法优化了椭圆形 Pin-Fin 散热基板,在降低模块热阻的同时兼顾了散热器压降,有限元仿真和实验结果验证了所提设计和方法的可行性。

本文所提电热优化方法不受特定封装尺寸的限制,因此可以单独或整体应用于其他类型的封装模块中,只需适当调整参数即可。这一特点使得该方法在节省时间和成本方面具有显著优势,并且具有广泛的工程应用参考价值。本文所提方法主要针对车用电机控制器用功率模块进行了优化,由于应用和优化机理类似,因此同样适用于其他应用场景。

参考文献:

[1] She Xu, Huang A Q, Lucia Ó, et al. Review of silicon carbide power devices and their applications [J]. IEEE Transactions on Industrial Electronics, 2017, 64(10): 8193-8205.

[2] Millán J, Godignon P, Perpiñà X, et al. A survey of wide bandgap power semiconductor devices [J]. IEEE Transactions on Power Electronics, 2014, 29(5): 2155-2163.

[3] 李磊, 宁圃奇, 温旭辉, 等. 1 200 V 碳化硅 MOSFET 与硅 IGBT 器件特性对比性研究[J]. 电源学报, 2016, 14(4): 32-38, 58.

Li Lei, Ning Puqi, Wen Xuhui, et al. Comparative performance study of 1 200 V SiC MOSFET and Si IGBT [J]. Journal of Power Supply, 2016, 14(4): 32-38, 58 (in Chinese).

[4] 王莉娜, 邓洁, 杨军一, 等. Si 和 SiC 功率器件结温提取

- 技术现状及展望[J]. 电工技术学报, 2019, 34(4): 703-716.
- Wang Lina, Deng Jie, Yang Junyi, et al. Junction temperature extraction methods for Si and SiC power devices: A review and possible alternatives [J]. Transactions of China Electrotechnical Society, 2019, 34(4): 703-716 (in Chinese).
- [5] 邵天聪, 郑琼林, 李志君, 等. 基于干扰动态响应机理的 SiC MOSFET 驱动设计[J]. 电工技术学报, 2021, 36(20): 4204-4214.
- Shao Tiancong, Zheng Trillion Q, Li Zhijun, et al. SiC MOSFET gate driver design based on interference dynamic response mechanism [J]. Transactions of China Electrotechnical Society, 2021, 36(20): 4204-4214 (in Chinese).
- [6] Zhang Lei, Yuan Xibo, Wu Xiaojie, et al. Performance evaluation of high-power SiC MOSFET modules in comparison to Si IGBT modules [J]. IEEE Transactions on Power Electronics, 2019, 34(2): 1181-1196.
- [7] Chen Cai, Luo Fang, Kang Yong. A review of SiC power module packaging: Layout, material system and integration [J]. CPSS Transactions on Power Electronics and Applications, 2017, 2(3): 170-186.
- [8] 曾正. SiC 功率器件的封装测试与系统集成[M]. 北京: 科学出版社, 2020.
- Zeng Zheng. Packaging, Characterization, and Integration of SiC Power Devices [M]. Beijing: Science Press, 2020 (in Chinese).
- [9] Lee H, Smet V, Tummala R. A review of SiC power module packaging technologies: Challenges, advances, and emerging issues [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2020, 8(1): 239-255.
- [10] Jiang Taosha, Rodrigues R, Raheja U, et al. Overcurrent for aluminum bonding wires in WBG power semiconductors [C]// 2019 IEEE 7th Workshop on Wide Bandgap Power Devices and Applications(WBPDA). Raleigh, NC, USA, 2019: 272-276.
- [11] 李晓玲, 曾正, 陈昊, 等. SiC/Si/混合功率模块封装对比评估与失效分析[J]. 中国电机工程学报, 2018, 38(16): 4823-4835, 4988.
- Li Xiaoling, Zeng Zheng, Chen Hao, et al. Comparative package evaluation and failure mode analysis of SiC, Si, and hybrid power modules [J]. Proceedings of the CSEE, 2018, 38(16): 4823-4835, 4988 (in Chinese).
- [12] Pulvirenti M, Cavallaro D, Salvo L, et al. Wire bonding stress analysis under short-circuit tests for SiC MOSFETs [C]// IEEE PCIM Europe digital days 2021; International Exhibition and Conference for Power Electronics, Intelligent Motion, Renewable Energy and Energy Management. Online, 2021: 1-6.
- [13] Jiang Nan, Li Zilan, Li Chengguo, et al. Bonding wires for power modules: From aluminum to copper [C]// 2019 IEEE International Conference on Electron Devices and Solid-State Circuits(EDSSC). Xi'an, China, 2019: 1-3.
- [14] Reigosa P D, Wang Huai, Yang Yongheng, et al. Prediction of bond wire fatigue of IGBTs in a PV inverter under a long-term operation [J]. IEEE Transactions on Power Electronics, 2016, 31(10): 7171-7182.
- [15] Arjmand E, Agyakwa P A, Corfield M R, et al. Predicting lifetime of thick Al wire bonds using signals obtained from ultrasonic generator [J]. IEEE Transactions on Components, Packaging and Manufacturing Technology, 2016, 6(5): 814-821.
- [16] Vertyanov D V, Belyakov I A, Timoshenkov S P, et al. Effects of gold-aluminum intermetallic compounds on chip wire bonding interconnections reliability [C]// 2020 IEEE Conference of Russian Young Researchers in Electrical and Electronic Engineering(EICoN Rus). St. Petersburg and Moscow, Russia, 2020: 2216-2220.



马荣耀

作者简介:

马荣耀(1983-),男,博士,高级工程师。研究方向:SiC 功率器件。E-mail:marongyao1@cq.crmicro.com。

唐开锋(1987-),男,中国电源学会会员,本科,工程师。研究方向:SiC 功率器件。E-mail:tangkai Feng@cq.crmicro.com。

潘效飞(1984-),男,博士,高级工程师。研究方向:SiC 功率模块封装。E-mail:panxiaofei011@163.com。

邵志峰(1982-),男,硕士,高级工程师。研究方向:SiC 功率模块封装。E-mail:shaozf@hj.crmicro.com。

孙鹏(1996-),男,中国电源学会学生会员,博士研究生。研究方向:SiC 功率模块封装。E-mail:sunpeng_96@cqu.edu.cn。

曾正(1986-),男,中国电源学会会员,通信作者,博士,教授。研究方向:SiC 功率模块封装。E-mail:zengerzheng@cqu.edu.cn。