

双面散热 SiC 功率模块温度均匀性和开关特性评估

廖淑华^{1,2}, 周锦源³, 李敏^{1,2}, 雷光寅^{1,2}

(1. 复旦大学工程与应用技术研究院超越照明所, 上海 200433; 2. 复旦大学宁波研究院, 宁波 315327; 3. 中汽创智科技有限公司, 南京 211113)

摘要: 碳化硅 MOSFET 因其材料特性被广泛应用于新能源汽车的高压、高频和高功率密度场合。在考虑双面水冷散热过程, 往往忽略芯片布局间距对于散热以及芯片温度均匀性的影响, 未考虑芯片温度均匀性对于多芯片并联电流均匀性的影响。针对上述问题, 设计一种双面水冷的封装结构, 分析不同芯片布局间距对芯片温度均匀性的影响, 分析不同结温及不同芯片布局对寄生参数及开关特性的影响, 并针对不同芯片布局间距和不同液冷工况, 采用大量仿真及响应面对比分析, 验证了所提方法的有效性, 为 SiC 功率模块封装对芯片温度均匀性及开关特性的影响提供技术方法指导和定量分析。

关键词: SiC 双面水冷模块; 芯片布局; 温度均匀性; 开关特性

Evaluation of Temperature Uniformity and Switching Characteristics of Double-sided Cooling SiC Power Module

LIAO Shuhua^{1,2}, ZHOU Jinyuan³, LI Min^{1,2}, LEI Guangyin^{1,2}

(1. Institute of Future Lighting, Academy for Engineering & Technology, Fudan University, Shanghai 200433, China;
2. Research Institute of Fudan University in Ningbo, Ningbo 315327, China;
3. China Automotive Innovation Corporation, Nanjing 211113, China)

Abstract: Silicon carbide (SiC) MOSFETs are widely used in high-voltage, high-frequency and high-power-density applications for new energy electric vehicles owing to their superior material properties. During the process of double-sided cooling, the effect of chip layout spacing on heat dissipation and chip temperature uniformity was usually ignored, and the effect of chip temperature uniformity on the parallel current uniformity of multiple chips was not taken into account. A double-sided cooling package structure was designed, the effect on chip temperature uniformity due to chip layout spacing was analyzed, and the influences of different junction temperatures and different chip layouts on parasitic parameters and switching characteristics were also discussed. Aimed at different chip layout spacings and different cooling conditions, the effectiveness of the proposed method was verified through a large number of simulations and the response face analysis and comparison, providing technical method guidance and quantitative analysis for the influences of SiC power module packaging on chip temperature uniformity and switching characteristics.

Keywords: SiC double-sided cooling module; chip layout; temperature uniformity; switching characteristics

在新型电力电子器件领域, 与传统的硅基器件相比, SiC MOSFET 具有更高的临界击穿场强、更好的热传导性能、更小的导通电阻、更高的电子饱和速度及更小的芯片面积, 由于这些特点被广泛应用于新能源汽车的高压、高频和高功率密度场合^[1-2]。

收稿日期: 2024-02-05; 修回日期: 2024-03-20; 录用日期: 2024-03-29; 网络首发日期: 2024-05-15

对于双面散热功率模块的研究, 文献[3]提出了一种双面散热功率热阻建模与测试表征方法, 但未提及芯片温度均匀性; 文献[4]提出了一种针对双面散热功率模块热力协同优化方法, 但未考虑对模块开关特性的影响; 文献[5]提出了基于神经网络训练得到待优化尺寸变量与各性能指标之间的函数关系, 并探讨了尺寸变量对寄生参数的影响, 但未提

及温度对于开关特性的影响,也未提及到芯片并联电流均匀性问题;文献[6]对 MOSFET 温度特性进行了分析,阐述了本征载流子浓度、迁移率等参数受温度影响的机理,分析了功率器件结温的测量方法;文献[7]提出了一种考虑变温度影响的 SiC MOSFET 建模和分析的等效电路模型;文献[8]分析了大电流下 SiC MOSFET 模块的暂态温度特性;文献[9]从芯片参数、功率回路参数和驱动回路参数这 3 个方面阐述了并联电流分配不均衡的影响因素;文献[10]针对单独温度对 SiC MOSFET 的影响进行了详细的分析,并对比分析了温度对导通电阻 $R_{DS(on)}$ 、阈值电压 $V_{GS(th)}$ 及跨导的影响。

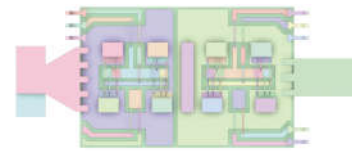
综上文献对比分析可以看出,目前针对 SiC MOSFET 开关特性及电流均匀性的分析均为单一地针对温度场或寄生参数进行研究,缺乏对温度均匀性和多芯片电流均匀性的分析。因此,针对现有双面散热模块设计方法存在的问题,本文设计了一种双面水冷的封装结构,分析不同芯片布局间距对于热阻和芯片温度均匀性的影响,分析不同结温和不同芯片布局对寄生参数及开关特性的影响,旨在为后续在 SiC 功率模块特别在芯片并联上考虑温度均匀性提供相关思路;同时提供芯片布局对于芯片温度均匀性及开关特性影响的技术方法,旨在为后续功率模块高开关频率 dv/dt 和 dI/dt 带来的设备 EMI 考虑温度场的影响等问题奠定基础。

1 不同芯片布局及温度均匀性分析

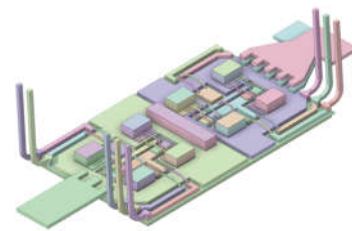
1.1 双面散热 SiC 功率模块的封装结构

功率模块的各个组成部件中,最主要的组成部件是芯片。芯片是整个模块的核心,衬板则为模块提供散热和绝缘。本文设计的结构采用 4 颗 Rohm 第四代芯片进行封装,此结构栅极和源极分别两边布置,上下桥臂对称分布,能够有效提高电流并联均匀性;DC 端采用叠层母排设计,有利于整体回路中的寄生电感;AC 端母排长度较长,也将对寄生参数产生影响。将 4 颗芯片的间距作为设计仿真的变量,分析不同间距对于散热效果的影响。从散热结

构看,4 颗芯片之间的间距和排布较均匀,有利于后续每颗芯片的温度均匀性。图 1 为双面水冷布局结构,图 2 为典型双面散热全桥功率模块逆变砖爆炸示意,后文中温度场的计算均是基于此结构来开展相关分析。



(a)正面图



(b)等轴图

图 1 双面水冷布局结构

Fig. 1 Structure of double-sided cooling layout

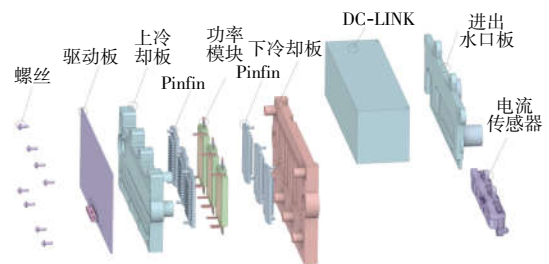


图 2 典型双面散热的全桥功率模块逆变砖爆炸示意

Fig. 2 Exploded view of typical double-sided cooling for full-bridge power module inverter brick

1.2 芯片布局对于温度均匀性的影响

由于模块封装不同层的材料属性不同,根据模块的实际情况在进行热仿真时需要建立的模型进行材料的指定和分配,模块封装纵向材料如图 3 所示。表 1 为热阻计算材料属性。散热 CFD 仿真采用的边界条件如表 2 所示。CFD 仿真过程中,建立如图 4 所示的设计变量,以表 3 芯片间距为变量进行仿真分析,设置初始变量。

根据上述设定进行 CFD 流体仿真,全桥的芯片温度分布如图 5 所示,可以看出,尽管模块均采

用对称布局,但整个全桥的温度场仍不均匀,特别是 W 相对比 U 相温度差别较大。

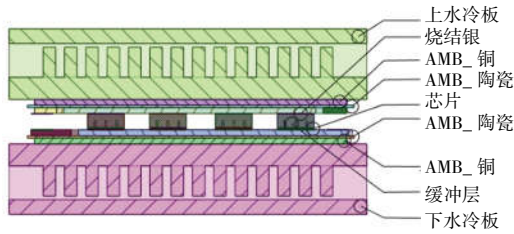


图 3 双面散热纵向结构

Fig. 3 Longitudinal structure of double-sided cooling package

表 1 热阻计算材料属性

Tab. 1 Material properties for thermal resistance calculation

器件	材料	密度/ (g·cm ⁻³)	导热系数/ [W· (m·K) ⁻¹]	比热容/ [J· (kg·K) ⁻¹]	厚度/mm
水冷板	Copper	8.90	386	385	
烧结银	Ag	10.53	210	232	0.025
芯片	SiC	3.21	370	800	0.150
AMB_陶瓷	Si ₃ N ₄	3.20	80	700	0.320
AMB_铜	Copper	8.90	386	385	0.800
缓冲层	CuMo	120.00	700	2 300	2.000

表 2 散热 CFD 分析的边界条件

Tab. 2 Boundary conditions for CFD analysis of heat dissipation

冷却液	流量/ (L·min ⁻¹)	温度/°C	总损耗/W	散热 方式	仿真 模型
水(50%)+ 乙二醇 (50%)	8	65	386 (半桥)	水冷	紊流 模型 K-e

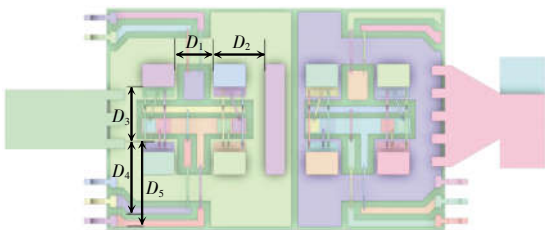


图 4 芯片布局间距变量

Fig. 4 Variables for chip layout spacing

表 3 芯片布局间距初始值和范围

Tab. 3 Initial value and range of chip layout spacing mm

参数	初始值	上限	下限
D ₁	6	12	4
D ₂	8	-	-
D ₃	6	12	4
D ₄	11	-	-
D ₅	12	-	-

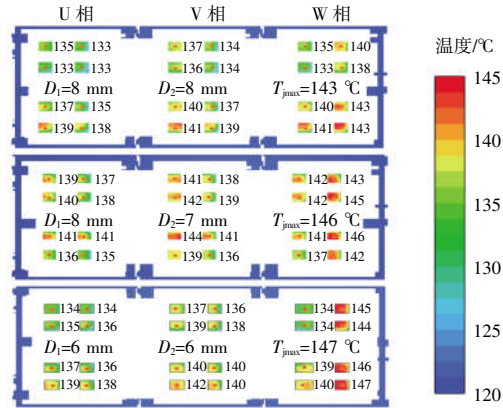


图 5 不同芯片间距的温度

Fig. 5 Temperature at different chip spacings

针对温度不均匀问题,可以定义温度均匀性 ε 来分析不同芯片间距布局对芯片结温的影响,即

$$\varepsilon = \frac{T_{\max} - T_{\min}}{T_{\text{average}}} \quad (1)$$

式中: ε 为温度均匀性; T_{\max} 为芯片最高温度; T_{\min} 为芯片最低温度; T_{average} 为芯片平均温度。

通过不同芯片布局变量计算分析芯片间距对于温度均匀性的影响,如图 6 所示,可以看出:芯片间距与芯片温度均匀性呈正相关性,芯片之间的间距越大,温度表现越均匀。以本设计为例, D_1 、 D_3 分别达到 10 mm,温度均匀性趋于稳定。

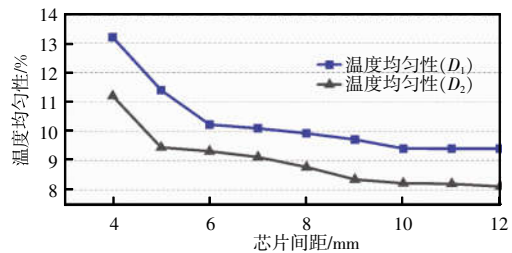


图 6 芯片间距对于温度均匀性影响

Fig. 6 Effect of chip spacing on temperature uniformity

半桥模块各颗芯片的热阻分布如图 7 所示。在半桥模块中芯片的热阻有所不同。其中,从纵向材料热阻看,纵向热阻基本一致,这也进一步说明芯片布局对于温度均匀性有较大的影响。虽然双面水冷散热结构主要是由上向下纵向带走热量,但在横向布局上仍对热阻有一定的影响。因此,在设计双面水冷散热模块时,不仅要考虑热阻的要求,还需要考虑芯片的温度均匀性,且芯片温度均匀性和芯片间距呈正相关性。

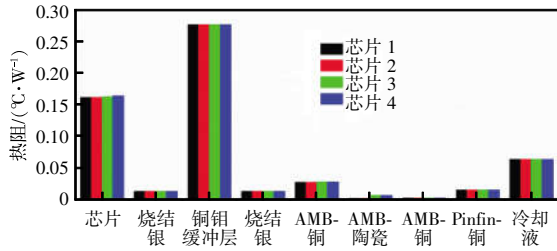


图 7 纵向材料对于芯片热阻的影响

Fig. 7 Effect of longitudinal material on thermal resistance of chip

热阻的计算方法为

$$R_{jf} = \frac{T_j - T_{fluid}}{Power_{Loss}} \quad (2)$$

式中: R_{jf} 为芯片结温到冷却液的热阻; T_j 为芯片结温; T_{fluid} 为冷却液温度; $Power_{Loss}$ 为热流通或者损耗,芯片不同层的热流通通过软件计算得出。这里计算芯片结温,参数 $T_j=145\text{ }^\circ\text{C}$; $T_{fluid}=65\text{ }^\circ\text{C}$;单芯片损耗 $Power_{Loss}=125\text{ W}$,此例为 4 个芯片并联,总损耗=500 W; $R_{jf}=0.16\text{ }^\circ\text{C/W}$ 。而其他纵向的热阻也采用类似的计算方式得到。

1.3 芯片布局结构对寄生参数的影响

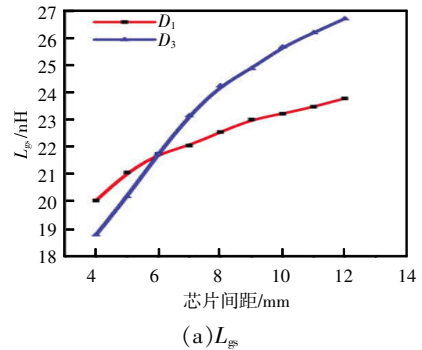
采用不同芯片间距布局结构对于寄生参数的影响不同。其中,寄生电感对于 SiC MOSFET 开关特性尤为关键。电感是导体固有的杂散参数,通常由导体的尺寸、形状和材料决定。在功率模块中,通常使用金属键合线来进行芯片表面与 DBC、芯片之间的连接,对于圆截面导线的寄生电感可采用近似计算,公式^[11]为

$$L = \frac{\mu_0 l_L}{2\pi} \left[\ln \left(\frac{2l_L}{d_L} - 1 \right) \times 10^{-3} \right] \quad (3)$$

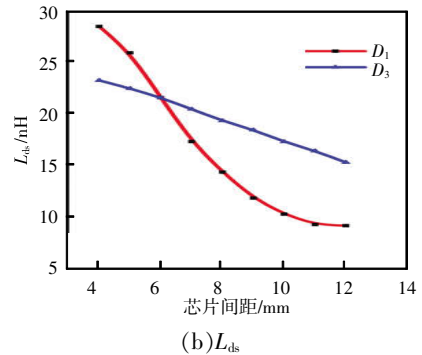
式中: L 为导线自感,nH; μ_0 为真空下的磁导率; l_L 为

导线长度,inch(1 inch=2.54 cm); d_L 为导线的截面半径,inch。可以看出,长直导线的自感值与导线长度呈正比,与导线半径呈反比。

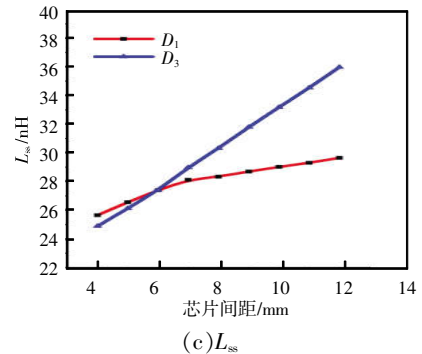
根据式(1)~式(3)可知,功率端子、键合线和铜排等导体为功率模块寄生电感的主要部分。本节针对之前双面水冷布局结构使用 ANSYS 公式计算得到的 Q3D Extractor 进行电磁仿真,抽取结构寄生电感。通过 LTSpice 软件建立双脉冲测试,分析不同芯片结温及寄生参数对 SiC MOSFET 开关特性的影响。芯片间距对寄生参数的影响如图 8 所示,可以看出:间距 D_1 和 D_3 对于栅极电感 L_{gs} 、源极电感 L_{ss} 和漏极电感 L_{ds} 均有较大影响; L_{gs} 、 L_{ss} 与 D_1 、 D_3 呈正相关,对回路进行分析可知 D_1 、 D_3 的增大会增



(a) L_{gs}



(b) L_{ds}



(c) L_{ss}

图 8 芯片间距对于寄生参数的影响

Fig. 8 Effect of chip spacing on parasitic parameters

加回路路径的长度,从而影响寄生电感;间距 D_1 、 D_3 与 L_{ds} 呈负相关,从回路分析可知间距的增加缩小了 L_{ds} 的回路面积。

2 不同结温及寄生参数对于 SiC MOSFET 开关特性的影响

2.1 芯片结温对于 SiC MOSFET 开关特性的影响

2.1.1 SiC MOSFET 开关特性仿真模型

为了测试 SiC MOSFET 模块开关特性,测试芯片结温 and 不同寄生参数对 SiC MOSFET 器件开关性能的影响,搭建了如图 9 所示的双脉冲仿真测试电路。

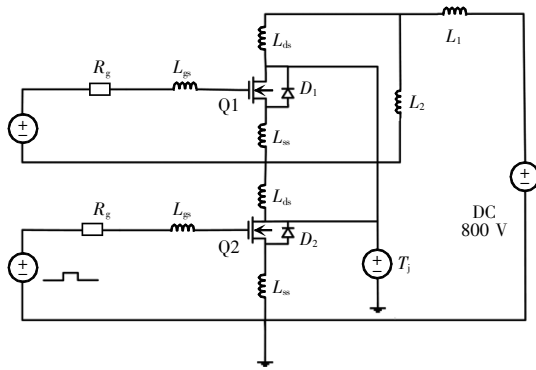


图 9 双脉冲测试电路

Fig. 9 Double-pulse test circuit

本文双脉冲测试电路考虑寄生电感的影响,通过此双脉冲电路进行 SiC MOSFET 模块的开关特性分析。图 9 中, Q1 和 Q2 模块内部封装 MOSFET, Q1 为上桥臂 MOSFET, Q2 为下桥臂 MOSFET; D_1 、 D_2 为模块内部的功率二极管; R_{g1} 、 R_{g2} 为外部驱动电阻; L_{g1} 、 L_{g2} 、 L_{ds} 分别为模块封装寄生电感,不包括驱动电路的寄生电感。本文重点为对比封装内杂散电感对于 SiC MOSFET 开关特性的影响。通过 LTspice 软件建立详细的双脉冲测试仿真电路,同时将前文 Q3D 抽取的寄生参数放置于仿真电路中。封装 Bare Die 采用的是 Rohm 第四代 SiC 晶圆,同时通过 Rohm 提供的 Spice 模型建立 LT-SPICE 模型。在仿真过程中,通过建立 Spice 模型来模拟芯片结温对于开关特性的影响,并在 Spice 模型中考虑 Bare Die 的静态和动态参数与温度的拟

合曲线,主要包括阈值电压 $V_{GS(th)}$;寄生电容 C_{GS} 、 C_{GD} 、 C_{DS} ;体二极管 D_{BODY} ;导通电阻 $R_{DS(on)}$ 等参数。

在实际双脉冲测试过程中,通过 2 种方式分别控制结温,1 种是针对低结温模式,另 1 种是针对高结温模式。低结温模式通过控制双面水冷模块的水冷器冷却液温度和流量来控制芯片的结温,在实际双脉冲测试过程中,模块连接水箱,并通过水箱的调节来控制冷却液温度和流量大小,从而控制芯片结温;而高结温模式,需要制作工装和加热台来加热水冷板,从而控制芯片的高结温,如图 10 所示。

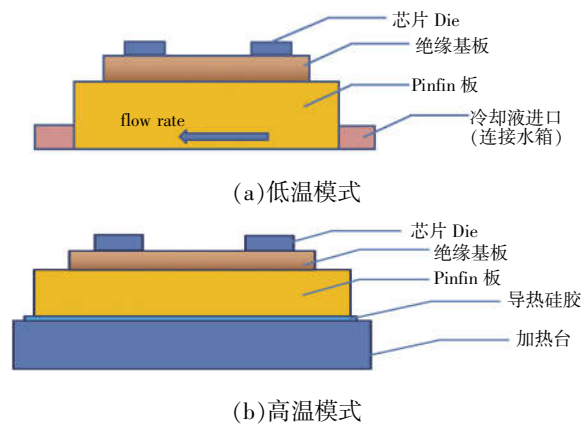


图 10 双脉冲测试结温控制台

Fig. 10 Junction temperature control console of double-pulse test

2.1.2 芯片结温对于 SiC MOSFET 开关特性的影响

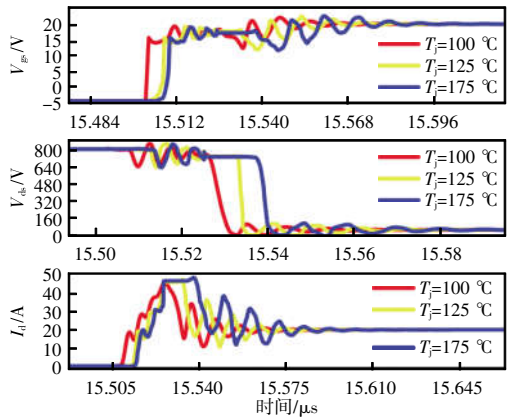
芯片结温会影响 SiC MOSFET 的开关特性^[12],而在双面水冷封装过程中温度不均匀性也将影响电流均匀性,特别是在多芯片并联的情况下。下面通过仿真试验进一步分析温度对 SiC MOSFET 开关特性的影响,如图 11 所示,可以看出:温度对于漏极电流 I_d 有较大影响,开通过程中, I_d 变化率 dI_d/dt 随温度的增加而增大;在关断过程中,与导通正好相反,随着温度升高, dI_d/dt 逐渐减小。此外,还可以看到,温度对于漏源极电压的影响较明显,随着温度升高,开通过程中 V_{ds} 曲线向左偏移,而关断过程中 V_{ds} 曲线向右偏移。

2.2 模块寄生参数对于 SiC MOSFET 开关特性的影响

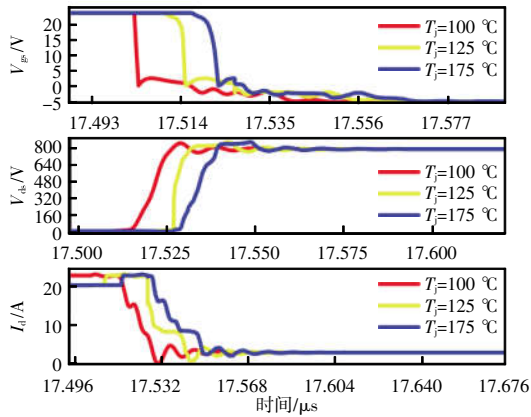
2.2.1 驱动电阻对 SiC MOSFET 开关特性的影响

栅极驱动电阻通常是影响 SiC MOSFET 开关

特性的关键因素,会极大影响 SiC MOSFET 开关速度。本文通过仿真进一步分析相关影响,如图 12 所示,可以看出:当 R_g 较小时,由电流 I_d 和漏源极电



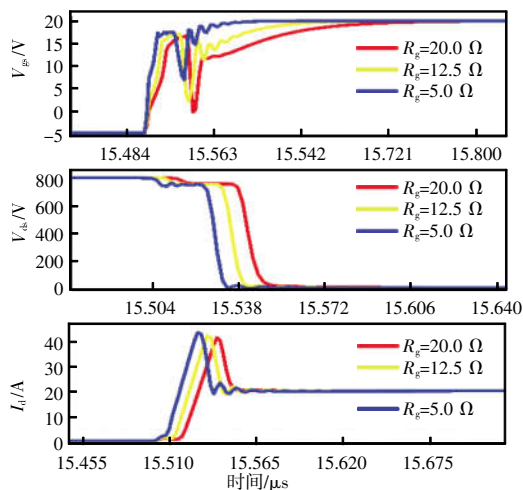
(a)开通过程



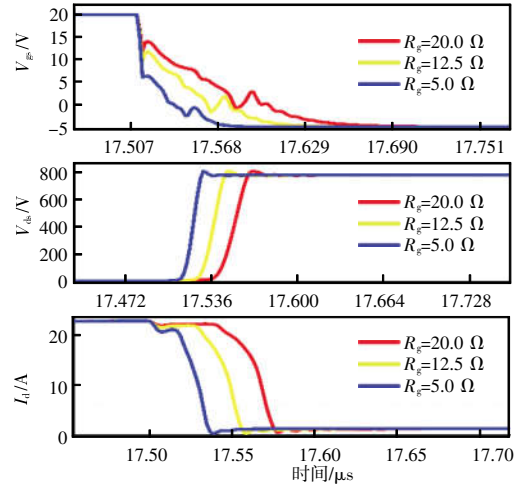
(b)关断过程

图 11 温度对于 SiC MOSFET 开关特性的影响

Fig. 11 Effect of temperature on switching characteristics of SiC MOSFETs



(a)开通过程



(b)关断过程

图 12 驱动电阻对 SiC MOSFET 开关特性的影响

Fig. 12 Effect of gate resistance on switching characteristics of SiC MOSFETs

压 V_{ds} 可以看出 SiC MOSFET 开通和关断速度明显提升;当 R_g 较小时,由栅极电压 V_{gs} 可以看出模块开关速度上升后,也带来了栅极电压 V_{gs} 的振荡加剧。因此,在考虑模块提高开关速度的同时也要考虑模块的可靠性,但 V_{gs} 振荡可能带来的问题在实际工程中需根据实际情况选择合适的驱动电阻值。

2.2.2 寄生电感对 SiC MOSFET 开关特性的影响

在高速的开关过程中, SiC MOSFET 也会由于回路中的寄生电感而引起开关波形的振荡,从而引起整个电路中振铃现象的产生,造成整个功率设备 EMI 恶化和运行故障的产生。因此研究 SiC MOSFET 回路寄生电感,有助于优化寄生电感带来的波形振荡和电路振铃问题,从而提升 SiC MOSFET 实际工作的可靠性和开关速率。

图 13 为根据不同双面水冷布局结构抽取寄生电感的 SiC MOSFET 开关波形,其中图 13(a)和(b)分别为 LTspice 的仿真波形,可以看出,虽然栅极寄生电感 L_{gs} 均较大,且由电流 I_d 和漏源极电压 V_{ds} 可以看出影响并不大,尤其对 V_{ds} 基本无较大变化,但是由栅极电压 V_{gs} 可以看出还是有较大的振荡。其中, L_{gs} 与 SiC MOSFET 输入电容 C_{iss} 发生了谐振,是造成栅极电压 V_{gs} 振荡的主要原因。前面提到的驱动电阻可以在一定程度消耗这类谐振能量,而达到抑制振荡的目的。在开关回路中,源极寄生电感

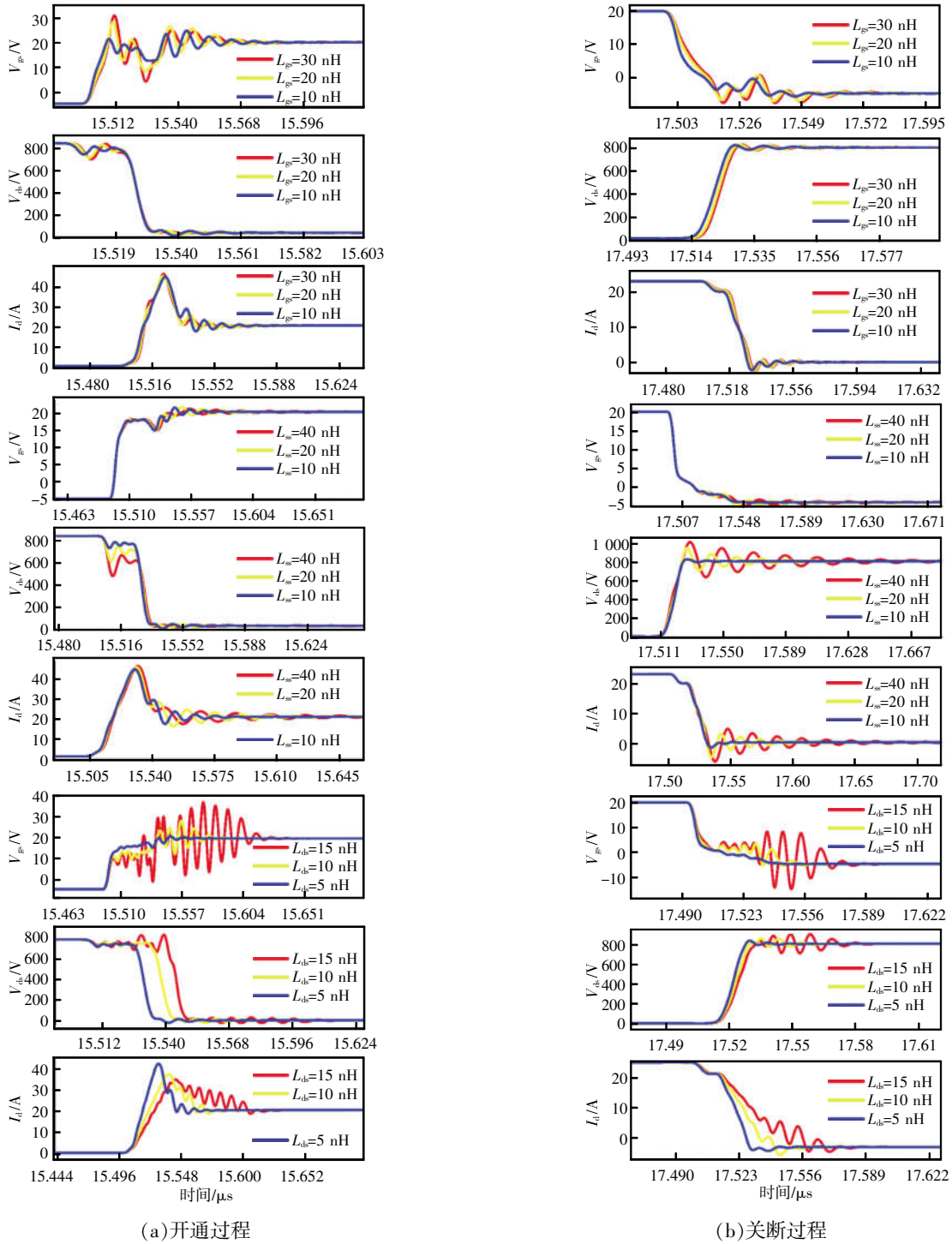


图 13 寄生电感对 SiC MOSFET 开关特性的影响

Fig. 13 Effect of parasitic inductance on switching characteristics of SiC MOSFETs

L_{ss} 对于开通和关断过程均有反馈作用, 由 I_d 和 V_{ds} 来看, 在一定程度上 L_{ss} 抑制了 I_d 和 V_{ds} 的振荡, 未使 I_d 和 V_{ds} 波形恶化, 但 I_d 的波形在时间上出现了延时, 且 L_{ss} 越大, I_d 开关波形延时越严重, 这可能延缓 SiC MOSFET 的开关反应时间。 L_{ss} 对于开关回

路波形有一定的缓冲作用, 但是也有延时副作用。漏极寄生电感对于 SiC MOSFET 开关特性影响较大, 也是因为漏极寄生电感基本在整个功率回路中对栅极电压 V_{gs} 、漏源极电压 V_{ds} 、电流 I_d 造成了较大的振荡。此外, L_{ds} 越大, 振荡越大, L_{ds} 在整个功率

回路中对于 V_{gs} 来说,功率回路的振荡会耦合到 SiC MOSFET 米勒电容上,引起栅极回路的振荡,造成栅极电压 V_{gs} 出现剧烈波动。

综上所述,从仿真试验可以看出,寄生参数对整个回路开关特性产生较大影响;相较于 L_{gs} ,其对驱动回路也有较大影响。具体来说, L_{ss} 对回路有一定缓冲效应,而 L_{ds} 在整个功率回路中变得非常敏感, L_{ds} 增大对于整个电路至关重要,可能导致严重的 EMI 问题或电路振铃现象,从而引起模块失效或设备故障。

2.3 结温及模块寄生参数对于 SiC MOSFET 开关特性响应面分析

由 2.1 节和 2.2 节分析可以得到 SiC MOSFET 开关特性受结温和模块寄生参数的影响,并且可以通过响应面方法来分析各类因素与 SiC MOSFET 开关特性的响应关系,找到主要影响因素和次要影响因素。响应面方法是一种综合了统计分析和优化设计的数学处理方法^[3]。本文在响应面分析中各影响参数的五因素三水平设计及其响应值见表 4,其中结温 T_j 、栅极寄生电感 L_{gs} 、源极寄生电感 L_{ss} 、漏极寄生电感 L_{ds} 及栅极电阻 R_g 为设计参数, di/dt 为响应值。

Box-Behnken 方法及 linear 模型方差分析结果如表 5 所示,可以得出: T_j 结温、漏极寄生电感 L_{ds} 、栅极电阻 R_g 是影响开关特性 di/dt 的主要因素,而栅极寄生电感 L_{gs} 和源极寄生电感 L_{ss} 是次要因素。同时通过 Minitab 软件对响应值 di/dt 的交互作用进行分析,如图 14 所示,可见此交互作用图具有典型意义,可为后文扩展到其他类型封装模块奠定基础。同时也可得到多因素和响应面 di/dt 的函数关系,即

$$di/dt = 0.001\ 345T_j + 0.000\ 831L_{gs} - 0.001\ 455L_{ss} - 0.070\ 572L_{ds} - 0.019\ 860R_g \quad (4)$$

分析图 14 可以发现,对于 di/dt 影响较大的因素分别为栅极电阻 R_g 、漏极寄生电感 L_{ds} 及芯片结温。其中,栅极电阻 R_g 越大, di/dt 越小,对于设计 EMI 越有利,但是同时也会产生更多损耗,需要综合考虑;而漏极寄生电感 L_{ds} 、芯片结温与封装布局

表 4 五因素三水平参数设计及响应值

Tab. 4 Five-factor three-level parameter design and response value

序号	结温 $T_j/^\circ\text{C}$	L_{gs}/nH	L_{ss}/nH	L_{ds}/nH	R_g/Ω	响应值(di/dt)/ ($\text{A}\cdot\text{ns}^{-1}$)
1	75	20	5.0	6	5.0	2.112 50
2	125	20	22.5	10	12.5	1.772 60
3	75	20	22.5	2	5.0	2.520 00
4	75	20	40.0	6	5.0	2.057 00
5	75	20	5.0	10	12.5	1.719 00
6	75	20	40.0	2	12.5	2.220 00
7	75	20	22.5	6	12.5	1.910 00
8	125	20	22.5	2	12.5	2.370 00
9	125	20	22.5	6	20.0	1.875 00
10	75	20	22.5	10	5.0	1.803 00
11	75	30	22.5	2	12.5	2.293 60
12	75	20	5.0	2	12.5	2.230 00
13	75	30	22.5	10	12.5	1.711 55
14	125	10	22.5	6	12.5	1.969 00
15	25	20	40.0	6	12.5	1.839 00
16	75	30	40.0	6	12.5	1.913 00
17	75	20	22.5	10	20.0	1.619 00
18	75	20	40.0	6	20.0	1.782 60
19	75	20	22.5	2	20.0	2.068 40
20	75	10	22.5	2	12.5	2.253 60
21	25	20	22.5	6	5.0	1.973 00
22	125	20	40.0	6	12.5	1.881 12
23	25	10	22.5	6	12.5	1.839 00
24	75	10	22.5	6	5.0	2.076 00
25	25	20	22.5	2	12.5	2.205 65
26	25	20	22.5	6	20.0	1.701 30
27	75	30	22.5	6	20.0	1.798 00
28	25	20	22.5	10	12.5	1.657 64
29	25	30	22.5	6	12.5	1.857 47
30	75	10	22.5	6	20.0	1.787 84
31	75	10	40.0	6	12.5	1.864 65
32	75	30	22.5	6	5.0	2.094 00
33	125	20	22.5	6	5.0	2.187 05
34	75	10	5.0	6	12.5	1.919 30
35	125	20	5.0	6	12.5	2.006 32
36	75	10	22.5	10	12.5	1.722 70
37	75	30	5.0	6	12.5	1.939 46
38	75	20	5.0	6	20.0	1.807 25
39	125	30	22.5	6	12.5	1.958 00

表 5 方差分析

Tab. 5 Variance analysis

参数	平方和	均方	F 值	P 值	显著性
模型	1.620 0	0.323 3	121.640 0	< 0.000 1	显著
A- T_j	0.072 4	0.072 4	27.220 0	< 0.000 1	显著
B- L_{gs}	0.001 1	0.001 1	0.415 9	0.523 3	
C- L_{ss}	0.009 7	0.009 7	3.630 0	0.065 1	
D- L_{ds}	1.190 0	1.190 0	446.820 0	< 0.000 1	显著
E- R_g	0.355 0	0.355 0	133.540 0	< 0.000 1	显著
残差	0.090 4	0.002 7			

结构密切相关。此外,通常设备的共模噪声受 di/dt 影响,这也为考虑设备 EMI 问题和封装布局结构提供了新思路。

2.4 结温对于 SiC MOSFET 开关特性影响机理分析

本节具体分析结温 T_j 对于开关特性的影响机理。温度的变化直接影响载流子浓度的变化及沟道电子迁移率的变化。随着温度的变化,载流子浓

度会逐渐增大,从而会引起 MOSFET 阈值电压变化^[14]。阈值电压为

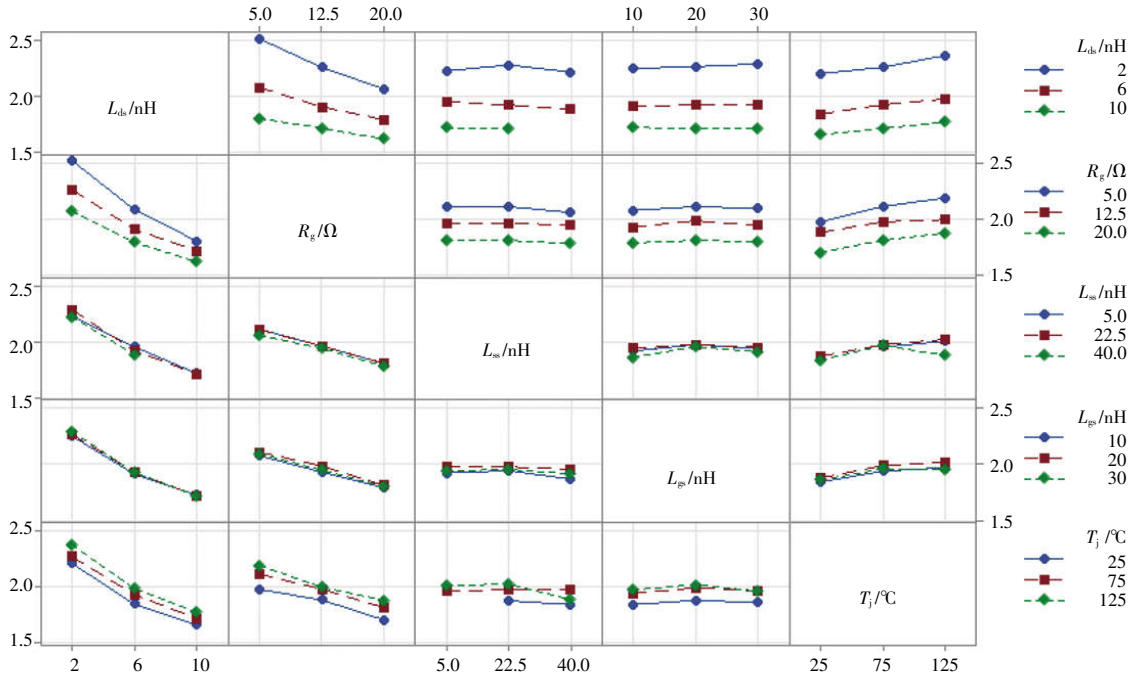
$$V_{GS(th)} = \sqrt{4\varepsilon_s k T N_A \ln(N_A/n_i)} C_{ox} + \frac{2kT}{q} \ln\left(\frac{N_A}{n_i}\right) \quad (5)$$

式中: ε_s 为相对介电常数; k 为波尔兹曼常数; T 为温度; N_A 为掺杂浓度; n_i 为本征载流子浓度; C_{ox} 为氧化层电容; q 为单位电荷量。

由式(5)可知,随着温度变化,本征载流子浓度也增大,阈值电压 $V_{GS(th)}$ 会随之降低。同时结温的变化会引起界面态散射迁移率增加,沟道电子迁移率会增加,从而导致跨导的增加,其体现在米勒电压上,表达式为

$$V_{Miller} = I_L/G_m \quad (6)$$

式中: V_{Miller} 为米勒平台电压; I_L 为负载电流; G_m 为跨导。

图 14 结温与寄生参数耦合对 di/dt 的影响Fig. 14 Effect of junction temperature and parasitic inductance coupling on di/dt

综合式(5)和式(6)可知,当结温升高时,开通过程中 V_{Miller} 降低,电压下降时间 dv/dt 降低。而结温同时影响器件导通电阻 $R_{DS(on)}$,导通电阻具有正温度特性,随着温度升高,导通电阻 $R_{DS(on)}$ 相应升高,从而会影响 SiC MOSFET 的开关特性。

3 结论

本文设计了一种双面散热封装结构,通过仿真构建了双面散热模块芯片间距与温度均匀性、寄生

参数的关系,并搭建双脉冲仿真模型,详细分析了温度均匀性、寄生参数对 SiC MOSFET 开关特性的影响,同时利用响应面方法来分析影响 di/dt 的主要因素和次要因素,得到以下结论。

(1)双面水冷散热结构主要是由上向下纵向带走热量,但是在横向布局上仍对热阻有一定的影响。同时芯片间距与温度均匀性呈正相关性,芯片之间的间距越大,温度表现越均匀。

(2)从寄生电感随芯片间距的变化关系可以看出,芯片间距布局对不同寄生电感影响不同,栅极和源极寄生电感和间距呈正相关,漏极寄生电感和间距呈负相关。

(3)温度对漏极电流 I_d 有较大影响,在开通过程中, I_d 变化率 dI_d/dt 随温度增加而增大;在关断过程中,和导通正好相反,随着温度升高, dI_d/dt 逐渐减小。对于温度对逆变器包括车用电机控制器 EMI 等问题有待进一步研究。

(4)对于 di/dt 影响较大的因素分别为栅极电阻 R_g 、漏极寄生电感 L_{ds} 及芯片结温,并通过响应面方法建立了多因素对于 di/dt 的函数关系,可为未来共模 EMI 问题提供技术方法和定量分析。

综上,本文虽然针对双面散热 SiC 功率模块温度均匀性和开关特性进行了仿真分析和详细的评估,但仍然存在一些不足,后续需要增加更多试验,挖掘数据中的规律,以更好地验证本文研究方法的有效性和普适性,为未来更多封装类型提供有益参考。

参考文献:

- [1] 王学梅. 宽禁带碳化硅功率器件在电动汽车中的研究与应用[J]. 中国电机工程学报, 2014, 34(3): 371-379.
Wang Xuemei. Researches and applications of wide bandgap SiC power devices in electric vehicles [J]. Proceedings of the CSEE, 2014, 34(3): 371-379 (in Chinese).
- [2] Evans T, Hanada T, Nakano Y, et al. Development of SiC power devices and modules for automotive motor drive use [C]// 2013 IEEE International Meeting for Future of Electron Devices, Kansai. Suita, Japan, 2013: 116-117.
- [3] 余跃, 曾正, 孙鹏, 等. 双面散热功率模块的热阻建模与测试表征研究[J]. 中国电机工程学报, 2022, 42(1): 290-302.
- Yu Yue, Zeng Zheng, Sun Peng, et al. Modeling and characterizing for thermal resistance of double-sided cooling power module [J]. Proceedings of the CSEE, 2022, 42(1): 290-302 (in Chinese).
- [4] 曾正, 欧开鸿, 吴义伯, 等. 车用双面散热功率模块的热力协同设计[J]. 电工技术学报, 2020, 35(14): 3050-3064.
Zeng Zheng, Ou Kaihong, Wu Yibo, et al. Thermo-mechanical co-design of double sided cooling power module for electric vehicle application [J]. Transactions of China Electrotechnical Society, 2020, 35(14): 3050-3064 (in Chinese).
- [5] 张缙, 刘智, 刘意, 等. 基于智能算法的双面散热 SiC 功率模块多目标优化设计[J]. 电工技术学报, 2023, 38(20): 5515-5529.
Zhang Jin, Liu Zhi, Liu Yi, et al. Research on multi-objective optimization design of double-sided cooling SiC power module based on intelligent algorithm [J]. Transactions of China Electrotechnical Society, 2023, 38(20): 5515-5529 (in Chinese).
- [6] 吴军科, 李辉, 魏云鹏, 等. SiC MOSFET 的温度特性及结温评估研究进展[J]. 半导体技术, 2023, 48(7): 541-556.
Wu Junke, Li Hui, Wei Yunpeng, et al. Research progress of temperature characteristics and junction temperature evaluation of SiC MOSFETs [J]. Semiconductor Technology, 2023, 48(7): 541-556 (in Chinese).
- [7] 李辉, 钟懿, 黄樟坚, 等. 考虑变温度影响的 SiC MOSFET 建模与分析[J]. 电源学报, 2019, 17(4): 185-192.
Li Hui, Zhong Yi, Huang Zhangjian, et al. Modeling and analysis of SiC MOSFET considering variable-temperature effect [J]. Journal of Power Supply, 2019, 17(4): 185-192 (in Chinese).
- [8] 李占涛, 陆海峰. 大电流下 SiC MOSFET 模块的暂态温度特性研究[J]. 电气传动, 2021, 51(8): 60-64.
Li Zhantao, Lu Haifeng. Research on temperature dynamic characteristics of SiC MOSFET module with high current [J]. Electric Drive, 2021, 51(8): 60-64 (in Chinese).
- [9] 孙凯, 陆珏晶, 吴红飞, 等. 碳化硅 MOSFET 的变温度参数建模[J]. 中国电工工程学报, 2013, 33(3): 37-43.
Sun Kai, Lu Juejing, Wu Hongfei, et al. Modeling of variable temperature parameters of silicon carbide MOSFET

- [J]. Proceedings of the CSEE, 2013, 33(3): 37-43 (in Chinese).
- [10] Jiang Furong, Sheng Kuang, Guo Qing. Comparative study of temperature-dependent characteristics for SiC MOSFETs [C]// 2016 13th China International Forum on Solid State Lighting: International Forum on Wide Bandgap Semiconductors China (SSLChina: IFWS). Beijing, China, 2016: 50-53.
- [11] 罗垚. 平行轴圆柱线圈互感计算的新方法[J]. 电工技术学报, 2016, 31(2): 31-37.
Luo Yao. New approach for the mutual inductance calculations of the circular coils with parallel axes [J]. Transactions of China Electrotechnical Society, 2016, 31(2): 31-37 (in Chinese).
- [12] 廖兴林, 李辉, 黄樟坚, 等. 温度对 SiC MOSFET 电流和电压变化率影响分析[J]. 太阳能学报, 2019, 40(8): 2368-2375.
Liao Xinglin, Li Hui, Huang Zhangjian, et al. Analysis of effect of temperature on di/dt and dv_{ds}/dt of SiC MOSFET [J]. Acta Energiae Solaris Sinica, 2019, 40(8): 2368-2375 (in Chinese).
- [13] Box G E P, Wilson K B. On the experimental attainment of optimum conditions [J]. Journal of the Royal Statistical Society Series B: Statistical Methodology, 1951, 13(1): 1-38.
- [14] Sze S M, Ng K K. Physics of Semiconductor Devices [M]. New York: John Wiley and Sons, Inc., 2007: 231-235.



廖淑华

作者简介:

廖淑华(1983-),男,博士研究生。研究方向:功率半导体电力电子。E-mail:23110860047@m.fudan.edu.cn。

周锦源(1983-),男,本科。研究方向:功率半导体封装。E-mail: Zhoujinyuan@hotmail.com。

李敏(1987-),男,博士研究生。研究方向:功率半导体器件设计。E-mail:lmss@fudan.edu.cn。

雷光寅(1982-),男,通信作者,博士,研究员。研究方向:功率半导体封装。E-mail: guangyinlei@fudan.edu.cn。



来源:天津文明网