

DOI: 10.13234/j.issn.2095-2805.2024.2.27

中图分类号: TM46

文献标志码: A

# 基于 Cockcroft-Walton 倍压网络的隔离型 高升压比 DC-DC 变换器

包 鹏(中国电源学会会员), 刘雪山, 多佳琦(中国电源学会会员), 张荣飞, 王春涛  
(四川大学电气工程学院, 成都 610065)

**摘要:** 传统 Boost 变换器由于受到占空比的约束, 一定程度上限制了其在高电压增益电源上的应用。本文基于隔离型升压变换器和 Cockcroft-Walton 电压倍增单元研究了一种具有高电压增益的 DC-DC 变换器, 并分析了其工作原理及特性。该变换器通过整合隔离型升压变换器与电压倍增单元实现了超高升压比转换, 与传统 Boost 变换器相比, 该拓扑具有以下优点: ①在较低占空比下实现了高电压增益; ②较低的有源开关器件电压应力; ③单开关结构简化了控制电路。最后, 搭建了一台效率可达 89.5% 的 35 W 样机, 实现了 24 V 到 1 000 V 的高升压比转换, 并利用样机对理论分析结果进行了验证。

**关键词:** DC-DC 变换; 高电压增益; Cockcroft-Walton 电压倍增单元; 升压变换器; 单开关

## Isolated DC-DC Converter with High Step-up Ratio Based on Cockcroft-Walton Voltage Multiplier Network

BAO Peng, *Member, CPSS*, LIU Xueshan, DUO Jiaqi, *Member, CPSS*, ZHANG Rongfei, WANG Chuntao  
(College of Electrical Engineering, Sichuan University, Chengdu 610065, China)

**Abstract:** Due to the duty cycle constraint on the traditional Boost converter, its applications to high-voltage-gain power supply are limited to certain degree. In this paper, a DC-DC converter with high voltage gain based on an isolated Boost converter and Cockcroft-Walton voltage multiplier cell (VMC) is studied, and its working principle and characteristics are analyzed. This converter achieves a conversion with an ultra-high step-up ratio by integrating the isolated Boost converter with the VMC. Compared with the traditional Boost converter, this topology has a high voltage gain in a low duty cycle, a low voltage stress of active switching device, and a simple control circuit with one single switch. Finally, a 35 W prototype with an efficiency of 89.5% was built to achieve a high step-up conversion from 24 V to 1 000 V, and the theoretical analysis results was verified by experimental results.

**Keywords:** DC-DC converter; high voltage gain; Cockcroft-Walton voltage multiplier cell; Boost converter; single-switch

高电压增益 HVG (high-voltage-gain) DC-DC 开关变换器由于具有高升压比、高效率和高功率密度的特点, 在可再生能源发电、气体放电、绝缘检测等现代工业领域中得到了广泛应用<sup>[1-3]</sup>。传统的非隔离型升压电路主要有 Boost 电路和 Buck-Boost 电路, 这两种拓扑的升压比往往不能超过 8 倍, 而气体放

电等应用领域常需要变换器实现几十倍的电压增益, 如果将二者用于气体放电电源, 那么它们需要工作在极高的占空比下, 这将导致电路的寄生损耗相当严重。同时, 由于开关器件工作在极高占空比下, 其自身的导通损耗将会增大, 所承受的电压应力将会更高<sup>[3-5]</sup>。

为了获取更高的电压增益、改善变换器的性能, 基于 Boost 变换器, 部分文献已经提出了诸多新型 HVG 变换器拓扑, 并对其进行了研究。文献[6]提出了级联型 Boost 升压拓扑, 通过多级升压单元实现了高电压增益, 但使用功率器件的数量过多, 且

收稿日期: 2021-05-06; 修回日期: 2021-07-03; 录用日期: 2021-07-21; 网络首发日期: 2022-03-04

基金项目: 国家自然科学基金资助项目 (62371320)

This work is supported by National Natural Science Foundation of China under the grant 62371320

后级功率器件的电压应力较高。文献[7]提出了一种单开关低电压应力的增益 Boost 变换器,该变换器引入开关电容网络使增益进一步提高,为了获得更高的电压增益,需采用多个开关电容单元及电感,但这增加了电路的复杂性。文献[8]、[9]通过结合耦合电感和二极管-电容网络,可解决文献[6]、[7]存在的问题,电压增益也更高,然而无法实现低压与高压的隔离。为了研究适用于气体放电的 HVG DC-DC 变换器,本文在电路前级利用有源开关与升压变压器整合,可保证在获得高电压增益的同时实现低压与高压的隔离;在电路后级常采用的电压倍增单元 VMC(voltage multiplier cell)主要包括:① Cockcroft-Walton 电压倍增单元;②开关电容器类型<sup>[10]</sup>;③开关电感器类型<sup>[11]</sup>。Cockcroft-Walton 电压倍增单元与后两者相比,适用于高电压和小电流的场合,且具有体积小、结构简单、效率高的特性,在电路后级采用这种电压倍增单元可实现高效率和高功率密度,同时小体积和低成本可使本文研究的变换器在高压直流电源中得到更广泛的应用。

## 1 电路结构

本文基于 Cockcroft-Walton(CW)电压倍增单元研究了一种隔离型单开关高电压增益 DC-DC 变换器。如图 1 所示,该变换器在电路前级利用一个有源开关和变压器进行隔离升压,与传统 Boost 电路相比,可在较低占空比下实现高升压比和低电压应力。在电路后级采用 CW 电压倍增单元对电路前级馈入的电压进行二次升压,进一步扩展电压增益。本文所研究的 HVG DC-DC 变换器采用电压型控制以实现额定工况下恒流或恒压输出,可使电压增益达到百倍以上。

图 2 为本文所研究的隔离型单开关 HVG DC-DC 变换器的拓扑结构及其控制回路。该 HVG DC-DC 变换器的功率回路由输入电容  $C_{in}$ 、变压器  $T_1$ 、开关管  $S_1$ 、倍增电容  $C_i(i \in [1, 2n])$  和倍增二极管  $D_i(i \in [1, 2n])$  组成的 CW 电压倍增单元、输出电容  $C_o$  以及输出负载  $R_{load}$  组成。

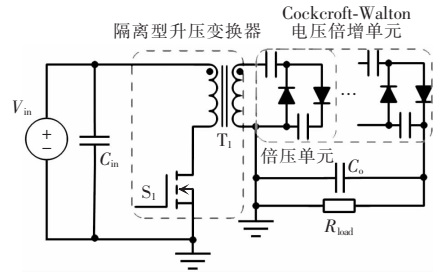


图 1 高电压增益 DC-DC 变换器拓扑

Fig. 1 Topology of HVG DC-DC converter

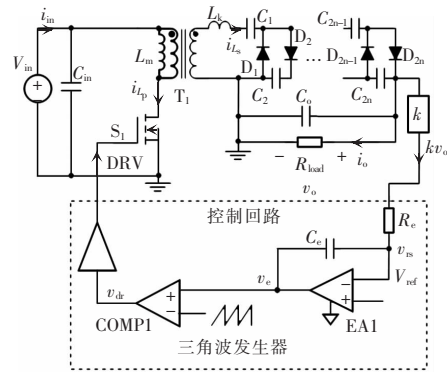


图 2 拓扑结构及其控制回路

Fig. 2 Topology and control loop of HVG DC-DC converter

该控制环路采集输出电压信号  $kv_o$  (其中  $k$  为电压采样率) 并将其送入误差放大器 EA1, 误差放大器 EA1 将  $v_{rs}$  与内部参考电压  $V_{ref}$  进行比较, 产生误差补偿电压  $v_e$ 。比较器 COMP1 将  $v_e$  与锯齿波信号进行比较产生驱动信号  $v_{dr}$ , 最终输出电压  $v_o$  被控制为  $V_{ref}/k$ , 实现恒压输出。

## 2 工作原理分析

为简化分析过程,做如下假设:①所有元件均为理想元件(不考虑其效率系数和寄生参数);②输出电容  $C_o$  足够大,不考虑电压、电流纹波;③开关频率  $f_s$  远大于工频频率  $f_L$ , 即  $f_s \gg f_L$ 。当变压器  $T_1$  工作在连续工作模式 CCM(continuous conduction mode)时,存在两种不同的工作条件:  $t_{on} > T_r/2$  和  $t_{on} < T_r/2$ ,  $t_{on}$  和  $T_r$  分别为开关管的导通时间和副边电流谐振周期。为了获得更高的效率,本文主要针对工作条件  $t_{on} > T_r/2$  进行分析。

### 2.1 电路前级

为了便于分析,电路前级只考虑耦合一级 CW 电压倍增单元的分析过程,多级 CW 电压倍增单元的分析过程与之类似。图 3 为该 HVG DC-DC 变换器工作在 CCM 模式下的主要波形图。在一个开关周期  $T_s$  内,该变换器的电路前级有 3 种工作模式,相应的模态电路如图 4 所示。

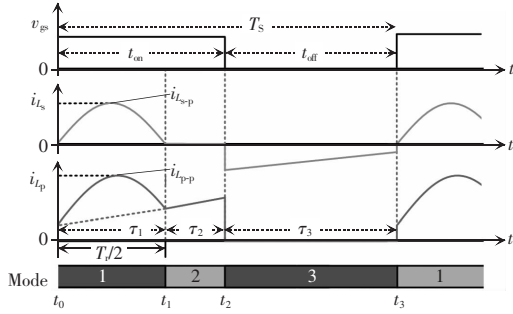


图 3 该 HVG DC-DC 变换器的主要波形

Fig. 3 Key waveforms of HVG DC-DC converter

模态 1 [ $t_0 \sim t_1$ ]:如图 4(a)所示,  $t_0$  时刻  $S_1$  导通,由于倍增二极管  $D_1$  导通,因此此时漏感  $L_k$  和等效电容  $C_r$  (当只考虑耦合一级 CW 电压倍增单元时,可认为是倍增电容  $C_1$  或  $C_2$ ) 发生串联谐振,  $L_k$  两端电压为副边绕组两端电压与  $C_r$  两端电压之和。状态方程为

$$\begin{cases} i_r(t) = -C_r \frac{dv_c(t)}{dt} \\ NV_{in} + v_c(t) = L_k \frac{di_r(t)}{dt} \end{cases} \quad (1)$$

根据式(1),谐振电流  $i_r(t)$  为

$$i_r(t) = \frac{NV_{in} + v_c(t_0)}{Z_r} \sin \omega_r(t - t_0) \quad (2)$$

式中:  $v_c(t_0)$  是  $t_0$  时刻等效电容  $C_r$  两端的电压;  $\omega_r = 1/\sqrt{L_k C_r}$  和  $Z_r = \sqrt{L_k/C_r}$  分别是谐振网络的角频率和等效阻抗;  $N$  定义为变压器的匝比,即  $N = N_2$  (副边匝数) /  $N_1$  (原边匝数); 模态 1 的持续时间为  $\tau_1 = T_s/2 = \pi \sqrt{L_k/C_r}$ 。

与此同时,输入电压  $V_{in}$  对变压器原边绕组的励磁电感  $L_m$  充电,原边电流  $i_{Lm}(t)$  线性上升,因此  $i_{Lm}(t)$  由线性励磁电流和谐振电流两部分组成。而副边电流  $i_{Lp}(t)$  即为谐振电流  $i_r(t)$ ,谐振能量传递

至  $C_2$  和负载。

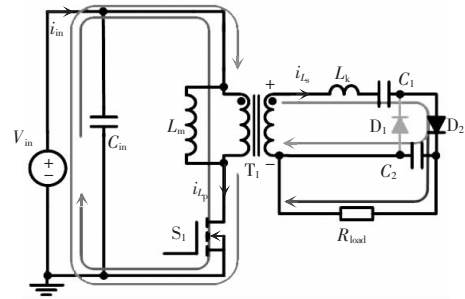
$$\begin{cases} i_{Lm}(t) = \frac{V_{in}}{L_m}(t - t_0) + i_{Lm}(t_0) + Ni_{Lp}(t) \\ i_{Lp}(t) = i_r(t) \end{cases} \quad (3)$$

式中,  $i_{Lm}(t_0)$  是原边电流  $i_{Lm}(t)$  中励磁电流在  $t_0$  时刻的初值。

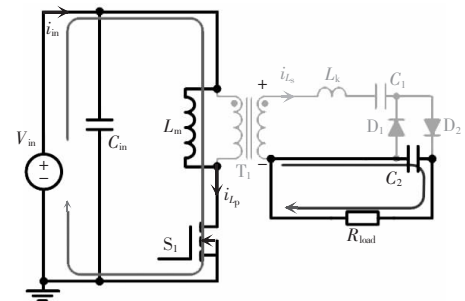
由式(3)可得原边电流为

$$i_{Lm}(t) = \frac{V_{in}}{L_m}(t - t_0) + i_{Lm}(t_0) + \frac{N^2 V_{in} + N v_{c_1}(t_0)}{Z_r} \sin \omega_r(t - t_0) \quad (4)$$

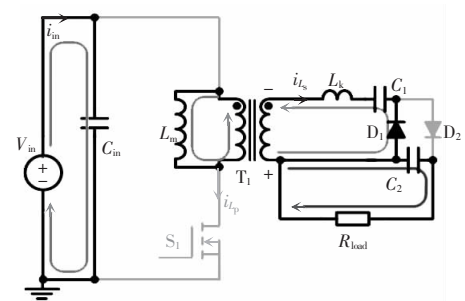
在模态 1 的时间内,由于励磁电流较小,故  $i_{Lm}(t)$  主要受  $i_r(t)$  的影响,因此在这段时间内可认为  $i_{Lm}(t)$  的波形为正弦半波的一部分。



(a) 模态 1 [ $t_0 \sim t_1$ ]



(b) 模态 2 [ $t_1 \sim t_2$ ]



(c) 模态 3 [ $t_2 \sim t_3$ ]

图 4 电路前级各模态的等效电路

Fig. 4 Equivalent circuits at input stage in different modes

当  $i_r(t)$  谐振至峰值时,  $i_{L_r}(t)$  和  $i_{L_s}(t)$  也均达到最大值, 峰值时刻为  $\tau_1/2$

$$\begin{cases} i_{L_{rs}}(t) = \frac{V_{in}}{L_m} \left( \frac{\tau_1}{2} - t_0 \right) + i_{L_r}(t_0) + \\ \frac{N^2 V_{in} + N v_{C_1}(t_0)}{Z_r} \sin \omega_r \left( \frac{\tau_1}{2} - t_0 \right) \\ i_{L_{rs}}(t) = \frac{N V_{in} + v_{C_1}(t_0)}{Z_r} \sin \omega_r \left( \frac{\tau_1}{2} - t_0 \right) \end{cases} \quad (5)$$

模态 2 [ $t_1 \sim t_2$ ]: 如图 4(b) 所示, 谐振在  $t_1$  时刻结束, 原边电流  $i_{L_r}(t)$  继续线性上升。  $i_r(t)$  在此刻过零反向, 由于倍增二极管  $D_2$  的单向导电性, 因此  $i_r(t)$  不能流通, 即  $i_{L_r}(t)$  为零。此阶段  $C_2$  为负载供能。

$$\begin{cases} i_{L_p}(t) = \frac{V_{in}}{L_m} (t - t_1) + i_{L_r}(t_1) \\ i_{L_p}(t_1) = \frac{V_{in}}{L_m} (t_1 - t_0) + i_{L_r}(t_0) \end{cases} \quad (6)$$

模态 3 [ $t_2 \sim t_3$ ]: 如图 4(c) 所示,  $t_2$  时刻  $S_1$  关断,  $L_k$  经  $C_1$  释放能量, 副边电流  $i_{L_s}(t)$  下降。此阶段  $C_2$  继续为负载供能。

$$i_{L_s}(t) = -\frac{V_{C_1}}{L_s} (t - t_2) \quad (7)$$

可知, 在  $t_2$  时刻有  $i_{L_s}(t_2) = -i_{L_r}(t_2)/N$ 。

在  $t_3$  时刻  $i_{L_s}(t)$  未完全下降至零, 因此在下一个周期  $S_1$  导通的瞬间,  $i_{L_s}(t)$  有一个不为零的初值, 即

$$i_{L_p}(t_0) = -N i_{L_s}(t_3) \quad (8)$$

## 2.2 电路后级

CW 电压倍增单元可描述为由一系列二极管和电容进行串并联构成的升压电路, 当其输入电压呈交变规律时, 其输出电压将随着 CW 电压倍增单元级数的增加而提升。图 5 所示为  $n$  级 CW 电压倍增单元的电路图, 其将在负载两端产生高电压等级、高功率密度的直流电压。

电路前级对直流输入电压进行升压后, 输出的是一个方波电压, 该电压馈入后级 CW 电压倍增单元。当只考虑一级 CW 电压倍增单元(简称倍压单元)时, 在  $S_1$  关断时, 如图 4(c) 所示, 倍增电容  $C_1$  通过倍增二极管  $D_1$  充电至方波电压的最大值; 在  $S_1$  导通时, 如图 4(a) 所示,  $C_1$  上积累的电荷辅助方波电压, 通过  $D_2$  一同向  $C_2$  充电。在级联的倍增电

容和倍增二极管的下一级重复以上步骤, 即可在  $n$  级倍压单元的级联下完成电压爬升, 可得

$$v_{C_n} = \frac{V_o}{n} \quad (9)$$

在多级 CW 电压倍增单元中, 在  $S_1$  导通时, 偶数二极管按照  $D_{2n}, D_{2n-2}, \dots, D_2$  的顺序依次导通, 在  $S_1$  关断时, 奇数二极管按照  $D_{2n-1}, D_{2n-3}, \dots, D_1$  的顺序依次导通。文献[10]对 3 级 CW 电压倍增单元的倍增二极管电流和各工作模态进行了详细分析。在多级 CW 电压倍增单元中, 倍增电容和倍增二极管的工作原理和工作模态与文献[12]分析过程一致, 因此本文中不再赘述。

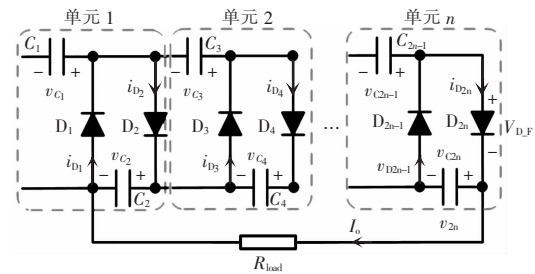


图 5  $n$  级 Cockcroft-Walton 电压倍增单元电路

Fig. 5 Circuit of  $n$ -stage Cockcroft-Walton voltage multiplier cell

CW 电压倍增单元由高压二极管和高压陶瓷电容组成, 陶瓷电容由于具有低 ESR 的特性, 损耗基本可忽略; 忽略二极管的反向恢复时间, 二极管损耗可认为主要由传导损失造成, 即流过二极管的平均电流乘以二极管正向压降, 因此可利用二极管损耗估算 CW 电压倍增单元的损耗。

奇数倍增电容以  $C_{2i-1}$  为例, 正半周流过  $C_{2i-1}$  的电流为  $\sum_i i_{D_{2i}}$ , 负半周流过  $C_{2i-1}$  的电流为  $\sum_i i_{D_{2i-1}}$ , 根据电容的安秒平衡原理有

$$\frac{1}{T_s} \int_0^T C_{2i-1}(t) dt = \frac{1}{T_s} \int_0^T \left( \sum_i i_{D_{2i}}(t) + \sum_i i_{D_{2i-1}}(t) \right) dt = 0 \quad (10)$$

$$i=1, 2, \dots, n$$

由式(10)可得

$$\sum_i \bar{I}_{D_{2i}} = \sum_i \bar{I}_{D_{2i-1}} \quad i=1, 2, \dots, n \quad (11)$$

同理, 可推出其余偶数倍增电容  $C_{2i}$  上流过的

电流与倍增二极管电流的关系,最终化简可得

$$\sum_i^n \bar{I}_{D_{2i}} = \sum_i^n \bar{I}_{D_{2i+1}} + I_o \quad i=1, 2, \dots, n \quad (12)$$

联立式(11)和式(12),最终得出流过倍增二极管的平均电流为

$$\bar{I}_{D_{2i}} = \bar{I}_{D_{2i-1}} = I_o \quad i=1, 2, \dots, n \quad (13)$$

因此,CW 电压倍增单元的功率损耗可表示为

$$P_{CW\_loss} = 2nI_oV_{D,F} \quad (14)$$

可见,电路前级使用隔离型 DC-DC 升压变换器对输入电压进行了升压,同时经变压器对输入电流进行了  $N$  倍衰减,其中  $N$  为变压器匝比,在保证高压增益的同时,也可以减小电路后级的功率损耗。

### 3 电路特性分析

为研究所述变换器是否具有实现高压增益和低电压应力的功能,下面将对其电路特性进行分析。

#### 3.1 电压增益分析

当  $S_1$  导通时,励磁电感  $L_m$  被输入电压  $V_{in}$  充电,其电压上正下负,充电电压经  $T_1$  升压。 $L_m$  充电电压为

$$\begin{cases} V_{L_m}^{on} = V_{in} \\ V_{L_m}^{on} = \frac{V_{C_2} - V_{C_1}}{N} \end{cases} \quad (15)$$

当  $S_1$  关断时, $L_m$  放电。 $L_m$  反射电压可表示为

$$V_{L_m}^{off} = \frac{V_{C_1}}{N} \quad (16)$$

根据  $L_m$  上的秒伏平衡,结合式(15)下式、式(16)可得

$$DV_{C_2} = V_{C_1} \quad (17)$$

再将式(9)、式(17)代入式(15)中可得  $V_{in}$  和  $V_o$  的关系为

$$V_{in} = \frac{V_{C_2} - DV_{C_2}}{N} = \frac{1-D}{N} \frac{V_o}{n} \quad (18)$$

则电压增益  $M$  可表示为

$$M = \frac{V_o}{V_{in}} = \frac{nN}{1-D} \quad (19)$$

由式(19)可知,电压增益  $M$  与 CW 电压倍增单元级数  $n$ 、变压器匝比  $N$  和占空比  $D$  有关,增加

$n$ 、 $N$  或  $D$  均可使增益  $M$  提高。而当输入电压和输出电压一定时,三者又存在相互制约的关系,因此在确定增益  $M$  时,应综合选取三者的参数。

#### 3.2 电流分析

原边电流  $i_{L_r}$  的平均值为

$$i_{L_r-avg} = \frac{1}{T_s} \int_0^{t_{on}} i_{L_r}(t) dt \quad (20)$$

原边电流  $i_{L_r}$  的有效值为

$$i_{L_r-rms} = \sqrt{\frac{1}{T_s} \int_0^{t_{on}} i_{L_r}^2(t) dt} \quad (21)$$

结合式(4),由式(20)和式(21)可知,输入电流与输入电压  $V_{in}$ 、导通时间  $t_{on}$ 、以及变压器参数(匝比  $N$ 、励磁电感  $L_m$ 、漏感  $L_k$ )以及后级电路等效电容  $C_r$  均有关。

由式(21)可进一步求得开关管的功率损耗。在开关管关断时,由于加载在开关管两端的反压较低,因此可忽略其开关损失,假设开关管的功率损耗主要来自其导通损耗,因此结合式(21),其导通损耗可表示为

$$P_{S\_loss} = I_{L_r-rms}^2 R_{ds(on)} = \frac{R_{ds(on)}}{T_s} \int_0^{t_{on}} i_{L_r}^2(t) dt \quad (22)$$

式中, $R_{ds(on)}$  为开关管的导通电阻。

#### 3.3 电压应力分析

##### 3.3.1 开关管电压应力

$S_1$  在关断时将承受电压应力,电压应力为输入电压  $V_{in}$  与  $L_m$  反射电压  $V_{L_m}^{off}$  之和,即

$$V_{stress-S_1} = V_{in} + V_{L_m}^{off} \quad (23)$$

则由式(16)~式(19)、式(23)可得

$$V_{stress-S_1} = \frac{V_{in}}{1-D} \quad (24)$$

由式(24)可知,开关管  $S_1$  的电压应力随着  $V_{in}$  或  $D$  的减小而降低。结合式(19),当合理选取  $n$  的取值后,适当提高变压器匝比  $N$ ,可有效降低占空比  $D$ ,进而保证增益  $M$  不变的情况下降低开关管的电压应力。

##### 3.3.2 倍增电容电压应力

分析可知,除  $C_1$  外的其余所有倍增电容两端电压均相等,由式(9)和式(17)可知倍增电容两端电压应力为

$$\begin{cases} V_{\text{stress-}C_1} = \frac{DV_o}{n} \\ V_{\text{stress-}C_i} = \frac{V_o}{n} \end{cases} \quad i \in [2, 2n] \quad (25)$$

由上式可知, 倍增电容  $C_1$  的电压应力比其余所有倍增电容的电压应力小, 且所有倍增电容的电压应力均与输出电压  $V_o$  和 CW 电压倍增单元级数  $n$  有关。  $V_o$  越高或  $n$  越小, 倍增电容的电压应力将越大。由于  $V_o$  是既定参数, 因此只能通过增加  $n$  来降低所有倍增电容的电压应力。

### 3.3.3 倍增二极管电压应力

如图 4(a)、图 4(c) 所示, 偶数二极管和奇数二极管在不同的模式下分别导通, 因此偶数二极管和奇数二极管所承受的截止电压均等于偶数电容两端电压, 即

$$V_{\text{stress-D}_i} = \frac{V_o}{n} = \frac{NV_{\text{in}}}{1-D} \quad i \in [1, 2n] \quad (26)$$

由式(24)~式(26)可知, 减小  $D$  均能使功率器件的电压应力得以降低, 从而使整个系统工作更加安全可靠。

### 3.4 各项性能对比分析

表 1 对传统 Boost 变换器、其他文献提出的变换器与本文提出的变换器的各项性能参数<sup>[8,9]</sup>进行了对比分析。

表 1 变换器的电路特性对比分析

Tab. 1 Comparative analysis of circuit characteristics of converters

变量名称	传统 Boost 变换器	文献[8] 提出的 变换器	文献[9] 提出的 变换器	本文 所提出的 变换器
开关管数量	1	1	1	1
二极管数量	1	6	4	6
电感(变压器)数量	1	2	2	1
$M$	$\frac{1}{1-D}$	$\frac{3-D+(n-2)N}{1-D}$	$\frac{1+ND}{(1-D)^2}$	$\frac{nN}{1-D}$
$V_{\text{stress-S}}$	$\frac{V_{\text{in}}}{1-D}$	$\frac{V_{\text{in}}}{1-D}$	$\frac{V_{\text{in}}}{(1-D)^2}$	$\frac{V_{\text{in}}}{1-D}$
$V_{\text{stress-D}}$	$\frac{V_{\text{in}}}{1-D}$	$\frac{NV_{\text{in}}}{1-D}$	$\frac{\max=NV_{\text{in}}}{(1-D)^2}$	$\frac{NV_{\text{in}}}{1-D}$

图 6 所示为上述变换器在  $n=3$  时的电压增益与占空比的关系曲线。分析可知, 本文所提出的变换器能够在较低的占空比下提供更高的电压增益, 同时通过改变变压器变比, 将能带来更大的增益提升。并且开关管和二极管电压应力在低占空比情况也更低, 所使用的开关管、二极管和电感(变压器)的数量也较少。

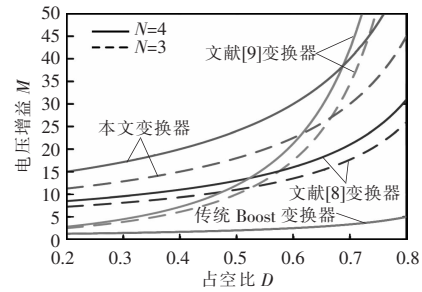


图 6 不同变换器的电压增益比较( $n=3$ )

Fig. 6 Comparison of voltage gain among different converters ( $n=3$ )

### 3.5 变压器匝比与 CW 电压倍增单元级数选取

从式(19)可知, 变压器匝比  $N$  与 CW 电压倍增单元级数  $n$  之间存在一定关系, 即当电压增益  $M$  和占空比  $D$  一定时, 二者呈反比。从式(24)可以看出, 在忽略漏感影响的前提下, 开关管电压应力与占空比  $D$  有关, 且  $D$  越大, 电压应力也越大。为了降低其电压应力, 可通过降低变换器的工作占空比实现。值得注意的是, 当计及漏感影响时, 开关管电压应力还应在式(24)基础上增加漏感尖峰电压, 且变压器匝比  $N$  也会影响开关管电压应力。从式(26)可以看出, 当输出电压不变时, 即输入电压和电压增益保持不变, 倍增二极管电压应力仅与 CW 电压倍增单元级数有关。当输出电压足够高时, 为了降低其电压应力, 所用 CW 电压倍增单元级数不应太少。通过以上分析可知, 在  $M$  和  $D$  均不变的前提下,  $N$  与  $n$  不仅相互制约, 也共同影响着开关管的电压应力, 而  $n$  则单独影响倍增二极管的电压应力。如何综合选取变压器匝比与电压倍增单元级数, 将显得极其重要。

图 7 给出了低占空比 ( $D=0.4$ ) 和电压增益 ( $M=40$ ) 情况下开关管电压应力与  $N$ 、 $n$  之间的关系。不难发现, 随着  $N$  或  $n$  的增加,  $V_{\text{stress-S}}$  均会降低, 但随着  $N$  或  $n$  增加的越多,  $V_{\text{stress-S}}$  却减小的越少, 即当

$N \geq 20$  或  $n \geq 3$  后,  $V_{\text{stress-S}}$  的降低效果逐渐不显著。而对于倍增二极管电压应力而言, 希望  $n$  越大越好, 但这会造成变换器体积和成本的增加。为了保证  $V_{\text{stress-S}}$  和  $V_{\text{stress-D}}$  均不至太高, 综合考虑选取  $10 \leq N \leq 20$ 、 $2 \leq n \leq 4$  为宜。

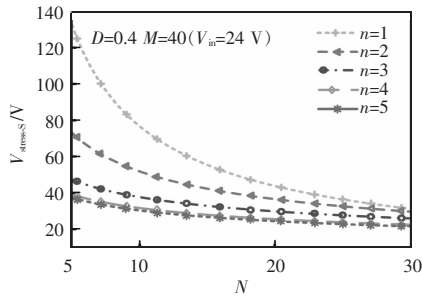


图 7 开关管的电压应力与  $N$ 、 $n$  关系曲线

Fig. 7 Curves of relationship of voltage stress of switch with  $N$  and  $n$

## 4 实验验证

为验证上述理论分析, 搭建了一台 35 W 的变换器样机, 并在输入电压  $V_{\text{in}}=24$  V, 负载  $R_{\text{load}}=33$  k $\Omega$ , 输出电压  $V_{\text{out}}=1$  000 V 的最大功率输出条件下对其进行了测试。为降低开关管电压应力并保证较高的效率, 设置开关管工作占空比为 40% 附近。为减小变换器的体积, 根据图 7 所示的  $V_{\text{stress-S}}$  与  $N$ 、 $n$  的关系曲线, 该变换器取  $n=3$ , 并根据式 (19) 选取变压器匝比  $N$ 。该 HVG DC-DC 变换器的实验样机如图 8 所示, 各项实验参数由表 2 给出。

当输入电压为 24 V 时, 该 HVG DC-DC 变换器的输入电压  $v_{\text{in}}$ 、输入电流  $i_{\text{in}}$  以及输出电压  $v_{\text{out}}$ 、输出电流  $i_{\text{out}}$  波形如图 9 所示。由图可知, 输出电压

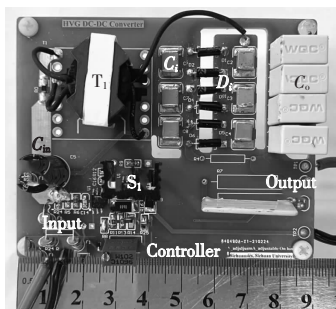


图 8 实验样机原型

Fig. 8 Prototype of the proposed converter

995.5 V, 接近理论设计值 1 000 V, 实际电压增益  $M$  为 41.5, 输出电流恒定 35.1 mA。经实际测试, 变换器效率为 89.5%。

表 2 实验样机的电路参数

Tab. 2 Circuit parameters of prototype

参数	数值
额定输入电压 $v_{\text{in}}/\text{V}$	24
输入滤波电容 $C_{\text{in}}/\mu\text{F}$	470
开关管 $S_1$	IRF540N
变压器 $T_1$	58 $\mu\text{H}$ , 16:144/RM8
倍增电容 $C_i/\text{nF}$	200
倍增二极管 $D_i$	BR5F
输出滤波电容 $C_o/\text{nF}$	330 $\times$ 4
额定输出电压 $v_o/\text{V}$	1 000
额定输出电流 $i_o/\text{mA}$	35

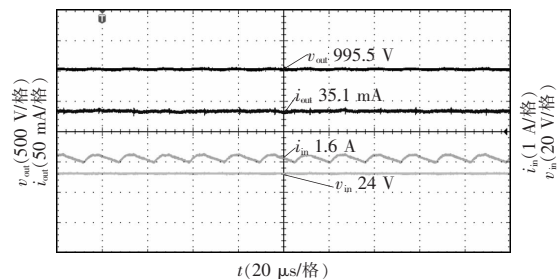


图 9 输入、输出参数波形

Fig. 9 Waveforms of input and output parameters

图 10 为输入电压 24 V 时该 HVG DC-DC 变换器的主要波形图, 其中包括变压器原边电流波形、副边电流波形、 $S_1$  驱动波形及其电压应力波形。由图 10(a) 可知, 该 HVG DC-DC 变换器工作在 CCM 模式, 原边谐振峰值电流 5.8 A、励磁峰值电流 2.8 A。此外由图 10(a) 可知, 发生谐振时的  $i_{\text{L}}$  波形并非标准正弦半波, 这是倍增二极管的分时导通特性而引起谐振角频率的变化造成的; 另外在电流下降段也存在一定的近似线性的拖尾, 这主要是由实际中开关管的  $R_{\text{dson}}$  引起的<sup>[13]</sup>。另外可以发现, 在  $S_1$  导通时副边电流  $i_{\text{L}}$  发生谐振, 谐振时偶数二极管导通; 在  $S_1$  关断后  $i_{\text{L}}$  经奇数二极管以一定斜率下降至下一开关周期的到来, 这与图 3 所示的理论分析一致。从图 10 中也可以看出, 偶数二极管的电流应力比奇数二极管稍大, 但均为 mA 级。若有效减小谐振周期, 则能减少偶数二极管的导通损耗; 若能增

大  $S_1$  关断后  $i_L$  下降的斜率,使之刚好越过 DCM 模式,则能减少奇数二极管的导通损耗。

如图 10(b)所示,  $S_1$  采用定频控制,开关周期  $T_s=15.51 \mu\text{s}$ ,开关频率  $f_s=64.5 \text{ kHz}$ ,导通时间  $t_{\text{on}}=6.5 \mu\text{s}$ 。在输入电压为 24 V 时,开关周期  $T_s$  理论值为  $15.15 \mu\text{s}$ ,开关频率  $f_s$  理论值为  $66 \text{ kHz}$ ,实际值与理论值基本相同。由图可知,占空比  $D=t_{\text{on}}/T_s=41.91\%$ ,与理论设计值相符。 $S_1$  的瞬态尖峰电压为 50 V,稳态最大电压应力为 40 V,二者皆低于  $S_1$  (IRF540N) 的最大反向电压 100 V。将上述实际占空比  $D$  带入式(24)可得,  $V_{\text{stress-}S_1}=41.3 \text{ V}$ ,符合实际。

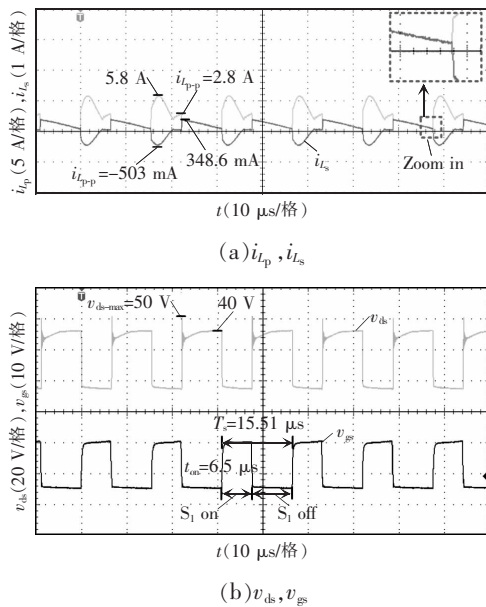


图 10 主要波形

Fig. 10 Key waveforms of HVG converter

CW 电压倍增单元的倍增电容和倍增二极管电压应力波形如图 11 所示。图 11(a)为倍增电容  $C_2$  和  $C_1$  的电压应力波形,由式(25)可知,  $C_3\sim C_6$  的电压波形与  $C_2$  一致,故不再重复给出。当额定输出为 1 000 V、工作占空比为 40%时,由式(25)可知  $C_2$  电压应力为 333.3 V,  $C_1$  电压应力为 133.3 V。可见,得出的理论值与图 11(a)所示的实际结果基本一致,而由于  $C_1$  上存在峰峰值为 128 V 的尖峰脉动,其电压应力比理论值偏高。图 11(b)为倍增二极管  $D_1$  和  $D_6$  的反向电压应力波形。从图中可以看出,以  $D_1$  为例的奇数二极管和以  $D_6$  为例的偶数二极管交替导通,这与图 4(a)、图 4(c)的分析结果一

致。由式(26)可知,各二极管反向电压应力应均相同,但从图 11(b)看出  $D_1$  和  $D_6$  的反向电压应力波形形状和幅值均有所差异,这是倍增电容的滤波作用导致的。从  $D_1$  和  $D_6$  上的电压会逐次经过倍增电容的滤波,因此  $D_6$  的波形会更加平整。当倍增电容的滤波能力足够大时,可认为倍增二极管的反向电压波形均与图 11(b)所示的  $D_6$  波形一致,根据式(26)可知倍增二极管反向电压应力为 333.3 V,与  $D_6$  上的电压大小基本一致。

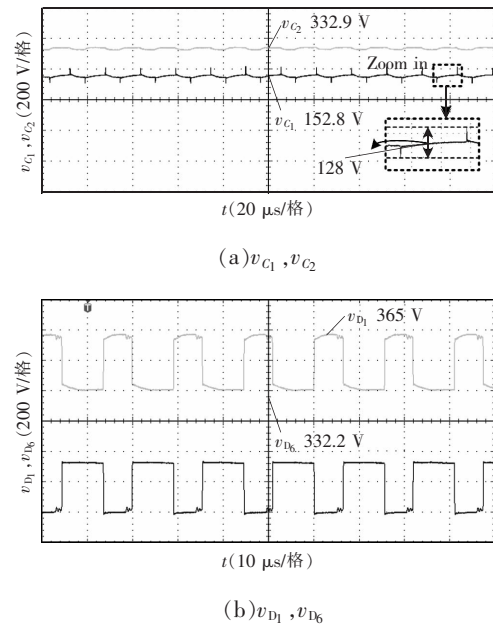


图 11 倍增电容和倍增二极管电压应力波形

Fig. 11 Voltage stress waveforms of multiplier capacitor and multiplier diode

## 5 结语

传统的直流升压变换器升压能力有限,且随着输出电压或工作占空比的提高,开关管电压应力也会相应提高,因此难以实现高增益和高效率输出。本文研究了一种基于 Cockcroft-Walton 电压倍增单元的隔离型单开关高电压增益 DC-DC 变换器,该变换器通过整合隔离型升压变换器和多级 CW 电压倍增单元实现了超高升压比转换,同时降低了开关管、倍增电容和倍增二极管的电压应力。最后,搭建了一台效率可达 89.5% 的 35W 样机,并利用样机对理论分析结果进行了验证。

## 参考文献:

- [1] Athikkal S, Sehgal K, Mohan U, et al. A voltage multiplier based non-isolated high gain DC-DC converter for dc bus application [C]// 2020 International Conference on Futuristic Technologies in Control Systems Renewable Energy (ICFCR). Malappuram, India, 2020: 1-6.
- [2] Baddipadiga B P R, Prabhala V A K, Ferdowsi M. A family of high-voltage-gain DC-DC converters based on a generalized structure [J]. IEEE Transactions on Power Electronics, 2018, 33(10): 8399-8411.
- [3] Prabhala V A K, Fajri P, Gouribhatla V S P, et al. A DC-DC converter with high-voltage-gain and two input boost stages [J]. IEEE Transactions on Power Electronics, 2016, 31(6): 4206-4215.
- [4] Nguyen M -K, Duong T -D, Lim Y -C. Switched-capacitor-based dual-switch high-boost DC-DC converter [J]. IEEE Transactions on Power Electronics, 2018, 33(5): 4181-4189.
- [5] Sathyan S, Suryawanshi H M, Ballal M S, et al. Soft-switching DC-DC converter for distributed energy sources with high step-up voltage capability [J]. IEEE Transactions on Industrial Electronics, 2015, 62(11): 7039-7050.
- [6] Vinnikov D, Roasto I, Strzelecki R, et al. Step-up DC-DC converters with cascaded quasi-z-source network [J]. IEEE Transactions on Industrial Electronics, 2012, 59(10): 3727-3736.
- [7] 丁杰, 赵世伟, 文楚强. 单开关低电压应力的低增益 Boost 变换器[J]. 电子技术运用, 2019, 45(12): 125-128. Ding Jie, Zhao Shiwei, Wen Chuqiang. High step-up low-voltage stress Boost converter with single-switch [J]. Application of Electronic Technology, 2019, 45(12): 125-128 (in Chinese).
- [8] Zhang Yan, Dong Zhuo, Liu Jinjun, et al. High step-up DC-DC converter based on multi-cell diode-capacitor network and coupling inductor [C]// 2017 IEEE 3rd International Future Energy Electronics Conference and ECCE Asia(IFEEC 2017 - ECCE Asia). Kaohsiung, Taiwan, China, 2017: 1328-1333.
- [9] Chen S, Liang T, Yang L, et al. A cascaded high step-up DC-DC converter with single-switch for micro-source applications [J]. IEEE Transactions on Power Electronics, 2011, 26(4): 1146-1153.
- [10] Jyotheeswara Reddy K, Sudhakar N. High voltage gain switched capacitor Boost converter with ANFIS controller for fuel cell electric vehicle applications [C]// 2018 2nd IEEE International Conference on Power Electronics, Intelligent Control and Energy Systems (ICPEICES). Delhi, India, 2018: 465-470.
- [11] Singh G, Srivastava S, Lalwani R, et al. High gain DC-DC converter based on hybrid switched-inductor topology for PV application [C]// 2019 IEEE International Conference on System, Computation, Automation and Networking(ICSCAN). Pondicherry, India, 2019: 1-6.
- [12] Mao Saijun, Zhang Pengcheng, Popovic J, et al. Diode reverse recovery analysis of Cockcroft-Walton voltage multiplier for high voltage generation [C]// 2017 IEEE 3rd International Future Energy Electronics Conference and ECCE Asia(IFEEC 2017 - ECCE Asia). Kaohsiung, Taiwan, China, 2017: 1765-1770.
- [13] 刘文菡, 刘雪山, 贺明智, 等. Boost 型无频闪谐振降压式 LED 驱动电源分析与设计[J/OL]. 电源学报: 1-14(2020-11-19) [2021-04-23]. <http://kns.cnki.net/kcms/detail/12.1420.TM.20201119.1120.002.html>. Liu Wenhan, Liu Xueshan, He Mingzhi, et al. Analysis and design of the flicker-free resonant step-down LED driver based on boost topology [J/OL]. Journal of Power Supply: 1-14 (2020-11-19) [2021-04-23]. <http://kns.cnki.net/kcms/detail/12.1420.TM.20201119.1120.002.html> (in Chinese).



包鹏

## 作者简介:

包鹏(2000-),男,中国电源学会会员,硕士研究生。研究方向:功率因数校正变换器与开关电容变换器的拓扑集成及其控制技术。E-mail:yipeng0127@126.com。

刘雪山(1981-),男,博士,副教授。研究方向:高频开关变换器拓扑及其控制技术、电力电子技术及其应用。E-mail:xueshan5851@163.com。

多佳琦(1996-),男,中国电源学会会员,通信作者,硕士研究生。研究方向:电力电子与电力传动。E-mail:jiaqi\_duo@163.com。

张荣飞(1995-),男,硕士研究生。研究方向:电力电子与电力传动。E-mail:849151860@qq.com。

王春涛(1998-),男,硕士研究生。研究方向:电力电子与电力传动。E-mail:1040016769@qq.com。