DOI：10.13234/j.issn.2095-2805.2026.7.52 中图分类号：TM46 文献标志码：A

基于 CLLLC 谐振变换器的同步整流控制优化策略

冯兴田(中国电源学会会员)，张润东(中国电源学会学生会员)
(中国石油大学(华东)新能源学院，青岛 266580)

摘要：传统的 CLLLC 谐振变换器工作时并未有效利用整流电路的开关管，使得电流仅流过其反并联二极管，损耗大、效率低；而传统的基于漏源电压同步整流方案在高频下易受开关管寄生电感的影响，影响同步整流效率。为此详细分析了寄生参数对 CLLLC 谐振变换器同步整流占空比和同步整流效率的影响规律，提出一种基于漏源电压的同步整流控制优化策略。该策略在 CLLLC 谐振变换器中调节其二次侧 MOSFET 的关断阈值电压，通过补偿同步整流开关管的占空比损失时间提高同步整流的效率。实验结果表明，与传统基于漏源电压的同步整流策略相比，所提同步整流控制优化策略能有效减少因寄生参数造成的占空比损失，降低 CLLLC 谐振变换器整体损耗。

关键词：CLLLC 谐振变换器；同步整流；软开关；效率优化

Synchronous Rectifier Control Optimization Strategy Based on CLLLC Resonant Converter

FENG Xingtian, *Member*, *CPSS*, ZHANG Rundong, *Student Member*, *CPSS*
(College of New Energy, China University of Petroleum (East China), Qingdao 266580, China)

Abstract: Traditional CLLLC resonant converters do not effectively utilize the switching tubes of the rectifier circuit during operation, resulting in current flowing only through their anti-parallel diodes, leading to high losses and low efficiency. The traditional synchronous rectification scheme based on drain-source voltage is susceptible to the influence of parasitic inductance of switching tubes at high frequencies, which affects the efficiency of synchronous rectification. A detailed analysis of the impact of parasitic parameters on the duty cycle and efficiency of synchronous rectification in CLLLC resonant converters is provided, and an optimization strategy for synchronous rectification based on drain-source voltage is proposed. In a CLLLC resonant converter, the strategy adjusts the turn-off threshold voltage of secondary MOSFET, and improves the efficiency of synchronous rectification by compensating the duty cycle loss time of the synchronous rectifier switching tubes. The experimental results show that the synchronous rectification optimization strategy proposed can effectively reduce the duty cycle loss caused by parasitic parameters and lower the overall losses of CLLLC resonant converter, compared with the traditional synchronous rectification strategy based on drain-source voltage.

Keywords: CLLLC resonant converter; synchronous rectification; soft switching; efficiency optimization

双向 CLLLC 谐振变换器作为一种 LLC 谐振变换器的衍生结构，具有结构对称、软开关特性良好、可以反向工作且反向增益大于 1 的特点[1-3]。但 CLLLC 谐振变换器在单向运行的二次侧整流电路中，电流仅流过 MOSFET 的反并联二极管，MOSFET 低导通电阻的特性并未得到有效利用，损耗较大。

为了降低损耗，最有效的办法是采用同步整流

收稿日期：2024-08-06；**修回日期：**2024-09-11；**录用日期：**2024-09-24；**网络首发日期：**2024-10-11
基金项目：国家自然科学基金资助项目(52130706)；山东省教学改革面上资助项目(M2023147)
This work is supported by National Natural Science Foundation of China under the grant 52130706; Postgraduate Education Reform Project of Shandong Province under the grant M2023147

技术，控制开关管在合适的时间导通，使电流流过开关管的导通电阻[4-7]。由于开关管中的导通电阻较小，因此可以有效降低整流损耗。文献[8-9]使用的是电流型同步整流方案，这种方法需要引入电流互感器，增加谐振变换器的体积，降低功率密度；文献[10-12]使用的是电压驱动型同步整流方案，该方案又分为电压自驱动型和电压外驱动型。电压外驱型同步整流方案通过外加电路检测漏源电压来驱动同步整流开关管的导通和关断，精度更高，且独立运行，不受系统其他电路的影响，缺点是当开关频率过高时，驱动信号容易受到寄生参数的影响。针对这一问题，文献[13]设计了一种寄生电感补偿电路，并集成在芯片中，具有体积小、能耗低等优势，但并未对不同封装电感的开关管做出自适应调整；文献[14]提出了一种轻载效率优化分析方法，构建了轻载下同步整流开关管提前导通时间与损耗的数学模型，但未考虑开关管提前关断的问题；文献[15]考虑了由开关频率变动导致的同步整流开关管提前或延迟关断的问题，但未考虑高频下寄生电感的影响。

本文选用 CLLLC 谐振变换器作为研究对象，针对其二次侧整流电路开关管未得到有效利用的问题，使用同步整流控制策略，并对其高频下效率损失的问题进行分析，提出一种基于漏源电压同步整流的优化策略，提升 CLLLC 谐振变换器的同步整流效率。最后，通过实验验证所提优化策略的可行性。

1　CLLLC 谐振变换器的拓扑结构及工作模式

本文研究的 CLLLC 谐振变换器拓扑结构如图 1 所示，包括电源，一、二次侧滤波网络，一、二次侧逆变网络，一、二次侧整流网络，一、二次侧谐振槽，高频变压器，负载。

图 1 中：U_1 和 U_2 分别为一、二次侧直流电压；C_{in} 为输入滤波电容；Q_1~Q_8 为 8 个主电路开关管；L_{r1} 和 C_{r1} 分别为单向运行时一次侧谐振电感与谐振电容；L_m 为变压器励磁电感；L_{r2} 和 C_{r2} 分别为二次侧谐振电感和谐振电容；T 为高频变压器。传统的 LLC 谐振变换器在反向工作时，由于电压钳位的影响，原本的三元谐振退化为二元谐振，并且使得反向增益小于 1，只能运行在降压状态。而本文研究的 CLLLC 谐振变换器在二次侧增加了谐振电感 L_{r2} 和谐振电容 C_{r2}，其取值分别为

$$\begin{cases} L_{r2}=\dfrac{L_{r1}}{n^2} \\ C_{r2}=n^2C_{r1} \end{cases} \tag{1}$$

式中，n 为谐振网络变压器变比。

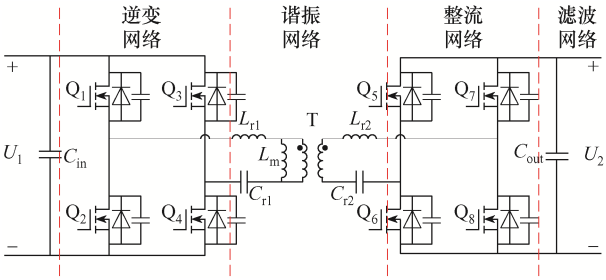


图 1　CLLLC 谐振变换器拓扑结构示意

Fig. 1 Schematic of CLLLC resonant converter topology

由于结构对称，变换器在正向工作和反向工作时交流等效电路完全一致，均具备软开关特性，且反向运行时增益仍可大于 1。变换器在单向运行时，整流网络将经过电压等级变化后的方波电压以全桥整流的方式输出直流电压。传统的 CLLLC 谐振变换器中，整流过程由二次侧 4 个 MOSFET 反并联的二极管进行不控整流，未对二次侧开关管进行有效利用，且其反并联二极管的导通压降较大，影响变换器的效率。因此，本文在 CLLLC 谐振变换器拓扑结构的基础上加入二次侧同步整流，使二次侧电流流过 MOSFET 中较小的导通电阻，降低二次侧整流部分的损耗，提高变换器效率。

2　CLLLC 谐振变换器同步整流工作原理与寄生参数的影响

本文选用了采用同步整流开关管的漏源电压 U_{ds} 进行同步整流的方法。基于漏源电压进行同步

整流的基本原理是，当检测到 U_{ds} 到达导通阈值电压 U_{th1} 时，使栅源电压 U_{gs} 为高电平，控制同步整流开关管导通，此后 U_{ds} 逐渐降低为开关管导通电阻上的导通压降，电流仅流过导通电阻；检测到 U_{ds} 到达关断阈值电压 U_{th2} 时，使 U_{gs} 为低电平，控制同步整流开关管关断[16]。在实际应用中，基于漏源电压同步整流方案的精度会受到同步整流开关管的寄生参数影响。寄生电感主要由 MOSFET 引脚引线产生，属于 MOSFET 的内部参数。考虑寄生电感后的同步整流开关管等效模型如图 2 所示。

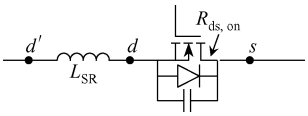


图 2 考虑寄生电感后的同步整流开关管等效模型

Fig. 2 Equivalent model of synchronous rectifier switching tubes after considering parasitic inductance

图 2 中：L_{SR} 为同步整流开关管寄生电感；$R_{ds,on}$ 为开关管导通电阻；d 为不考虑寄生电容的二极管漏极；d'为考虑寄生电容后的二极管漏极；s 为二极管源极。检测到的漏源电压 U_{ds} 实际为 MOSFET 两端电压和寄生电感电压的压降和，即 U'_{ds}。这使得控制同步整流开关管关断时，U_{ds} 提前到达关断阈值 U_{th2}，开关管提前关断，造成占空比损失，进而影响 CLLLC 谐振变换器同步整流的效率。考虑寄生参数后，同步整流开关管的 U_{ds}、U_{gs} 和流过同步整流开关管的电流 I_{SR} 的波形如图 3 所示。图中，寄生电感造成占空比损失的相位由$\Delta\varphi_1$ 和$\Delta\varphi_2$ 两部分组成。假设负载电流为正弦交流电，幅值为 I_0，则开关管关断需满足

$$I_{SR}Z_{SR,on}=-U_{th2} \tag{2}$$

式中，$Z_{SR,on}$ 为同步整流开关管导通参数。

此时由于提前关断损失的相位为

$$\Delta\varphi_1=\arcsin\left(\frac{-U_{th2}}{\frac{\pi}{4}I_0\sqrt{\omega_s^2L_{SR}^2+R_{ds,on}^2}}\right) \tag{3}$$

式中，ω_s 为角频率。

由于二次侧呈感性，I_{SR} 滞后于 U_{ds}，因此滞后的相位为

$$\Delta\varphi_2=\arctan\left(\frac{\omega_sL_{SR}}{R_{ds,on}}\right) \tag{4}$$

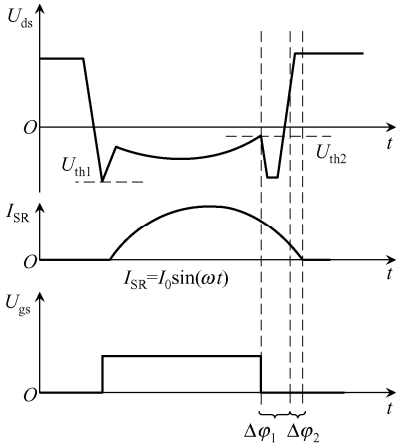


图 3 考虑寄生参数后的同步整流关键波形

Fig. 3 Synchronous rectification critical waveforms after considering parasitic parameters

因此，考虑寄生电感影响后的同步整流开关管控制信号占空比为

$$D_{SR}=\frac{\pi-\Delta\varphi_1-\Delta\varphi_2}{\pi}=\left[\pi-\arcsin\left(\frac{-U_{th2}}{\frac{\pi}{4}I_0\sqrt{\omega_s^2L_{SR}^2+R_{ds,on}^2}}\right)-\arctan\left(\frac{\omega_sL_{SR}}{R_{ds,on}}\right)\right]\Big/\pi \tag{5}$$

理想情况下，不考虑寄生电感影响的同步整流开关管的占空比为

$$D_{SR}=\frac{T_{on,SR}}{T_S/2} \tag{6}$$

式中：$T_{on,SR}$ 为同步整流开关管的导通周期；T_S 为 CLLLC 谐振变换器的开关周期。

重新计算得到由寄生电感造成的占空比损失时间为

$$T_{loss}=\left[\arcsin\left(\frac{-U_{th2}}{\frac{\pi}{4}I_0\sqrt{\omega_s^2L_{SR}^2+R_{ds,on}^2}}\right)+\arctan\left(\frac{\omega_sL_{SR}}{R_{ds,on}}\right)\right]\Big/\pi\cdot\frac{T_S}{2} \tag{7}$$

由式(7)可知，随着频率的提高，寄生电感造成的占空比损失也会增加。而运行在同一频率下，寄生电感高的开关管占空比损失更高。

假设同步整流开关管因为寄生电感提前关断后，负载电流仍保持正弦不变，则造成的效率损失为

$$\eta_{\text{loss}}=\frac{\int_0^{\Delta\varphi_1+\Delta\varphi_2}\sin(\omega_s t)\mathrm{d}(\omega_s t)}{\int_0^{\pi}\sin(\omega_s t)\mathrm{d}(\omega_s t)}\times 100\%=\left\{1-\cos\left[\arcsin\left(\frac{-U_{\text{th2}}}{\frac{\pi}{4}I_0\sqrt{\omega_s^2L_{\text{SR}}^2+R_{\text{ds,on}}^2}}\right)+\arctan\left(\frac{\omega_s L_{\text{SR}}}{R_{\text{ds,on}}}\right)\right]\right\}\Big/2\times 100\% \tag{8}$$

根据式(8)可得，随着寄生电感的增加，同步整流开关管提前关断导致同步整流效率的损失也会增加。

3　基于漏源电压的同步整流改进策略

由上述分析可知，同步整流开关管中的寄生电感会导致同步整流开关管提前关断，造成占空比的损失，进而影响同步整流的效率。

计算损失导通时间的前提是负载电流为正弦波，实际工况中其幅值受负载的影响，采用改变导通时间补偿方法需要在实际应用中增加负载电流的检测装置，增加了成本，公式计算复杂，不适用于复杂多变的应用场景。因此本文提出改变 U_{th2} 进行相位补偿。根据图 2，绘制同步整流开关管 U_{ds}、$U_{L_{\text{SR}}}$、$U_{R_{\text{ds,on}}}$ 相量关系，如图 4 所示。

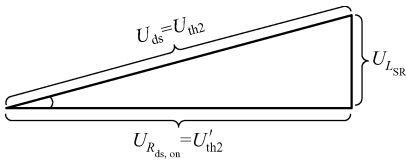


图 4　考虑寄生电感后同步整流开关管的相量关系

Fig. 4 Phase relationship of synchronous rectifier switching tube after considering parasitic inductance

由图 4 可知，实际检测到的 U_{ds} 为导通电阻与寄生电感的电压相量和，要想使补偿后的同步整流开关管关断阈值电压 U'_{th2} 为导通电阻的两端电压，则根据相量关系有

$$U'_{\text{th2}}=\frac{U_{\text{th2}}R_{\text{ds,on}}}{\sqrt{R_{\text{ds,on}}^2+\omega_s^2L_{\text{SR}}^2}} \tag{9}$$

这种方法相较于延迟关断的方法，不受负载电流的影响，计算方便，且适用于移相控制。根据式(9)，选择 $R_{\text{ds,on}}$=20 mΩ，L_{SR}=12 nH，绘制 U'_{th2} 与工作频率的关系如图 5 所示。

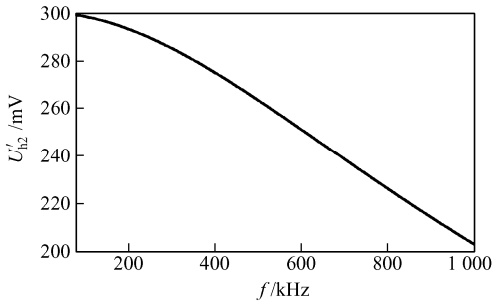


图 5　频率变化对 U'_{th2} 的影响

Fig. 5 Effect of frequency variation on U'_{th2}

由图 5 可见，随着频率增大，U'_{th2} 逐渐减小，根据图 3 可得，U_{ds} 会在更晚的时间到达关断阈值，可以达到同步整流开关管延迟关断、补偿损失占空比的目的。

上述对漏源电压同步整流方案中占空比的补偿是在理想条件下，实际工况中同步整流开关管的寄生电感和导通电阻会存在公差，从而导致补偿的占空比不准确。若占空比补偿不够，则会导致同步整流开关管提前关断，降低同步整流控制优化策略的效率；若补偿过多，则会使流过开关管的电流在过零后反向增大，造成额外的开关损耗和导通损耗。同步整流开关管的驱动电路和漏源电压检测电路也存在一定的传播延迟，由于上述分析已完全补偿占空比损失，因此传播延迟造成的开关管延迟关断，使实际导通时间大于预计导通时间，影响同步整流的精确性。因此，本文引入电感与电阻的容差系数，分别表示为

$$\begin{cases}k_L=L_{\text{SR}}/L_{\text{SR,N}}\\ k_R=R_{\text{ds,on}}/R_{\text{ds,on,N}}\end{cases} \tag{10}$$

式中，$L_{\text{SR,N}}$ 和 $R_{\text{ds,on,N}}$ 分别为寄生电感和导通电阻的基准值。

电路参数的实际值可由实验测得，寄生电感容差

系数和导通电阻容差系数导致的占空比损失分别为

$$\begin{cases} D_{k_{L,\text{loss}}} = \arctan\left[\left(1+\text{j}\dfrac{\omega_\text{s}L_{\text{SR,N}}}{R_{\text{ds,on}}}\right)\Big/\left(1+\text{j}\dfrac{\omega_\text{s}k_L L_{\text{SR,N}}}{R_{\text{ds,on}}}\right)\right]\Big/\pi \\ D_{k_{R,\text{loss}}} = \arctan\left[\left(1+\text{j}\dfrac{\omega_\text{s}L_{\text{SR,N}}}{R_{\text{ds,on}}}\right)\Big/\left(1+\text{j}\dfrac{\omega_\text{s}L_{\text{SR,N}}}{k_R R_{\text{ds,on}}}\right)\right]\Big/\pi \end{cases} \tag{11}$$

根据式(11)可知，容差系数变化会导致占空比损失在原定的计算范围内变动。根据式(8)可得，不考虑同步整流电路关断延迟时，同步整流开关管的占空比损失时间为

$$t_{\text{loss}} = \frac{1}{\omega_\text{s}}\left[\arctan\left(\frac{\omega_\text{s}L_{\text{SR}}}{R_{\text{ds,on}}}\right)+\arcsin\left(\frac{-U'_{\text{th2}}}{\frac{\pi}{4}I_0\sqrt{\omega_\text{s}^2L_{\text{SR}}^2+R_{\text{ds,on}}^2}}\right)\right] \tag{12}$$

设考虑同步整流电路关断延迟后，关断阈值电压比例系数为

$$m = U'''_{\text{th2}} / U_{\text{th2,N}} \tag{13}$$

式中：U'''_{th2} 为考虑关断延迟后的关断阈值电压；$U_{\text{th2,N}}$ 为不考虑关断延迟的关断阈值电压。

引入比例系数 m 后，实际的同步整流开关管占空比损失时间为

$$t_{\text{loss}} - t_{\text{delay}} = \frac{1}{\omega_\text{s}}\left[\arctan\left(\frac{\omega_\text{s}L_{\text{SR}}}{R_{\text{ds,on}}}\right)+\arcsin\left(\frac{-mU_{\text{th2,N}}}{\frac{\pi}{4}I_0\sqrt{\omega_\text{s}^2L_{\text{SR}}^2+R_{\text{ds,on}}^2}}\right)\right] \tag{14}$$

$$m = [U_{\text{th2,N}}\cos(\omega_\text{s}t_{\text{delay}})+\sqrt{I_0^2\pi^2(R_{\text{ds,on}}^2+\omega_\text{s}^2L_{\text{SR}}^2)/16}\cdot\sin(\omega_\text{s}t_{\text{delay}})]/U_{\text{th2,N}} \tag{15}$$

式中：t_{delay} 为变换器二次侧开关管关断延迟时间；$U'_{\text{th2,N}}$ 为通过改变 U_{th2} 进行相位补偿后的 $U_{\text{th2,N}}$ 值。

由于同步整流开关管延迟关断的修正值不需要过高的精度，因此式(14)和式(15)中输出电流 I_0 可以由输出电压除以负载电阻近似替代。综上，考虑同步整流开关管容差系数与关断延迟后，同步整流关断阈值电压为

$$U'''_{\text{th2}} = \frac{mU_{\text{th2}}k_R R_{\text{ds,on,N}}}{\sqrt{k_\text{R}^2R_{\text{ds,on,N}}^2+\omega_\text{s}^2k_L^2L_{\text{SR,N}}^2}} \tag{16}$$

4 实验验证

搭建实验样机验证所提同步整流控制优化策略的有效性。实验样机由双向 CLLLC 谐振变换器主电路、大功率直流电源、辅助电源、DSP28335 控制器、可调负载和示波器等组成。实验样机设计参数见表 1，实验平台如图 6 所示。

表 1 实验样机设计参数

Tab. 1 Design parameters of experimental prototype

参数	数值
输入电压 U_{in}/V	72
输出电压 U_{out}/V	48
输出功率 P/W	600
变压器变比 n	1.5
励磁电感 L_{m}/μH	80.47
一次侧谐振电感 L_{r1}/μH	16.29
二次侧谐振电感 L_{r2}/μH	7.21
一次侧谐振电容 C_{r1}/nF	154.7
二次侧谐振电容 C_{r2}/nF	350.0
开关管寄生电感 L_{SR}/nH	12
开关管导通电阻 $R_{\text{ds,on}}$/mΩ	30

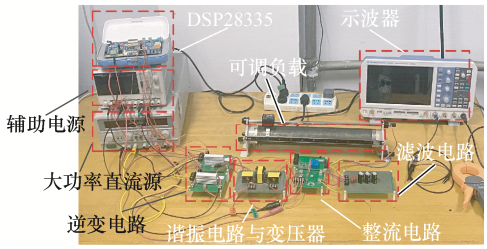


图 6 实验平台实物图

Fig. 6 Physical photograph of experimental platform

图 7 为 CLLLC 谐振变换器一次侧开关管两端电压 U_d、驱动信号 U_g 与谐振电流 I_r 的波形，图 8 为不控整流与同步整流的对比波形。

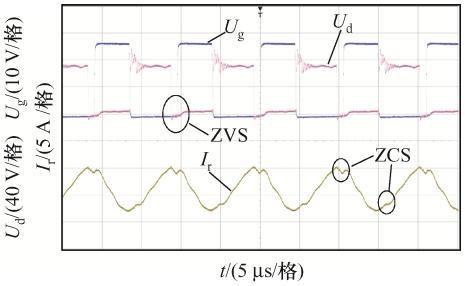
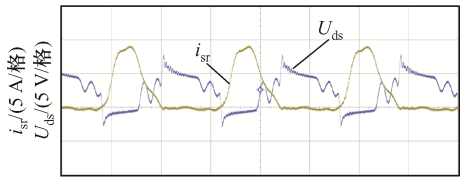
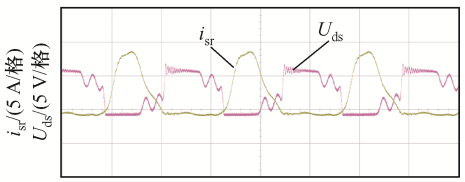


图 7　ZVS、ZCS 实验波形

Fig. 7 Experimental waveforms of ZVS and ZCS



(a) 不控整流



(b) 同步整流

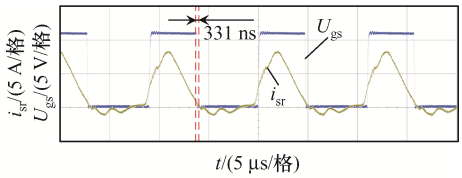
图 8　不控整流与同步整流对比波形

Fig. 8 Comparison waveforms of uncontrolled rectification and synchronous rectification

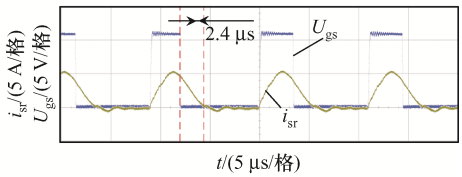
由图 7 可见，在 U_g 开通信号到来前，U_d 已经为 0，实现了零电压开关 ZVS(zero voltage switching)，谐振电流 I_r 在驱动信号关断时未出现电流骤降现象，实现了零电流开关 ZCS(zero current switching)。由图 8 可见，经过同步整流后，开关管两端电压得到有效控制，且使用同步整流的开关管电流 i_{sr} 小于不控整流的开关管电流。

开环状态下，使用未经补偿的同步整流控制策略，固定操作频率为 80 kHz，负载 R_L 分别为 6、12 和 20 Ω，基于漏源电压的同步整流电路波形如图 9 所示。开环状态下，固定负载，选择开关频率分别为 80、110 和 120 kHz，基于漏源电压的同步整流电路波形如图 10 所示。

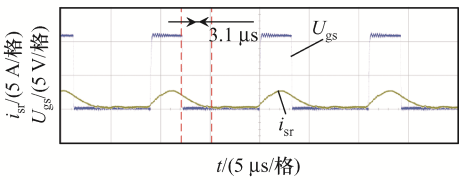
由图 9 可见，寄生电感的存在会导致同步整流开关管提前关断。通过对比 6、12 和 20 Ω 的负载波形可知，负载越大，其提前关断的时间越长。由图 10 中 3 种频率下的对比可见，系统频率越高，提前关断的时间越长。



(a) R_L=6 Ω



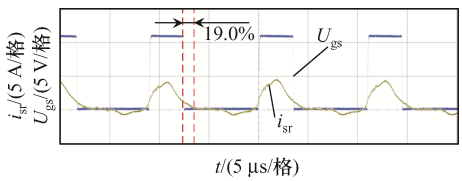
(b) R_L=12 Ω



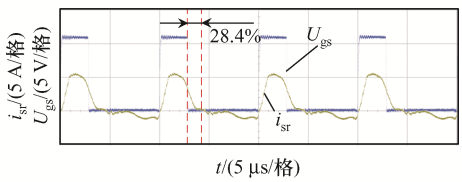
(c) R_L=20 Ω

图 9　开环工作不同负载下基于漏源电压同步整流波形

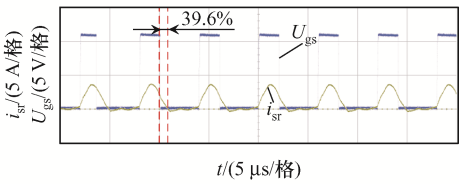
Fig. 9 Synchronous rectification waveforms based on drain-source voltage under different loads for open-loop operation



(a) f=80 kHz



(b) f=110 kHz



(c) f=120 kHz

图 10　开环工作不同频率下基于漏源电压同步整流波形

Fig. 10 Synchronous rectification waveforms based on drain-source voltage at different switching frequencies for open-loop operation

闭环状态下，调整负载 R_L 分别为 6、12 和 20 Ω，使用基于漏源电压的同步整流控制优化策略后的同步整流波形如图 11 所示。闭环状态下的动态实验波形如图 12 所示。图 12(a)为输入电压小范围变化时的输出电压波形，图 12(b)为负载由 4 Ω 突增至 20 Ω 后的输出电流与输出电压波形。

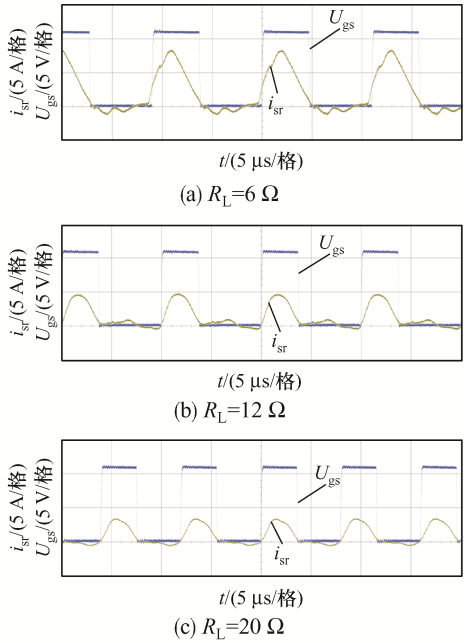


图 11 闭环状态不同负载下基于漏源电压的同步整流控制优化策略波形

Fig. 11 Waveforms of drain-source voltage based synchronous rectification control optimization strategy under different loads in closed-loop operation

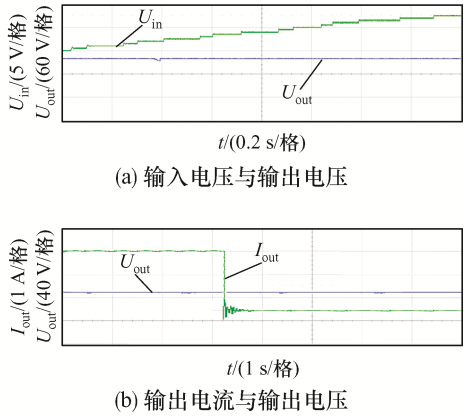


图 12 闭环状态下的动态实验波形

Fig. 12 Dynamic experimental waveforms under closed-loop operation

由图 11 可见，采用本文提出的基于漏源电压同步整流控制优化策略后，相较于传统的同步整流，由寄生电感导致的占空比损失明显减少，且适用于不同的负载情况。由图 12 可见，在输入电压和负载的动态变化下，输出电压均稳定在 48 V，实验样机具有良好的动态特性。

不控整流、传统方法基于漏源电压的同步整流与本文提出的同步整流控制优化策略随负载率变化的效率对比如图 13 所示。负载电阻为 12 Ω 时同步整流控制优化策略与不控整流的损耗分布对比如图 14 所示。

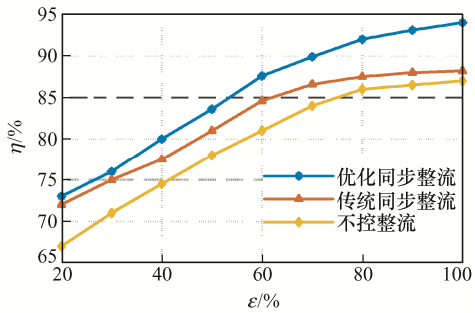


图 13 不控整流、传统方法同步整流与同步整流控制优化策略效率对比

Fig. 13 Comparison of efficiency of uncontrolled rectification, conventional method synchronous rectification and synchronous rectification control optimization strategy

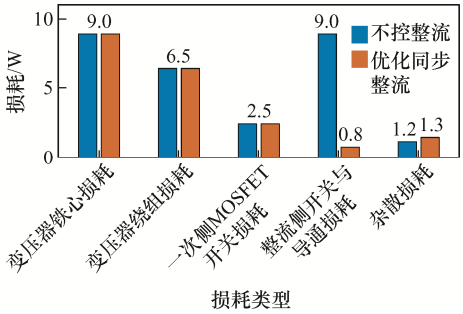


图 14 同步整流控制优化策略与不控整流损耗分布对比

Fig. 14 Loss distributions of synchronous rectification control optimization strategy vs. uncontrolled rectification

图 13 中：ε 为负载率；η 为变换器效率。可以看出，本文提出的同步整流控制优化策略相较于不控整流和传统同步整流，在宽负载范围内效率均有提升。由图 14 可见，实验样机的主要损耗集中在变压器铁心和绕组损耗，以及不控整流下的整流侧开关与导通损耗。在使用考虑了寄生参数的同步整

流控制优化策略后，附加的驱动电路产生的杂散损耗略有升高，由整流侧开关管产生的开关损耗与导通损耗明显降低。

5　结语

本文设计并搭建了基于同步整流控制优化策略的 CLLLC 谐振变换器实验平台，并通过实验验证了所提策略的可行性，结果表明：所提策略有效利用了变换器二次侧开关管，与不控整流相比，减少了流过同步整流开关管的电流，使效率平均提升了 6.02%；所提策略与传统基于漏源电压的同步整流策略相比，考虑了高频下寄生参数的影响，通过改变关断阈值电压，补偿了因寄生参数导致的占空比损失，降低了损耗，使效率平均提升了 3.20%。

参考文献：

[1] 廖嘉睿, 杭丽君, 但志敏, 等. 宽范围 CLLLC 双向同步整流数字控制方法[J]. 电工技术学报, 2022, 37(14): 3632-3642.
Liao Jiarui, Hang Lijun, Dan Zhimin, et al. Digital control method of wide-range CLLLC bidirectional synchronous rectification [J]. Transactions of China Electrotechnical Society, 2022, 37(14): 3632-3642. (in Chinese)

[2] 王弘珺, 郁专, 谢少军. 双向 CLLC 谐振变换器的参数设计方法研究[J]. 电源学报, 2025, 23(1): 11-20.
Wang Hongjun, Yu Zhuan, Xie Shaojun. Study on parameter design method for bi-directional CLLC resonant converters [J]. Journal of Power Supply, 2025, 23(1): 11-20. (in Chinese)

[3] 熊兰, 高迎飞, 宋佳, 等. 宽输入倍压整流 LLC 谐振变换器的时域分析[J]. 电源学报, 2025, 23(3): 228-237.
Xiong Lan, Gao Yingfei, Song Jia, et al. Operation mode analysis of wide-input LLC resonant converter with voltage doubling rectifier [J]. Journal of Power Supply, 2025, 23(3): 228-237. (in Chinese)

[4] Wang Fan, McDonald B A, Langham J, et al. A novel adaptive synchronous rectification method for digitally controlled LLC converters [C]// 2016 IEEE Applied Power Electronics Conference and Exposition (APEC). Long Beach, CA, USA, 2016: 334-338.

[5] Wu Xinke, Hua Guichao, Zhang Junming, et al. A new current-driven synchronous rectifier for series-parallel resonant (*LLC*) DC-DC converter [J]. IEEE Transactions on Industrial Electronics, 2011, 58(1): 289-297.

[6] 徐江涛. 双向 CLLC 谐振变换器的分析方法与同步整流策略研究[D]. 武汉: 华中科技大学, 2021.
Xu Jiangtao. Research on analysis method and synchronous rectification strategy of bidirectional CLLC resonant converter [D]. Wuhan: Huazhong University of Science and Technology, 2021. (in Chinese)

[7] 佟强, 刘贺, 曲璐. 基于氮化镓的反激同步整流 DC/DC 变换器设计[J]. 电源学报, 2024, 22(2): 81-89.
Tong Qiang, Liu He, Qu Lu. Design of synchronous rectifier flyback DC/DC converter based on GaN [J]. Journal of Power Supply, 2024, 22(2): 81-89. (in Chinese)

[8] Jung J H, Kim H S, Kim J H, et al. High efficiency bidirectional LLC resonant converter for 380 V DC power distribution system using digital control scheme [C]// 2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC). Orlando, FL, USA, 2012: 532-538.

[9] Zhang Junming, Liao Jiawen, Wang Jianfeng, et al. A current-driving synchronous rectifier for an LLC resonant converter with voltage-doubler rectifier structure [J]. IEEE Transactions on Power Electronics, 2012, 27(4): 1894-1904.

[10] 岳云力, 张靖, 李顺昕, 等. 双向 CLLLC 谐振变换器的软起动及同步整流研究[J]. 电测与仪表, 2023, 60(8): 1-6.
Yue Yunli, Zhang Jing, Li Shunxin, et al. Research on soft-start and synchronous rectification of bidirectional CLLLC resonant converter [J]. Electrical Measurement & Instrumentation, 2023, 60(8): 1-6. (in Chinese)

[11] 郭跃森, 徐玉珍. 带维持电容自适应 LLC 谐振变换器同步整流[J]. 电力电子技术, 2018, 52(10): 64-67, 71.
Guo Yuesen, Xu Yuzhen. Adaptive synchronous rectification control strategy for LLC resonant converter with maintain capacitance [J]. Power Electronics, 2018, 52(10): 64-67, 71. (in Chinese)

[12] Mohammadi M, Ordonez M. Synchronous rectification of LLC resonant converters using homopolarity cycle modulation [J]. IEEE Transactions on Industrial Electronics, 2019, 66(3): 1781-1790.

[13] 王广旭. 具有寄生电感补偿的 LLC 同步整流电路设计[D]. 南京: 东南大学, 2021.
Wang Guangxu. The design of LLC synchronous rectifier circuit with parasitic inductance compensation [D]. Nanjing: Southeast University, 2021. (in Chinese)

[14] 陈梦颖, 陈博, 刘超, 等. 一种应用于移相调制同步整流型谐振变换器的轻载效率优化分析方法[J]. 电工技术学报, 2025, 40(6): 1900-1914.
Chen Mengying, Chen Bo, Liu Chao, et al. A light load efficiency optimal analysis method applied to phase-shift-modulation synchronous rectification resonant converters [J]. Transactions of China Electrotechnical Society, 2025, 40(6): 1900-1914. (in Chinese)

[15] 吕征宇, 李佳晨, 杨华. 新型 LLC 谐振变换器数字同步整流驱动方式[J]. 电机与控制学报, 2018, 22(1): 16-22.
Lü Zhengyu, Li Jiachen, Yang Hua. Digital synchronous rectification driving method for LLC resonant converter [J]. Electric Machines and Control, 2018, 22(1): 16-22. (in Chinese)

[16] 董岩. LLC 谐振变换器同步整流的高效控制方法研究[D]. 成都: 电子科技大学, 2022.
Dong Yan. Research on efficient control method for synchronous rectification of LLC resonant converter [D]. Chengdu: University of Electronic Science and Technology of China, 2022. (in Chinese)



冯兴田

作者简介：

冯兴田(1978—)，男，中国电源学会会员，通信作者，博士，副教授。研究方向：电力电子技术应用，电能质量分析控制与治理技术。E-mail：topfxt@163.com。

张润东(2000—)，男，中国电源学会学生会员，硕士研究生。研究方向：电力电子与电力传动。E-mail：3945578 58@qq.com。

(责任编辑：耿越)

关于《电源学报》2025 年度优秀编委的表彰

为表彰《电源学报》第四届编委为学报发展做出的突出贡献，根据《2025 年度优秀编委推选方案》，由主编推选出优秀编委 3 名，具体名单如下。

吴红飞　　南京航空航天大学
何晋伟　　天津大学
高　峰　　山东大学

特此表彰！

藉此，我们向所有编委表示最崇高的敬意！

《电源学报》编辑部
2026 年 6 月