DOI：10.13234/j.issn.2095-2805.2026.6.144 **中图分类号**：TM461 **文献标志码**：A

宽频三相 PFC 电源模块网侧电流谐波抑制及数字控制策略优化

王军华[1](中国电源学会会员)，褚 恒[2](中国电源学会学生会员)，
舒 佳[2](中国电源学会会员)，张 岩[2](中国电源学会会员)，刘进军[2](中国电源学会会士)
(1.天水七四九电子有限公司西安分公司，西安 710018；2.西安交通大学电气工程学院，
西安 710049)

摘要：针对航空/车载电源对全国产化高功率密度模块电源的需求，提出宽频三相功率因数校正 PFC(power factor correction)电源模块网侧电流谐波抑制及数字控制策略优化方法，旨在解决宽频输入下谐波抑制与控制器资源利用效率提高的难题。通过建立三相 PFC 系统的旋转坐标系 *d* 轴等效模型，为间接电流控制提供理论依据，并引入比例积分谐振 PIR(proportional integral resonant)控制器至直流电流环，有效优化谐波抑制性能。在嵌入式架构层面，采用中断嵌套与中央处理器/可编程控制加速器 CPU/CLA(central processing unit/control law accelerator)并行计算机制，显著提高 CLA 任务执行频率。实验结果验证了该数字控制方法在谐波抑制与资源利用率优化方面的有效性。

关键词：*d* 轴等效模型；比例积分谐振控制器；中断嵌套；可编程控制加速器

Optimization of Grid-side Current Harmonic Suppression and Digital Control Strategy for Wide-frequency Three-phase PFC Power Modules

WANG Junhua[1], *Member*, *CPSS*, CHU Heng[2], *Student Member*, *CPSS*, SHU Jia[2], *Member*, *CPSS*,
ZHANG Yan[2], *Member*, *CPSS*, LIU Jinjun[2], *Fellow*, *CPSS*
(1. Xi'an Branch, Tianshui 749 Electronics Co., Ltd., Xi'an 710018, China; 2. School of Electrical Engineering, Xi'an Jiaotong University, Xi'an 710049, China)

Abstract: In response to the demand for fully domestic and high-power-density modular power supplies in aviation/vehicle applications, a grid-side current harmonic suppression and digital control strategy optimization method for wide-frequency three-phase power factor correction (PFC) power modules is proposed, which aims to address the challenges of harmonic suppression under wide-frequency input conditions and improve the controller's resource utilization efficiency. By establishing a *d*-axis equivalent model of a three-phase PFC system in a rotating coordinate system, a theoretical basis for indirect current control is provided. In addition, a proportional integral resonant (PIR) regulator is introduced into the DC current loop, so as to effectively enhance the harmonic suppression performance. At the embedded architecture level, an interrupt nesting mechanism and a parallel computing architecture using central processing unit/control law accelerator (CPU/CLA) are adopted, significantly increasing the execution frequency of CLA tasks. Experimental results validate the effectiveness of the proposed digital control method in harmonic suppression and resource utilization optimization.

Keywords: *d*-axis equivalent model; proportional integral resonant (PIR) regulator; interrupt nesting; control law accelerator (CLA)

收稿日期：2025-08-06；**修回日期**：2025-09-22；**录用日期**：2025-10-20；**网络首发日期**：2026-01-08
基金项目：国家自然科学基金资助项目(52177193)
This work is supported by National Natural Science Foundation of China under the grant 52177193

随着电力电子技术的发展，航空、车载电源等领域对高功率密度模块电源的需求日益迫切[1]。传

统一次电源多采用不可控整流或晶闸管相控整流方案，但面对变频交流发电机输出电压的宽范围频率及幅值波动，以及非线性负载增多导致的谐波污染问题，此类传统方案已难以有效应对。随着国际政治军事环境日益复杂，尤其是在中美科技竞争持续加剧的背景下，高端模块电源的全国产化自主可控已成为保障国家安全和国防现代化建设的重要基石。

与常规整流器相比，三相脉冲宽度调制 PWM (pulse width modulation)整流器能够实现网侧低谐波电流与可控功率因数 PF(power factor)[2-5]。根据输出特性，PWM 整流器主要分为电压源型整流器 VSR(voltage source rectifier)和电流源型整流器 CSR(current source rectifier)两类。得益于功率器件、调制策略及控制算法的发展，CSR 已在飞机电源系统、数据中心及电机驱动等领域获得广泛应用。三相 CSR(或三相降压型整流器)因其独特优势成为航空电源前端整流模块的首选：其一，当接入 115 V 三相电压系统时，VSR 输出电压过高；其二，CSR 具备更宽的输出电压调节范围，且在输出短路时具备直流电流自限流能力，可靠性显著提升[6]。

近年来，基于三相 CSR 拓扑的三相功率因数校正 PFC(power factor correction)电路取得了重要进展。控制策略从早期的集成芯片方案[7]逐步演进至数字化微处理器实现，促进了先进调制技术与控制方法的开发[8-13]，推动了拓扑结构的优化[14]。

由于 PWM 方波及低成本磁件的易饱和特性，AC-DC 变换器会产生大量的谐波电流注入交流电网，造成严重污染。现有研究普遍依赖交流侧谐波抑制技术[15]，但这一方法需要搭建额外的三相交流电流采样电路。为突破体积与成本限制，本文提出不采样交流输入电流的创新方案，通过直流电感电流实现间接电流控制并进行谐波抑制。该方法虽曾被相关学者提出[16]，但未在考虑全国产化资源受限且宽频输入的工况下实现过。文献[17]虽采用间接电流控制，但未建立有效的谐波抑制机制。

在控制实现层面，当前主流方案依赖于高性能数字信号处理器 DSP(digital signal processor)实现数字控制。考虑到全国产化下的成本、体积约束及极端环境下的高可靠性要求，相较于更优的 TMS320F280049 等芯片，目前其国产化替代还未接受市场的充分检验，TMS320F28377 等双核高端芯片目前没有国产替代，且该芯片体积较大、成本较高。因此，本文选用主频 60 MHz 的国产 ADP32F035 微控制器，对标 Ti TMS320F28035。该芯片为 32 位定点芯片且无直接存储器访问 DMA (direct memory access)模块，内存较少，性能较为低端。需指出的是，现有研究多采用高算力芯片，如文献[6]使用 150 MHz 的 TMS320F28335 DSP，文献[18-19]采用 70 MHz 的 dsPIC33EP64GS805 DSP。文献[20]虽选用 60 MHz 低成本 DSP，但其控制架构存在明显局限——25 kHz 的统一控制频率在 800 Hz 工频输入下采样点严重不足，导致谐波抑制算法无法有效实现。现有方案未能充分发挥低性能 DSP 的资源潜力，制约了系统竞争力。

针对上述问题及瓶颈，本文提出系统性解决方案：在控制算法层面，通过间接电流控制架构引入直流侧电流的比例积分谐振 PIR(proportional integral resonant)控制器以解决谐波抑制问题；在系统架构层面，构建中断嵌套与中央处理器/可编程控制加速器 CPU/CLA(central processing unit/control law accelerator)并行计算机制以提高离散处理频率。首先推导三相 PFC 系统的 d 轴等效电路模型；然后设计模块电源控制架构，实现嵌入式系统优化；最后通过实验验证所提方案的有效性。

1　三相 PFC 系统建模

考虑模块电源设计为前级降压型 PFC 整流电路实现单位 PFC 及 AC-DC 电压转换，后级使用交错并联 Boost 电路进行升压，中间使用大电容解耦，因此前、后级可分开闭环控制。全系统的难点主要集中在前级 PFC 电路。

由此，对三相 Buck 型 PFC 变换器进行建模分析。设三相输入相电压为 e_x(x=a, b, c)，输入交流 CLC 滤波器，若忽略网侧输入线路阻抗，则该滤波

器可等效为 LC 滤波器，前级三相 PFC 主电路拓扑如图 1 所示。图中：L_{f}为交流侧滤波电感；$R_{L_{\mathrm{f}}}$为交流电感寄生电阻；i_{L_x}为交流滤波电感电流；$u_{\mathrm{m}x}$为桥臂端电压；C_{f}为交流侧滤波电容；$R_{C_{\mathrm{f}}}$为用于构建无源阻尼的电容串联电阻；u_{C_x}为交流滤波电容电压；$i_{\mathrm{m}x}$为桥臂端电流；S_1~S_6为桥臂开关管；D_{F}为续流二极管；L_{d}为直流侧电感；$R_{L_{\mathrm{d}}}$为直流电感寄生电阻；i_{dc}为直流侧电感电流；C_{d}为直流侧输出电容；R_{d}为负载电阻；i_{o}为输出电流；u_{o}为输出电压。

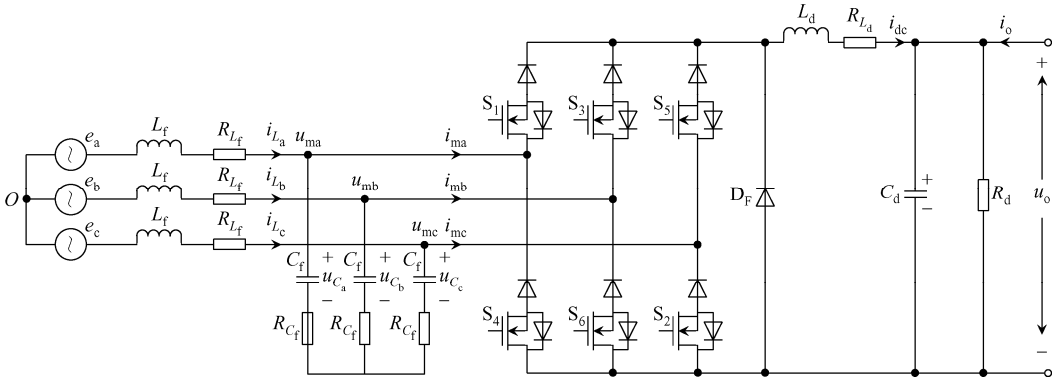


图 1 前级三相 PFC 主电路拓扑

Fig. 1 Topology of front-stage three-phase PFC main circuit

1.1 三相系统建模分析

三相系统方程[13]满足

$$\begin{cases} L_{\mathrm{f}}\dfrac{\mathrm{d}i_{L_x}}{\mathrm{d}t}+R_{L_{\mathrm{f}}}i_{L_x}=e_x-u_{\mathrm{m}x} \\ C_{\mathrm{f}}\dfrac{\mathrm{d}u_{C_x}}{\mathrm{d}t}=\dfrac{u_{\mathrm{m}x}-u_{C_x}}{R_{C_{\mathrm{f}}}}=i_{L_x}-m_x i_{\mathrm{dc}} \\ L_{\mathrm{d}}\dfrac{\mathrm{d}i_{\mathrm{dc}}}{\mathrm{d}t}+R_{L_{\mathrm{d}}}i_{\mathrm{dc}}=\sum\limits_{x=\mathrm{a,b,c}}m_x u_{\mathrm{m}x}-u_{\mathrm{o}} \\ C_{\mathrm{d}}\dfrac{\mathrm{d}u_{\mathrm{o}}}{\mathrm{d}t}+\dfrac{1}{R_{\mathrm{d}}}u_{\mathrm{o}}=i_{\mathrm{dc}}+i_{\mathrm{o}} \end{cases} \quad x=\mathrm{a,\ b,\ c} \tag{1}$$

式中，m_x为调制信号。

将三相分量 $\boldsymbol{X}_{\mathrm{abc}}\in\{e_x,i_{L_x},u_{C_x},u_{\mathrm{m}x},m_x\,|\,x=\mathrm{a,\ b,\ c}\}$ 从三相静止坐标系转化为两相 $\alpha\beta$ 静止坐标系，可得 $\boldsymbol{X}_{\alpha\beta}\in\{\boldsymbol{e}_{\alpha\beta},\boldsymbol{i}_{L_{\alpha\beta}},\boldsymbol{u}_{C_{\alpha\beta}},\boldsymbol{u}_{m_{\alpha\beta}},\boldsymbol{m}_{\alpha\beta}\}$，通过 Clarke 等功率变换为

$$\boldsymbol{X}_{\alpha\beta}=\boldsymbol{T}_{\mathrm{3s\text{-}2s}}\cdot\boldsymbol{X}_{\mathrm{abc}} \tag{2}$$

式中：$\boldsymbol{X}_{\alpha\beta}=[X_\alpha\ \ X_\beta]^{\mathrm{T}}$；$\boldsymbol{T}_{\mathrm{3s\text{-}2s}}$为 Clarke 坐标变换系数矩阵，$\boldsymbol{T}_{\mathrm{3s\text{-}2s}}=\sqrt{\dfrac{2}{3}}\cdot\begin{bmatrix}1 & -1/2 & -1/2\\ 0 & \sqrt{3}/2 & -\sqrt{3}/2\end{bmatrix}$；$\boldsymbol{X}_{\mathrm{abc}}=[X_{\mathrm{a}}\ \ X_{\mathrm{b}}\ \ X_{\mathrm{c}}]^{\mathrm{T}}$。

即系统方程可转化为

$$\begin{cases} L_{\mathrm{f}}\dfrac{\mathrm{d}\boldsymbol{i}_{L_{\alpha\beta}}}{\mathrm{d}t}+R_{L_{\mathrm{f}}}\boldsymbol{i}_{L_{\alpha\beta}}=\boldsymbol{e}_{\alpha\beta}-\boldsymbol{u}_{\mathrm{m}\alpha\beta} \\ C_{\mathrm{f}}\dfrac{\mathrm{d}\boldsymbol{u}_{\mathrm{m}\alpha\beta}}{\mathrm{d}t}=R_{C_{\mathrm{f}}}C_{\mathrm{f}}\dfrac{\mathrm{d}}{\mathrm{d}t}(\boldsymbol{i}_{L_{\alpha\beta}}-\boldsymbol{m}_{\alpha\beta}i_{\mathrm{dc}})+\boldsymbol{i}_{L_{\alpha\beta}}-\boldsymbol{m}_{\alpha\beta}i_{\mathrm{dc}} \\ L_{\mathrm{d}}\dfrac{\mathrm{d}i_{\mathrm{dc}}}{\mathrm{d}t}+R_{L_{\mathrm{d}}}i_{\mathrm{dc}}=\sum\limits_{x=\alpha,\beta}m_x u_{\mathrm{m}x}-u_{\mathrm{o}} \\ C_{\mathrm{d}}\dfrac{\mathrm{d}u_{\mathrm{o}}}{\mathrm{d}t}+\dfrac{1}{R_{\mathrm{d}}}u_{\mathrm{o}}=i_{\mathrm{dc}}+i_{\mathrm{o}} \end{cases} \tag{3}$$

式中：$\boldsymbol{i}_{L_{\alpha\beta}}=[i_{L_\alpha}\ i_{L_\beta}]^{\mathrm{T}}$；$\boldsymbol{e}_{\alpha\beta}=[e_\alpha\ e_\beta]^{\mathrm{T}}$；$\boldsymbol{u}_{\mathrm{m}\alpha\beta}=[u_{\mathrm{m}\alpha}\ u_{\mathrm{m}\beta}]^{\mathrm{T}}$；$\boldsymbol{m}_{\alpha\beta}=[m_\alpha\ m_\beta]^{\mathrm{T}}$。以上均为各两相静止坐标系下的变量。

两相静止坐标系等效电路拓扑如图 2 所示。

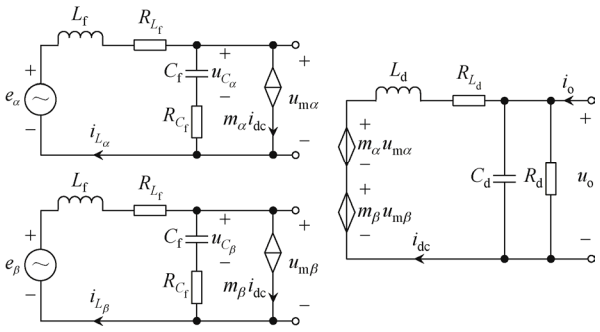


图 2 两相静止坐标系等效电路拓扑

Fig. 2 Equivalent circuit topology in two-phase stationary coordinate system

可将两相静止坐标系转化为两相旋转坐标系进行分析。对该系统中的两相分量 $\boldsymbol{X}_{\alpha\beta}$，将其从三相静止坐标系转化为两相 dq 静止坐标系下的变量 $\boldsymbol{X}_{dq}\in\{\boldsymbol{e}_{dq},\boldsymbol{i}_{L_{dq}},\boldsymbol{u}_{C_{dq}},\boldsymbol{u}_{\mathrm{m}dq},\boldsymbol{m}_{dq}\}$，可通过 Park 等幅值变换为

$$\boldsymbol{X}_{dq}=\boldsymbol{T}_{2\mathrm{s}\text{-}2\mathrm{r}}\cdot\boldsymbol{X}_{\alpha\beta} \tag{4}$$

式中：$\boldsymbol{X}_{dq}=[X_d\ X_q]^{\mathrm{T}}$；$\boldsymbol{T}_{2\mathrm{s}\text{-}2\mathrm{r}}$为 Park 坐标变换系数矩阵，$\boldsymbol{T}_{2\mathrm{s}\text{-}2\mathrm{r}}=\begin{bmatrix}\cos(\omega_{\mathrm{g}}t) & \sin(\omega_{\mathrm{g}}t)\\ -\sin(\omega_{\mathrm{g}}t) & \cos(\omega_{\mathrm{g}}t)\end{bmatrix}$，$\omega_{\mathrm{g}}$ 为系统输入交流量的工频角频率。

则 dq 坐标下的系统方程可转化为

$$\begin{cases}L_{\mathrm{f}}\dfrac{\mathrm{d}\boldsymbol{i}_{L_{dq}}}{\mathrm{d}t}+R_{L_{\mathrm{f}}}\boldsymbol{i}_{L_{dq}}+\omega_{\mathrm{g}}L_{\mathrm{f}}[-i_{L_q}\quad i_{L_d}]^{\mathrm{T}}=\boldsymbol{e}_{dq}-\boldsymbol{u}_{\mathrm{m}dq}\\ C_{\mathrm{f}}\dfrac{\mathrm{d}\boldsymbol{u}_{\mathrm{m}dq}}{\mathrm{d}t}+\omega_{\mathrm{g}}C_{\mathrm{f}}\begin{bmatrix}-u_{\mathrm{m}q}\\ u_{\mathrm{m}d}\end{bmatrix}=R_{C_{\mathrm{f}}}C_{\mathrm{f}}\dfrac{\mathrm{d}}{\mathrm{d}t}(\boldsymbol{i}_{L_{dq}}-\boldsymbol{m}_{dq}i_{\mathrm{dc}})+\\ \qquad\omega_{\mathrm{g}}R_{C_{\mathrm{f}}}C_{\mathrm{f}}\begin{bmatrix}-i_{L_q}+m_qi_{\mathrm{dc}}\\ i_{L_d}-m_di_{\mathrm{dc}}\end{bmatrix}+\boldsymbol{i}_{L_{dq}}-\boldsymbol{m}_{dq}i_{\mathrm{dc}}\\ L_{\mathrm{d}}\dfrac{\mathrm{d}i_{\mathrm{dc}}}{\mathrm{d}t}+R_{L_{\mathrm{d}}}i_{\mathrm{dc}}=\sum\limits_{x=d,q}m_xu_{\mathrm{m}x}-u_{\mathrm{o}}\\ C_{\mathrm{d}}\dfrac{\mathrm{d}u_{\mathrm{o}}}{\mathrm{d}t}+\dfrac{1}{R_{\mathrm{d}}}u_{\mathrm{o}}=i_{\mathrm{dc}}+i_{\mathrm{o}}\end{cases} \tag{5}$$

式中：$\boldsymbol{i}_{L_{dq}}=[i_{L_d}\ i_{L_q}]^{\mathrm{T}}$；$\boldsymbol{e}_{dq}=[e_d\ e_q]^{\mathrm{T}}$；$\boldsymbol{u}_{\mathrm{m}dq}=[u_{\mathrm{m}d}\ u_{\mathrm{m}q}]^{\mathrm{T}}$；$\boldsymbol{m}_{dq}=[m_d\ m_q]^{\mathrm{T}}$。以上均为各两相旋转坐标系下的变量。

两相旋转坐标系等效电路拓扑如图 3 所示。

1.2 *d* 轴功率等效模型

对于三相 PFC 系统，其 PF 基本为 1.0，即功率无功分量趋近于 0，且在两相旋转坐标系中，q 轴无功分量本身具有较高的稳定性，且 q 轴与 d 轴耦合项增益系数较小。因此，根据 d 轴有功分量的动态特性推导其等效的单相 DC-DC 模型。

根据等功率变换原则，设等效输入电压 e_{n}、滤波电感电流 $i_{L\mathrm{n}}$、桥臂中点电压 u_{m}、调制度 m 满足

$$\begin{cases}e_{\mathrm{n}}=\sqrt{3/2}e_d=\sqrt{3/2}\cdot\sqrt{3/2}E_{\mathrm{m}}\big|_{e_q=0}=3E_{\mathrm{m}}/2\\ i_{L\mathrm{n}}=\sqrt{2/3}i_{L_d}=\sqrt{2/3}\cdot\sqrt{3/2}I_{L\mathrm{m}}\big|_{i_{L_q}=0}=I_{L\mathrm{m}}\\ u_{\mathrm{m}}=\sqrt{3/2}u_{\mathrm{m}d}=\sqrt{3/2}\cdot\sqrt{3/2}U_{\mathrm{mm}}\big|_{u_{\mathrm{m}q}=0}=3U_{\mathrm{mm}}/2\\ m=\sqrt{2/3}m_d=\sqrt{2/3}\cdot\sqrt{3/2}M_{\mathrm{m}}\big|_{m_q=0}=M_{\mathrm{m}}\end{cases} \tag{6}$$

式中：E_{m}为输入相电压幅值；$I_{L\mathrm{m}}$ 为输入电感电流幅值；U_{mm} 为滤波电容电压幅值；M_{m} 为三相调制波幅值。

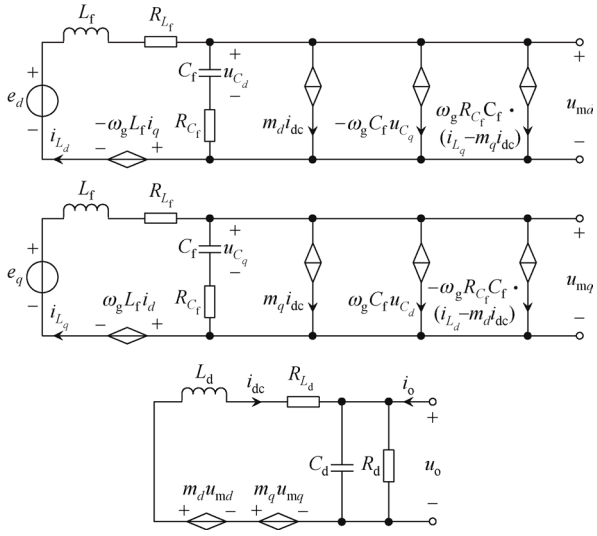


图 3　两相旋转坐标系等效电路拓扑

Fig. 3 Equivalent circuit topology in two-phase rotating coordinate system

此时三相输入功率 S_{in} 与等效 Buck 输入功率 P_{in} 满足

$$S_{\mathrm{in}}=\frac{3}{2}E_{\mathrm{m}}I_{L\mathrm{m}}=e_{\mathrm{n}}i_{L\mathrm{n}}=P_{\mathrm{in}} \tag{7}$$

式(7)符合功率等效原则。忽略 q 轴分量与 dq 轴耦合相关量，式(5)描述的系统模型可等效为

$$\begin{cases}L_{\mathrm{fn}}\dfrac{\mathrm{d}i_{L\mathrm{n}}}{\mathrm{d}t}+R_{L_{\mathrm{fn}}}i_{L\mathrm{n}}=e_{\mathrm{n}}-u_{\mathrm{m}}\\ C_{\mathrm{fn}}\dfrac{\mathrm{d}u_{\mathrm{m}}}{\mathrm{d}t}=R_{C_{\mathrm{fn}}}C_{\mathrm{fn}}\dfrac{\mathrm{d}}{\mathrm{d}t}(i_{L\mathrm{n}}-mi_{\mathrm{dc}})+i_{L\mathrm{n}}-mi_{\mathrm{dc}}\\ L_{\mathrm{d}}\dfrac{\mathrm{d}i_{\mathrm{dc}}}{\mathrm{d}t}+R_{L_{\mathrm{d}}}i_{\mathrm{dc}}=mu_{\mathrm{m}}-u_{\mathrm{o}}\\ C_{\mathrm{d}}\dfrac{\mathrm{d}u_{\mathrm{o}}}{\mathrm{d}t}+\dfrac{1}{R_{\mathrm{d}}}u_{\mathrm{o}}=i_{\mathrm{dc}}+i_{\mathrm{o}}\end{cases} \tag{8}$$

式中，L_{fn}、$R_{L_{\mathrm{fn}}}$、C_{fn}、$R_{C_{\mathrm{fn}}}$ 为交流滤波等效参数，可分别折算为 $L_{\mathrm{fn}}=\frac{3}{2}L_{\mathrm{f}}$、$R_{L_{\mathrm{fn}}}=\frac{3}{2}R_{L_{\mathrm{f}}}$、$C_{\mathrm{fn}}=\frac{2}{3}C_{\mathrm{f}}$、$R_{C_{\mathrm{fn}}}=\frac{3}{2}R_{C_{\mathrm{f}}}$。

d 轴等效模型等效电路拓扑如图 4 所示。对其进行小信号线性化分析，并忽略高阶小信号量，可得

$$\begin{cases} L_{\mathrm{fn}}\dfrac{\mathrm{d}\hat{i}_{Ln}}{\mathrm{d}t}+R_{L_{\mathrm{fn}}}\hat{i}_{Ln}=\hat{e}_{\mathrm{n}}-\hat{u}_{\mathrm{m}} \\ C_{\mathrm{fn}}\dfrac{\mathrm{d}\hat{u}_{\mathrm{m}}}{\mathrm{d}t}=R_{C_{\mathrm{fn}}}C_{\mathrm{fn}}\dfrac{\mathrm{d}}{\mathrm{d}t}(\hat{i}_{Ln}-M\hat{i}_{\mathrm{dc}}-I_{\mathrm{dc}}\hat{m})+ \\ \qquad \hat{i}_{Ln}-M\hat{i}_{\mathrm{dc}}-I_{\mathrm{dc}}\hat{m} \\ L_{\mathrm{d}}\dfrac{\mathrm{d}\hat{i}_{\mathrm{dc}}}{\mathrm{d}t}+R_{L_{\mathrm{d}}}\hat{i}_{\mathrm{dc}}=M\hat{u}_{\mathrm{m}}-U_{\mathrm{m}}\hat{m}-\hat{u}_{\mathrm{m}} \\ C_{\mathrm{d}}\dfrac{\mathrm{d}\hat{u}_{\mathrm{o}}}{\mathrm{d}t}+\dfrac{1}{R_{\mathrm{d}}}\hat{u}_{\mathrm{o}}=\hat{i}_{\mathrm{dc}}+\hat{i}_{\mathrm{o}} \end{cases} \tag{9}$$

式中：$\hat{i}_{Ln}$ 为等效滤波电感电流扰动；$\hat{e}_{\mathrm{n}}$ 为等效输入电压扰动；$\hat{u}_{\mathrm{m}}$ 为等效端电压扰动；$\hat{i}_{\mathrm{dc}}$ 为等效直流电感电流扰动；I_{dc} 为直流输出侧电感电流直流稳态值；$\hat{m}$ 为调制度扰动；U_{m} 为等效 DC-DC 拓扑输入电压直流稳态值；M 为调制度稳态值。

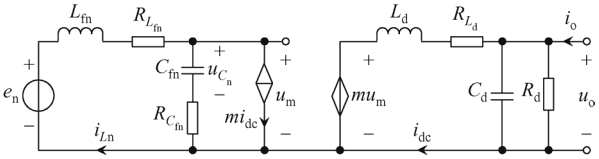


图 4 d 轴等效模型等效电路拓扑

Fig. 4 Equivalent circuit topology model of *d*-axis

忽略 i_{o}，设输入电压稳态恒定值为 E_{n}，输出电压稳态值恒定为 U_{o}，则各稳态值满足

$$\begin{cases} M=\dfrac{R_{\mathrm{d}}E_{\mathrm{n}}-\sqrt{R_{\mathrm{d}}^2E_{\mathrm{n}}^2-4R_{L_{\mathrm{fn}}}(R_{\mathrm{d}}+R_{L_{\mathrm{d}}})U_{\mathrm{o}}}}{2R_{L_{\mathrm{fn}}}U_{\mathrm{o}}}\approx\dfrac{U_{\mathrm{o}}}{E_{\mathrm{n}}} \\ U_{\mathrm{m}}=\dfrac{R_{\mathrm{d}}+R_{L_{\mathrm{d}}}}{R_{\mathrm{d}}}\dfrac{U_{\mathrm{o}}}{M}=\dfrac{(R_{\mathrm{d}}+R_{L_{\mathrm{d}}})E_{\mathrm{n}}}{M^2R_{L_{\mathrm{fn}}}+R_{\mathrm{d}}+R_{L_{\mathrm{d}}}}\approx E_{\mathrm{n}} \\ I_{\mathrm{dc}}=\dfrac{U_{\mathrm{o}}}{R_{\mathrm{d}}}=\dfrac{R_{\mathrm{d}}+R_{L_{\mathrm{d}}}}{M^2R_{L_{\mathrm{fn}}}+R_{\mathrm{d}}+R_{L_{\mathrm{d}}}}E_{\mathrm{n}} \end{cases} \tag{10}$$

$\hat{m}$ 至 $\hat{i}_{\mathrm{dc}}$ 的传递函数 $G_{i_{\mathrm{dc}}m}$ 为

$$G_{i_{\mathrm{dc}}m}(s)=\frac{\hat{i}_{\mathrm{dc}}}{\hat{m}}=(U_{\mathrm{m}}+MI_{\mathrm{dc}}G_{\mathrm{f}})\frac{G_{\mathrm{d}}}{1+M^2G_{\mathrm{f}}G_{\mathrm{d}}} \tag{11}$$

式中：G_{f}、G_{d} 分别为交流滤波等效系统传递函数与直流测系统传递函数，$G_{\mathrm{f}}(s)=\dfrac{G_{C_{\mathrm{fn}}}}{1+G_{L_{\mathrm{fn}}}G_{C_{\mathrm{fn}}}}$、$G_{\mathrm{d}}(s)=\dfrac{G_{L_{\mathrm{d}}}}{1+G_{L_{\mathrm{d}}}G_{CR_{\mathrm{d}}}}$，其中滤波电感等效阻抗 $G_{L_{\mathrm{fn}}}$、滤波电容等效阻抗 $G_{C_{\mathrm{fn}}}$、直流电感等效阻抗 $G_{L_{\mathrm{d}}}$、输出电容与负载等效阻抗 $G_{CR_{\mathrm{d}}}$ 分别表示为 $G_{L_{\mathrm{fn}}}(s)=\dfrac{1}{sL_{\mathrm{fn}}+R_{L_{\mathrm{fn}}}}$、$G_{C_{\mathrm{fn}}}(s)=\dfrac{sR_{C_{\mathrm{fn}}}C_{\mathrm{fn}}+1}{sC_{\mathrm{fn}}}$、$G_{L_{\mathrm{d}}}(s)=\dfrac{1}{sL_{\mathrm{d}}+R_{L_{\mathrm{d}}}}$、$G_{CR_{\mathrm{d}}}(s)=\dfrac{R_{\mathrm{d}}}{sR_{\mathrm{d}}C_{\mathrm{d}}+1}$。

$\hat{i}_{\mathrm{dc}}$ 至输出电压扰动 $\hat{u}_{\mathrm{o}}$ 的传递函数 $G_{u_{\mathrm{o}}i}$ 为

$$G_{u_{\mathrm{o}}i}(s)=\frac{\hat{u}_{\mathrm{o}}}{\hat{i}_{\mathrm{dc}}}=G_{CR_{\mathrm{d}}}(s)=\frac{R_{\mathrm{d}}}{sR_{\mathrm{d}}C_{\mathrm{d}}+1} \tag{12}$$

2 三相 PFC 控制器设计

2.1 模块电源整体控制框架

本文采用的整体控制框架如图 5 所示。为减少成本、减小体积，不采样三相输入电流，仅采样三相输入电压、前级整流器输出电压 u_{o}、前级直流侧电感电流 i_{dc}、后级输出电压 u_{b} 及后级输入电感电流 i_{b}。

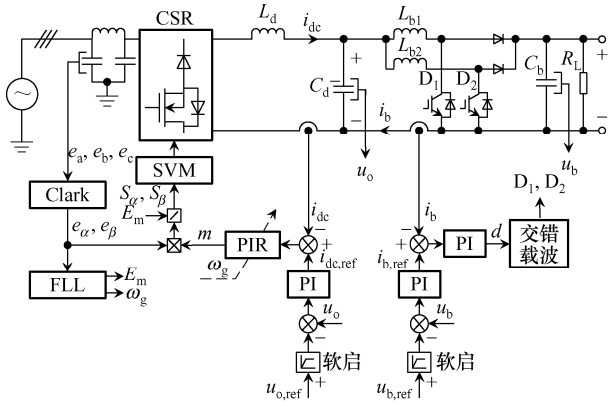


图 5 整体控制框图

Fig. 5 Overall control block diagram

对三相电压进行预处理。由于锁相环会引入复杂的三角函数运算，在低性能芯片上消耗的资源过多，因此，采用过零检测结合降阶广义积分器锁频环补偿的方式[21]，在两相静止坐标系进行频率相位的锁定与幅值的确定。

前级外环为电压环，给定电压目标值斜坡软启，与反馈 u_o 作差得到 $\hat{u}_o$，经过比例积分 PI(proportional integral)控制器得到电流参考值 $i_{dc,ref}$；内环与反馈 i_{dc} 作差得到 $\hat{i}_{dc}$，经过 PIR 控制器得到 m。m 与两相正交交流量归一化后相乘，得到调制波。采用非对称调制的方式，实现最终调制信号的输出，同时减小扇区切换产生的畸变[4]与零矢量时的电压应力[10]。

后级外环为电压环，在前级到达指令后，给定电压目标值斜坡软启，与反馈 u_b 作差得到后级输出电压扰动量，经过 PI 控制器得到电流参考值 $i_{b,ref}$；内环与反馈 i_b 作差得到输入电感电流扰动量，经过 PI 控制器得到占空比 d。d 通过错开 180° 相位的载波，生成交错的调制波给定到 2 个开关管，以减小电流纹波。

2.2 前级直流电感电流 PIR 控制器

特别地，为减小体积、节约成本，在单位 PF 下，系统仅对直流侧电流进行间接控制，无法直接控制三相输入电流。由于交流侧会出现较大的五、七次谐波，即对应直流六次纹波，为减小输入电流总谐波畸变率 THD_i(total harmonic distortion of current)，对电流内环系统添加补偿器，对比 PI 控制与 PIR 控制，其传递函数分别为

$$\begin{cases} G_{PI} = K_p + \dfrac{K_i}{s} \\ G_{PIR} = K_p + \dfrac{K_i}{s} + \dfrac{K_r \cdot 2\omega_r s}{s^2 + 2\omega_r s + \omega_n^2} \end{cases} \tag{13}$$

式中：K_p、K_i 分别为比例控制、积分控制系数；K_r 为谐振控制系数；ω_r 为谐振控制器带宽；ω_n 为六倍频纹波角频率，在稳态下满足 $\omega_n=6\omega_G$，ω_G 为 ω_g 的稳态值。

整定 PIR 控制器参数。对于 PIR 控制器，由文献[22]可得，在 K_i、K_r 不变的情况下，随着 K_p 的增大，谐振频率范围缩小，会导致控制器对电网和负载的波动较为敏感，若 K_p 过小，则相位滞后严重。当 K_i 变化时，随着 K_i 的增大，低频增益增大，但 K_i 过大也会使得相位滞后。当 K_r 变化时，随着 K_r 的增大，谐振点的增益增大，谐振频率的范围也扩大，但 K_r 过大会使得相位超前，K_r 过小又会减小谐振点的增益并缩小谐振范围。

考虑加入 PIR 控制环路后的闭环传递函数为

$$G_c(s) = \frac{G_{PIR} G_{PWM} G_{i_{dc}m}}{1 + G_{PIR} G_{PWM} G_{i_{dc}m}} \tag{14}$$

式中，G_{PWM} 为调制环节传递函数。

以 400 Hz 输入频率为例，当 K_i 在 0~400 范围内递增时，相位滞后增量较少而低频幅值增量较多，故先预设 K_i=250。由 G_c 特征方程可得

$$1 + K_r \cdot \frac{2\omega_r s}{s^2 + 2\omega_r s + \omega_n^2} \cdot \frac{s \cdot G_{PWM} G_{i_{dc}m}}{s + (K_p s + K_i) \cdot G_{PWM} G_{i_{dc}m}} = 0 \tag{15}$$

设控制器输出为 m，即 G_{PWM}=1，设参数满足工况与拓扑元件参数，ω_r 可取为 $0.5\omega_G$~$0.7\omega_G$[18]。此处预设 $\omega_r=0.6\omega_G$，绘制不同 K_p 时关于 K_r 的根轨迹，如图 6 所示。

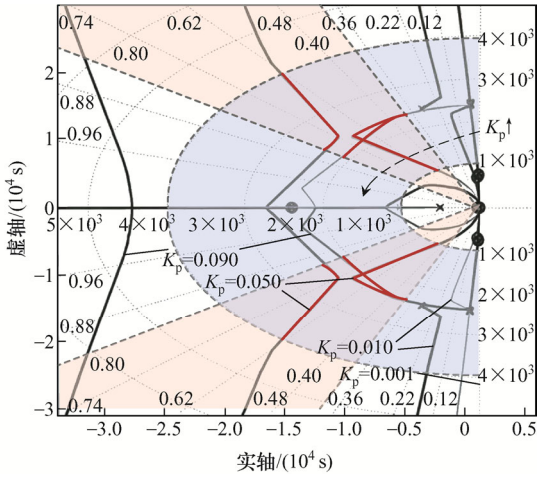


图 6　K_r 根轨迹

Fig. 6 Root locus of K_r

对于一般的控制系统，通常希望阻尼比选在 0.400~0.800 区间，这时系统超调较小，响应速度也较快[12]。同时选择特征根模长对应的自然角频率

在指定区间范围内，以满足响应速度和衰减率的综合平衡要求。设置 PI 控制器控制频率为 10 kHz，谐振控制器控制频率为 40 kHz，依据自然角频率远小于控制频率的原则，选取范围为 1.00~4.00 kHz。如图 6 所示，选取环形阴影与放射状阴影部分的叠加部分。

考虑相位裕度，当选择 K_p=0.050 时，取 K_r=0.257~0.786，对应相位裕度为 43.4°~25.4°；当 K_p=0.090 时，取 K_r=0.325~0.804，对应相位裕度为 45.7°~37.7°；进一步优化设计，取 K_p=0.070、K_i=250，K_r=0.500，此时阻尼比为 0.536，自然角频率为 2.37 kHz，相位裕度为 40.6°，满足设计需求。

由于低性能处理器运算速度有限，即离散频率有限，在中高交流工频下使用双线性变换会产生峰值偏移与相位偏移，如图 7 所示。因此，需使用预畸变校正双线性离散方式，对谐振控制器进行处理。即

$$s=\frac{\omega_o}{\tan(\omega_o T_s/2)}\frac{z-1}{z+1} \tag{16}$$

式中：s 为连续时间拉普拉斯变换中的复频率变量；ω_o 为畸变校准角频率，等于谐振峰频率，即 ω_n；T_s 为离散控制周期；z 为离散时间复变量。校正后，即可补偿偏移的峰值频率和相位。

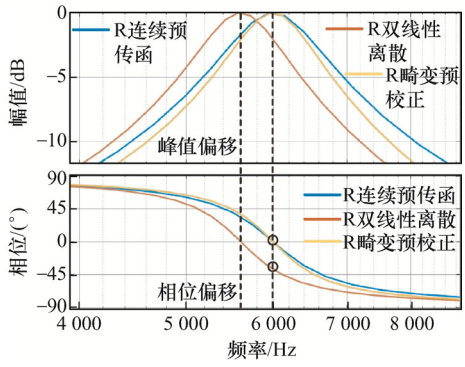


图 7 预畸变校正双线性变换效果示意

Fig. 7 Schematic of performance of prewarping-corrected bilinear transformation

3 低成本 DSP 嵌入式数字系统设计

针对 ADP32F035 等小尺寸、低成本的定点微控制器，其 CPU 内核通常集成基于 IQmath 的定点数学加速器，而并行计算单元 CLA 支持浮点运算且算力显著优于 CPU。由于此类芯片未配备 DMA 模块，传统方案中为抑制噪声设置的 n 次采样中断，需在 CPU 低优先级任务中断间隙执行。待数据采集完成后，方可启动下一周期控制。

此时，CPU 或 CLA 通过软件分频或分时进行不同带宽控制器的实现，并加入 CLA 并行计算以提高计算速度，如图 8(a)所示。设 CPU 慢速中断为定时器 Timer0，其实际运行时间为 t_{cpur}，模拟数字转换器 ADC(analog-to-digital converter)中断频率与开关频率 f_{sw} 一致，每一次运行时间为 t_{irqa}。该方案严格遵循硬件优先级的中断响应机制，运行稳定性高。CPU 中的慢速中断周期 T_{cpus} 严格大于其运行时间 t_{cpus}，以避免时域/内存资源溢出及非法中断触发。图中：f_{cpus} 为 CPU 慢速中断频率，$f_{cpus}=1/T_{cpus}$；T_{sw} 为开关周期，$T_{sw}=1/f_{sw}$；T_{clas} 为 CLA 运行周期；f_{clas} 为 CLA 运行频率，$f_{clas}=1/T_{clas}$；t_{clar} 为 CLA 程序实际执行时间；CNT 表示计数器；ZRO 表示计数到 0。

然而，图 8(a)表明，尽管 CLA 具备高算力，但因缺乏稳定高频的定时中断对其进行软件触发，其与 CPU 被迫采用相同的离散控制周期，导致 CLA 利用率极小。

为了使 CLA 中运行程序在时域上的分布密度更高，采用 ADC 中断与 CPU 定时器(Timer0)中断嵌套的方法，令 ADC 每隔 n 次触发 CLA 任务。对于 ADC 中断，使用 EPWMx 在驱动波形不变化处产生转换启动 SOC(start of conversion)信号进行触发。如图 8(b)所示，新架构在维持 CPU 中慢速中断控制频率小幅下降的同时，显著提高了 CLA 执行频率。图中：t_{cpup} 为加入中断嵌套后的 CPU 慢速中断实际运行时间。

考虑到 CPU 和 CLA 的离散控制频率，对于图 5 所示的控制框架，可将除谐振控制器以外的直流环路控制放置于 CPU 的慢速中断中，将带宽、离散精度要求更高的谐振控制、三相锁频预处理及调制分配至 CLA 中并行运行。具体程序部署见表 1。

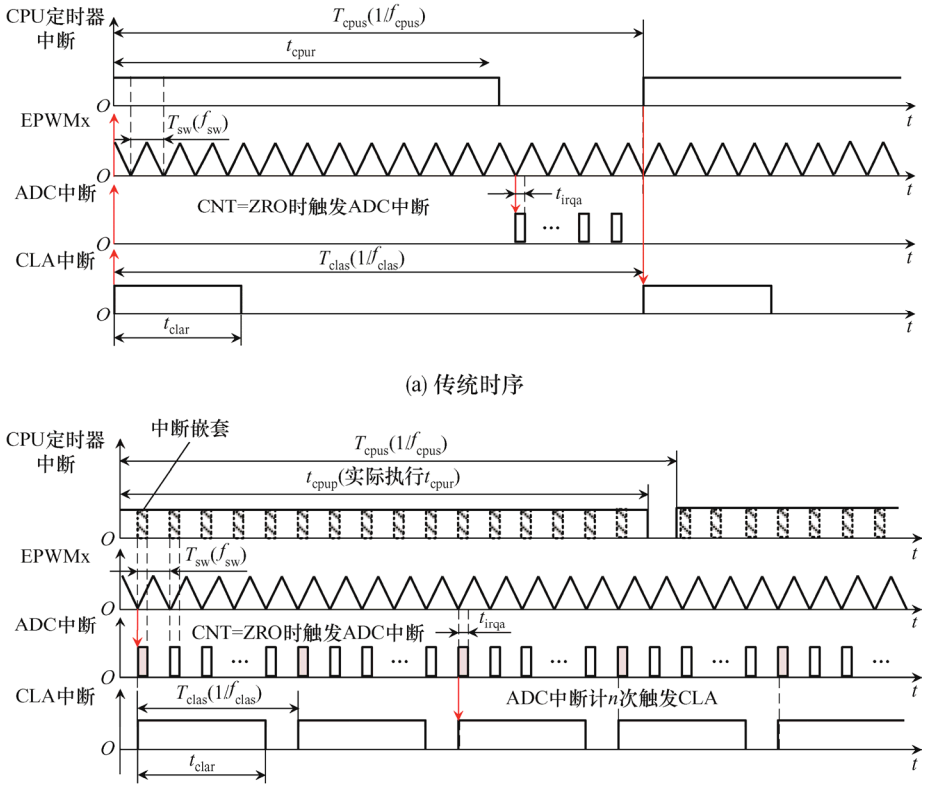


图 8　嵌入式架构时序示意

Fig. 8 Schematic of timing sequence of embedded architecture

表 1　程序部署说明

Tab. 1 Instructions on program deployment

中断/线程模块	执行频率/kHz	具体运行程序
ADC 中断	200	采样、时基计数 CLA 任务触发
Timer0 中断	10	前、后级软启 PI 控制器
CLA 中断	40	采样滤波、交流预处理 前级 R 控制器 前级前馈控制 空间矢量脉宽调制
任务调度	2	状态机 控制参数拟合 滤波参数拟合 通信数据处理

基于上述原则进行时序设计，ADC 中断与定时器中断嵌套后，CPU 定时器运行时间延长至 t_{cpup}。设 CLA 运行时间为 t_{clar}，为充分利用 CLA 资源，ADC 触发 CLA 间隔 n 次满足

$$n=\left\lceil\frac{t_{clar}}{T_{sw}}\right\rceil \tag{17}$$

为确保多级嵌套中断时序逻辑的可靠性，其前提是必须为高优先级中断的执行预留充足时间，从而保障低优先级中断得以顺利执行。针对本设计中的高频 ADC 中断，其关键在于仅包含采样、分频计数及触发 CLA 任务 3 项固定操作，摒弃了任何复杂运算或动态分支逻辑，从而确保了中断执行时间的短暂性与确定性。

进一步对系统进行合理配置，在确保系统具备充分时间裕量的前提下，为实现控制周期最大化，设 CPU 中慢速中断与 ADC 中断后，在慢速中断执行过程中共被 ADC 中断抢占 n_p 次，满足

$$\begin{cases}\min & T_{cpus}\\ \text{s.t.} & t_{cpup}=t_{cpur}+n_p t_{irqa}\\ & t_{cpup}+t_{re}\leqslant T_{cpus}\\ & (n_p-1)T_{sw}<t_{cpup}\leqslant n_p T_{sw}\end{cases} \tag{18}$$

式中，t_{re} 为须保留的供给主循环低速任务与通信的

时间。

经计算与测试，ADC 中断执行时间 t_{irqa}=1.2 μs，远小于 T_{sw}=5 μs，为低频中断与其余线程执行保留了充足的时间裕度。定时器中断频率可设置为 10 kHz(9.804 kHz)，ADC 中断频率可每隔 5 次触发 CLA 调制，即 CLA 中断为 40 kHz。

CPU 的操作系统 OS(operating system)执行中断机制管理，主要中断为 CPU 定时器中断和 ADC 中断。由于 DSP 硬件不支持中断嵌套，因此采用软件方式执行中断嵌套。使用外设中断扩展 PIE(peripheral interrupt expansion)模块的多路复用中断，使用创建的掩码值设置中断优先级，从而达到软件嵌套中断。具体步骤如下。

(1)设定全局优先级。修改中断使能寄存器 IER(interrupt enable register)以允许来自与当前中断服务程序 ISR(interrupt service routine)相同 PIE 组的 CPU 中断，并允许服务具有更高用户定义优先级的 CPU 中断。

(2)设置组优先级。将当前的 PIEIERx 值保存到临时寄存器，并将 PIEIER 设置为允许为 PIE 组中具有较高优先级的中断服务。

(3)启用中断。通过将所有 1 写入 PIEACK 寄存器来启用所有 PIE 中断；通过清除 INTM 来启用全局中断。

(4)中断服务函数 ISR 执行。在步骤(1)到(3)中启用的中断(具有较高软件优先级的中断)将被允许中断当前的 ISR，从而首先得到服务。

(5)恢复 PIEIERx 寄存器并退出。

分析程序执行架构对数字控制的影响，考虑相对复杂的前级内环 PIR 控制器。其中，PI 控制器以 10 kHz 周期执行，采用后向差分法进行离散化；谐振控制器则在 CLA 任务中断中以 40 kHz 周期执行，并选用畸变预校正双线性变换进行离散；驱动更新同样置于 40 kHz 中完成，故系统模型通过零阶保持器以 40 kHz 采样频率进行离散，从而得到内环的开环脉冲传递函数及其闭环特征方程。通过 z-ω 域转换并应用劳斯稳定判据进行判定，可验证该系统在所设计架构下的稳定性。

4 实验验证与分析

4.1 模块与拓扑参数

搭建的实验测试平台如图 9 所示。控制芯片采用国产 ADP32F035，对标 TI C2000 系列，主频 60 MHz 的 TMS320F28035。功率电路部分的 SiC MOSFET、肖特基二极管、驱动器、电流和电压采样、输入滤波器和直流电感器及保护电路，与控制部分的 DSP 芯片及其外围电路被部署在同一块全砖电路板上。搭建外围测试台，包括外接支撑电容、输入输出接线端子、输入电流保险丝，防止源侧故障或电流失控导致模块损毁。

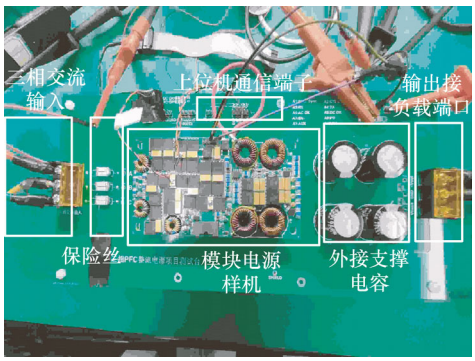


图 9 模块电源实物

Fig. 9 Specimen of modular power supply

具体工况与拓扑元件参数见表 2 和表 3。

表 2 工况参数

Tab. 2 Operating parameters

参数	数值
额定输出功率 P_o/W	1 500
开关频率 f_{sw}/kHz	200
网侧相电压有效值 E_{rms}/V	85~140(额定 115)
网侧相电压频率 f_g/Hz	50~800(额定 400)
前级 PFC 输出电压 u_o/V	200
后级 Boost 输出电压 u_b/V	270

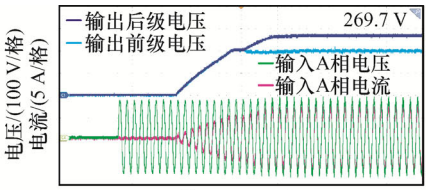
4.2 实验验证

测试全工况范围内的运行结果，在 115、85 和 140 V 输入下，满载设置分别为 1.0 和 1.5 kW，50、400、800 Hz 3 个节点频率的启机运行工况如图 10 所示。满载下输出电压误差在 1 V 以内，占额定输出电压的 0.37%，精度高，且 PF>0.99。

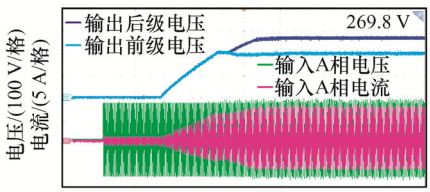
表 3　拓扑元件参数

Tab. 3 Component parameters of circuit topology

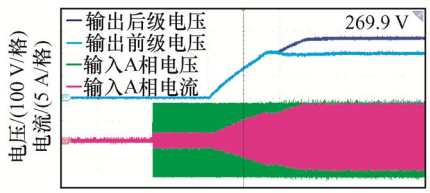
参数	数值
交流滤波电感 L_f/μH	60
交流滤波电容 C_f/μF	1.32
前级直流侧电感 L_d/μH	230
前级支撑电容 C_d/μF	180
后级输入电感 L_b/μH	240
后级支撑电容 C_b/μF	180



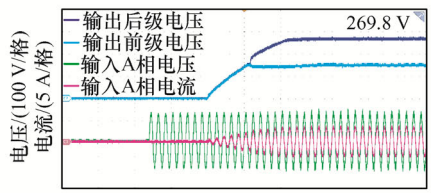
(a) 115 V, 1.5 kW, 50 Hz



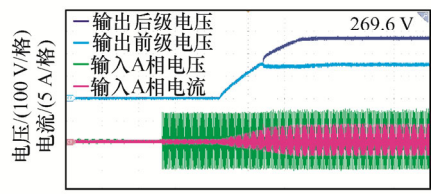
(b) 115 V, 1.5 kW, 400 Hz



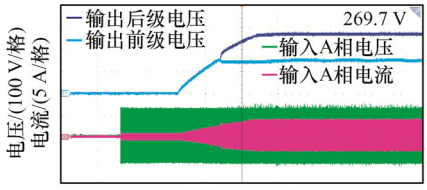
(c) 115 V, 1.5 kW, 800 Hz



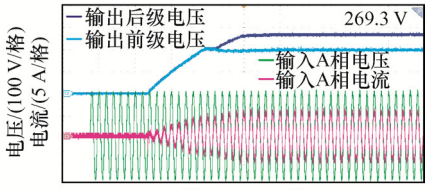
(d) 85 V, 1.0 kW, 50 Hz



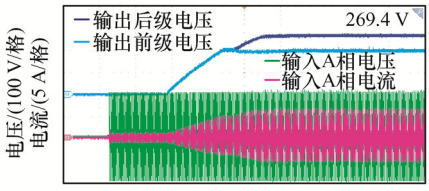
(e) 85 V, 1.0 kW, 400 Hz



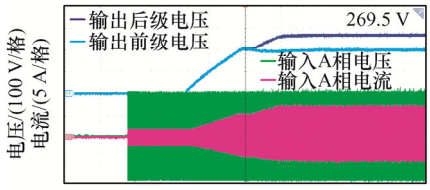
(f) 85 V, 1.0 kW, 800 Hz



(g) 140 V, 1.5 kW, 50 Hz



(h) 140 V, 1.5 kW, 400 Hz



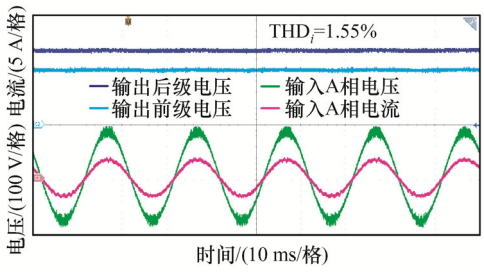
(i) 140 V, 1.5 kW, 800 Hz

图 10　全输入工况满载运行

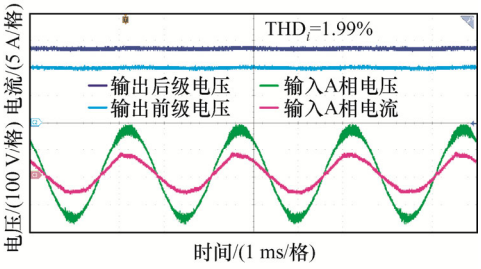
Fig. 10 Operating performance at rated load under full-scale input conditions

测试额定工况 115 V，输入 50 和 400 Hz 时的输入 THD_i 如图 11 所示。50 Hz 时 THD_i=1.55%，400 Hz 时 THD_i=1.99%，均小于 2.00%。

全工况范围下的 THD_i 测试值如图 12 所示，前级电流内环采用 PIR 控制器有效降低了交流电流的谐波分量，使得模块在 1/3 载以上的运行功率



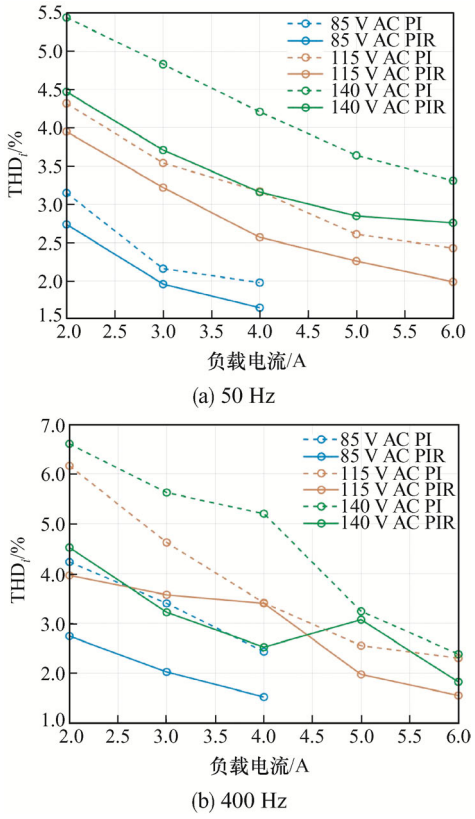
(a) 115 V, 50 Hz



(b) 115 V, 400 Hz

图 11 额定工况下电压电流稳态波形

Fig. 11 Steady-state voltage and current waveforms under rated operating conditions



(a) 50 Hz

(b) 400 Hz

图 12 全工况范围输入 THD_i

Fig. 12 Input THD_i over full-scale operating range

下，THD 均满足国标 5.00%的需求，以适应不同的负载等级。

5 结论

本文基于国产低成本 DSP 平台，提出了一种宽频三相 PFC 全国产化电源模块网侧电流谐波抑制及数字控制策略优化方法，得出主要结论如下。

(1)在控制算法层面，通过三相系统模型推导至 *d* 轴等效模型，为间接电流控制算法提供了模型理论依据，并对前级 PFC 直流电感电流环，引入了 PIR 控制器，显著提升了谐波抑制能力，改善了输入电流 THD。

(2)在嵌入式系统架构层面，采用 CPU 中断嵌套机制，结合 CPU/CLA 并行计算，显著提高了 CLA 中断执行频率，突破了低性能 DSP 的资源瓶颈。实验平台基于改进时序架构搭建，并验证了其稳定性。

综上，本文解决了全国产化三相 PFC 电源模块宽频输入下，无交流电流采样时的谐波抑制问题与低成本 DSP 芯片高效利用问题。然而，极端工况下的动态响应优化仍需深化研究。未来将进一步探索大信号扰动下的动态响应问题与解决方法。

参考文献：

[1] 齐扬, 李伟林, 吴宇, 等. 航空推进电源系统研究综述[J]. 电源学报, 2022, 20(5): 51-59.
Qi Yang, Li Weilin, Wu Yu, et al. Review of research on power systems for aerospace propulsion [J]. Journal of Power Supply, 2022, 20(5): 51-59. (in Chinese)

[2] 江雨昶, 蒋云昊, 袁雷, 等. 一种 VIENNA 整流器空间矢量调制的快速算法[J]. 电源学报, 2025, 23(3): 290-298.
Jiang Yuchang, Jiang Yunhao, Yuan Lei, et al. Fast algorithm for space vector modulation of VIENNA rectifier [J]. Journal of Power Supply, 2025, 23(3): 290-298. (in Chinese)

[3] 张成糕, 王宇, 张艺, 等. 三相电压型 PWM 整流器的虚拟转矩冲量平衡控制策略[J]. 电源学报, 2024, 22(5): 150-160.
Zhang Chenggao, Wang Yu, Zhang Yi, et al. Virtual torque impulse balance control strategy for three-phase voltage source PWM rectifier [J]. Journal of Power Supply, 2024, 22(5): 150-160. (in Chinese)

[4] 谢飞, 许建平, 郭夏, 等. 基于虚拟阻抗的三相 Buck 整流器输入不平衡控制策略[J]. 电工技术学报, 2024, 39(14): 4456-4466.

Xie Fei, Xu Jianping, Guo Xia, et al. A control strategy based on virtual impedance for three-phase Buck rectifier under unbalanced phase-voltages [J]. Transactions of China Electrotechnical Society, 2024, 39(14): 4456-4466. (in Chinese)

[5] 姜卫东, 胡业波, 张庆岩, 等. 基于调制波分解的 Vienna 整流器的调制方法[J]. 电工技术学报, 2023, 38(16): 4339-4352.
Jiang Weidong, Hu Yebo, Zhang Qingyan, et al. Modulation method of Vienna rectifier based on modulation wave decomposition [J]. Transactions of China Electrotechnical Society, 2023, 38(16): 4339-4352. (in Chinese)

[6] Niu Zhizhao, Cheng Wei, Chen Yang, et al. Three-phase Buck rectifier based on SiC MOSFETs used in power factor correction [C]// 2018 1st Workshop on Wide Bandgap Power Devices and Applications in Asia (WiPDA Asia). Xi'an, China, 2019: 106-111.

[7] 蒋顺利, 郎佳红, 王智. 基于 IR1153S 的三相高功率因数整流器设计[J]. 电源学报, 2014, 12(4): 88-92.
Jiang Shunli, Lang Jiahong, Wang Zhi. Design of three-phase high power factor rectifier based on IR1153S [J]. Journal of Power Supply, 2014, 12(4): 88-92. (in Chinese)

[8] Chen Qiang, Xu Jianping, Zeng Fei, et al. An improved three-phase Buck rectifier with low voltage stress on switching devices [J]. IEEE Transactions on Power Electronics, 2021, 36(6): 6168-6174.

[9] Safayatullah M, Elrais M T, Ghosh S, et al. A comprehensive review of power converter topologies and control methods for electric vehicle fast charging applications [J]. IEEE Access, 2022, 10: 40753-40793.

[10] Cao Haibin, Yang Ping, Guo Xia, et al. An improved asymmetric modulation of current-source rectifier with CM filter for low voltage stress on switching devices [J]. IEEE Transactions on Power Electronics, 2023, 38(7): 7964-7970.

[11] Su Sheng, Chen Qiang, Ma Runsen, et al. A hybrid PWM pattern of three-phase Buck PFC converter with low common-mode voltage and low voltage stress [J]. IEEE Transactions on Power Electronics, 2024, 39(12): 15452-15456.

[12] Hong D, Kim J, Cha H. Generalized SVPWM eliminating overlap time for current source converter [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2025, 13(3): 3507-3515.

[13] Wu Zhuoqun, Guo Xiaoqiang, Wang Ning. Simplified implementation architecture for current-source SVPWAM [J]. IEEE Transactions on Power Electronics, 2025, 40(4): 4727-4733.

[14] Chen Qiang, Su Sheng, Zhang Xing, et al. Three-phase current source rectifier with reduced voltage stress on switching devices and common mode current mitigation [J]. IEEE Transactions on Industry Applications, 2024, 60(2): 3018-3028.

[15] 吴越. 基于 Vienna 结构的高功率密度 AC/DC 三相整流器研究[D]. 杭州: 浙江大学, 2020.
Wu Yue. Research on AC/DC three-phase rectifier with high power density based on Vienna structure [D]. Hangzhou: Zhejiang University, 2020. (in Chinese)

[16] 张馨予, 张钢, 钱江林, 等. 具有低次谐波抑制能力的 PIR 控制器设计[J]. 电工技术学报, 2016, 31(S2): 19-27.
Zhang Xinyu, Zhang Gang, Qian Jianglin, et al. Design of PIR controller with the ability of low harmonic damping [J]. Transactions of China Electrotechnical Society, 2016, 31(S2): 19-27. (in Chinese)

[17] 毛世源. 三相六开关降压型 PFC 整流器的设计与优化[D]. 南京: 东南大学, 2022.
Mao Shiyuan. Design and optimization of three-phase six switch step-down PFC rectifier [D]. Nanjing: Southeast University, 2022. (in Chinese)

[18] 游文杰. 宽频三相输入降压型 PFC 变换器及其控制研究[D]. 重庆: 重庆理工大学, 2023.
You Wenjie. Research on wideband three-phase input Buck PFC converter and its control [D]. Chongqing: Chongqing University of Technology, 2023. (in Chinese)

[19] 陈强. 高效率低 THD 三相 Buck 整流器拓扑与控制技术研究[D]. 成都: 西南交通大学, 2021.
Chen Qiang. Investigation on topolgoy and control strategy of three-phase Buck rectifier with low THD and high efficiency [D]. Chengdu: Southwest Jiaotong University, 2021. (in Chinese)

[20] Chen Qiang, Xu Jianping, Tao Zhuangyi, et al. Analysis of sector update delay and its effect on digital control three-phase six-switch Buck PFC converters with wide AC input frequency [J]. IEEE Transactions on Power Electronics, 2021, 36(1): 931-946.

[21] 乐清市雁荡山电气研究院,西安交通大学.一种宽变频三相交流输入预处理方法及系统: 202411766904.5 [P]. 2025-01-03.

Yueqing Yandangshan Electrical Research Institute and Xi'an Jiaotong University. A Wide Frequency-Variation Three-Phase AC Input Preprocessing Method and System: 202411766904.5 [P]. 2025-01-03. (in Chinese)

[22] 徐海亮, 廖自力, 贺益康. 比例-谐振控制器在 PWM 变换器应用中的几个要点[J]. 电力系统自动化, 2015, 39(18): 151-159.

Xu Hailiang, Liao Zili, He Yikang. Key points of proportional-resonant controller applied for PWM converters [J]. Automation of Electric Power Systems, 2015, 39(18): 151-159. (in Chinese)



王军华

作者简介：

王军华(1983—)，男，中国电源学会会员，硕士。研究方向：高功率密度模块电源。E-mail：wangjunhua@stu.xjtu.edu.cn。

褚恒(2000—)，男，中国电源学会学生会员，硕士研究生。研究方向：三相电流型 PWM 整流器控制。E-mail：chuheng9649@stu.xjtu.edu.cn。

舒佳(2000—)，女，中国电源学会会员，硕士研究生。研究方向：三相电流型 PWM 整流器控制。E-mail：shujia@stu.xjtu.edu.cn。

张岩(1983—)，男，中国电源学会会员，通信作者，博士，副教授。研究方向：电力电子装置及其控制，分布式电源系统电力电子变流器拓扑、建模及控制理论。E-mail：zhangyanjtu@xjtu.edu.cn。

刘进军(1970—)，男，中国电源学会会士，博士，教授。研究方向：电力电子技术在电能质量控制及电力系统中的应用，电力电子电路和系统的建模、分析与控制。E-mail：jjliu@mail.xjtu.edu.cn。

(责任编辑：耿越)



公益广告来源：河北省广告研究院