DOI：10.13234/j.issn.2095-2805.2025.5.10 **中图分类号**：TM46 **文献标志码**：A

数字式多相 DC-DC 变换器稳定性分析

朱 健[1,2,3](中国电源学会学生会员)，胡耀华[2]，李学宁[3]
(1.深圳大学电子与信息工程学院，深圳 518000；2.东莞理工学院电子工程与智能化学院，东莞 523808；3.东莞市长工微电子有限公司，东莞 523808)

摘要：微处理器的发展越来越迅速，随着输出电容及其等效串联电阻 ESR(equivalent series resistance)逐渐减少，微处理器电源数字控制的优势逐渐受到重视。这些数字多相 Buck 变换器需要足够的稳定性，故研究了数字恒定导通时间多相控制器。首先通过数字补偿斜坡(在 1 个开关周期内斜率固定的斜坡)、总电感电流信息、输出电容两端电荷变化来推导系统的稳定性条件。然后通过稳定性条件得到补偿斜坡斜率的要求，其中需要考虑模数转换器 ADC(analog-to-digital converter)采样延迟和电路传播延迟等因素的影响。针对多相的重叠和非重叠 2 种占空比进行分类分析可得出结论。通过 SIMPLIS 仿真，设计并调整最小补偿斜坡和实际的斜坡参数，得到仿真结果与推导的理论分析结果一致，说明了数字多相 Buck 变换器稳定性分析的准确性。

关键词：Buck 变换器；DC-DC 多相控制器；恒定导通时间控制；数字控制；稳定性分析

Stability Analysis for Digital Multi-phase DC-DC Converter

ZHU Jian[1,2,3], *Student Member*, *CPSS*, HU Yaohua[2], LI Xuening[3]
(1. School of Electronic and Information Engineering, Shenzhen University, Shenzhen 518000, China; 2. School of Electronic Engineering and Intelligence, Dongguan University of Technology, Dongguan 523808, China; 3. Innovision Semiconductor Inc., Dongguan 523808, China)

Abstract: With the rapid development of microprocessors, more and more attention is paid to the advantages of digital control of microprocessor power supplies as the output capacitor and its equivalent series resistance (ESR) are gradually reduced, and sufficient stability is required for these digital multi-phase Buck controllers. Digital constant on-time multi-phase controllers are studied. First, the stability conditions of the system are derived through a digital compensation ramp (i.e., a ramp with a fixed slope in one switching cycle), the total inductor current information and the charge changes at both ends of the output capacitor. Then, the requirements for the slope are obtained using the stability conditions, where the effects of analog-to-digital converter (ADC) sampling delay and circuit propagation delay are considered. Conclusions can be drawn by classifying and analyzing the overlapped and non-overlapped duty cycles. Based on SIMPLIS simulations and by designing and changing the minimum compensation slope and the actual slope parameters, it is found that the simulation results are consistent with the theoretical analysis results, showing the accuracy of stability analysis for the digital multi-phase Buck converter.

Keywords: Buck converter; DC-DC multi-phase controller; constant on-time control; digital control; stability analysis

技术进步加快了互联网的发展，数据中心处理数据的速度越来越快。微处理器是计算系统的基础，高性能微处理器要求输出较低的电压(0.5~2.0 V)和较大的负载电流(大于200 A甚至是1 000 A)，并且要求快速的瞬态响应(瞬态速度可达到 2 A/ns)和严格的电压调节[1-6]。

恒定导通时间 COT(constant on-time)控制架构结构简单、瞬态性能优异、成本低、转换效率高，故在工业和学术界得到广泛应用[7-8]。以前采用的恒频电流模或电压模，在瞬态响应速度上较慢，且需要额外补偿网络。而变频的 COT 控制利用输出

收稿日期：2022-10-09；**修回日期**：2022-12-02，2022-12-05，2022-12-15；**录用日期**：2023-01-19；**网络首发日期**：2023-03-07

电容的等效串联电阻 ESR(equivalent series resistance)上的纹波电压来调节输出电压。当负载发生变化时，输出电压纹波反馈信息就会通过改变上管关闭和下管开启的时间(off-time)，从而调节占空比以减小输出电压的过冲和欠冲电压。当 ESR 很小时，其纹波电压不足以维持系统稳定，这就需要添加内部补偿网络或者外部补偿斜坡来保证系统稳态性[9]。

根据以往的文章研究[10-14]，可以利用小信号模型来估计 COT 控制回路的稳定性。其中比较流行并广泛用于系统设计的模型是 Ridley 的模型[15]。该方法是 1 个平均概念的模型，相当于将 1 个周期内采样的电压或者电流进行“抹平”操作，通过状态空间方程推导出控制-输出电压或者控制-电感电流的传递函数，进而可以精准预测恒定频率电流模或电压模下的次谐波振荡。但在 COT 控制模式下的次谐波不稳定性问题不能精准预测，并且 Ridley 的模型也未考虑输出电容纹波的影响。Qian 等[16]为基于纹波的 COT 控制引入斜坡补偿消除次谐波，并给出补偿斜坡斜率的条件，但是仅给出了单相的 COT 控制的斜坡补偿稳定条件。

基于此，本文提出 1 种带斜坡补偿的数字多相 COT 控制的 Buck 变换器，通过小信号分析给出数字多相控制的稳定性条件以避免发生次谐波不稳定情况，并通过仿真验证分析的准确性。

1　工作原理

带斜坡补偿的数字四相 COT 控制的 Buck 电路结构框图如图 1(a)所示。图中：R_{dcr} 为电感的直流等效串联电阻；R_{esr} 为电容的等效串联电阻；R_L 为负载电阻。电感 L、电容 C、驱动器和 MOS 管等组成稳压器的功率级，每一相的功率级是相互连接的，而每一相驱动器的 PWM 控制信号是不同的。模数转换器 ADC(analog-to-digital converter)、斜坡发生器、数字比较器 CMP(digital comparator)、分时控制器和 Ton(on-time)发生器组成数字多相 COT 控制器。

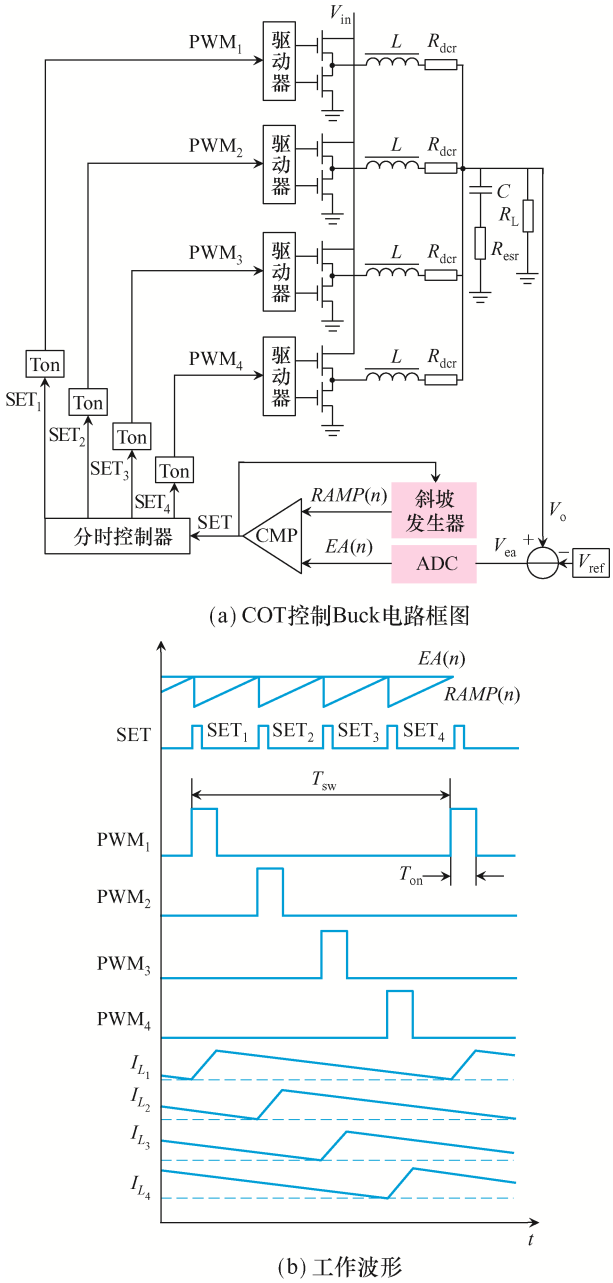


图 1　带斜坡补偿的多相数字 COT 控制 Buck 电路及其工作波形

Fig. 1 Multi-phase digital COT-controlled Buck circuit with ramp compensation, and its operating waveforms

数字四相 COT 控制器的控制原理如下：输出反馈误差电压 V_{ea} 是由输出电压 V_o 和参考电压 V_{ref} 的差再乘以常量 K 得到的，即

$$V_{ea} = K(V_o - V_{ref}) \tag{1}$$

式中：K 为电压增益，其影响着电路瞬态响应的速度和系统稳定性。

V_{ea}经过 ADC 转换的数字量 $EA(n)$和补偿斜坡发生器产生的数字量 $RAMP(n)$比较产生 SET 信号，其中补偿斜坡的斜率固定，在一个周期结束时复位，并于下一开关周期开始时开启。SET 信号控制着每一相的导通从而调整关闭时间 T_{off}。SET 信号通过分时控制器产生 4 路 $SET_i(i=1, 2, 3, 4)$信号，进入 On-Time 发生器后产生 4 路 $PWM_i(i=1, 2, 3, 4)$信号，分别驱动 4 路上下管导通，实现 Buck 降压输出，其中导通时间 T_{on} 固定。

多相控制器可能相位交错或相位重叠，在相位交错时，第 i 相的相位 θ_i 可以表示为

$$\theta_i = 2\pi\frac{i-1}{N} \tag{2}$$

式中，N 为相数。

如图 1(b)所示，四相 PWM_i 信号依次由 SET 信号上升沿产生，其中各相位交错 90°[17]。在相位重叠时，任意一相 PWM 信号的导通时间内会发生另一相或多相的上管导通。图中：T_{sw} 为开关周期；I_{L_1}、I_{L_2}、I_{L_3}和I_{L_4} 为四相电感电流。

2 稳定性分析

四相交错($\theta_i-\theta_{i-1}$=90°)并联的带斜坡补偿 COT 控制 Buck 电路的稳态波形如图 2 所示。图中波形从上到下依次表示输出反馈误差电压数字量 $EA(n)$和补偿斜坡数字量 $RAMP(n)$,其中补偿斜坡斜率为 M_{rm}；四相电感电流 I_{L_1}、I_{L_2}、I_{L_3} 和 I_{L_4}；总电感电流 I_L。当占空比 $0<D\leqslant 1/N$ 时，输出电感电流相位交错，不发生重叠，反之当 $D>1/N$ 时，输出电感电流相位重叠。相位交错 90°时的总电流的伏秒平衡为

$$S_{m1}DT_{sw} = S_{m2}\left(\frac{T_{sw}}{N} - DT_{sw}\right) \tag{3}$$

式中：S_{m1} 和 S_{m2} 为总电感电流斜率，$S_{m1}=[(V_{in}-V_o)/L]-(N-1)(V_o/L)$，$S_{m2}=N(V_o/L)$；$D$ 为占空比，$D=V_o/V_{in}$。

总电感电流 I_L 在扰动下的相关动态波形如图 3 所示。图中波形从上到下依次表示 $EA(n)$与 $RAMP(n)$、

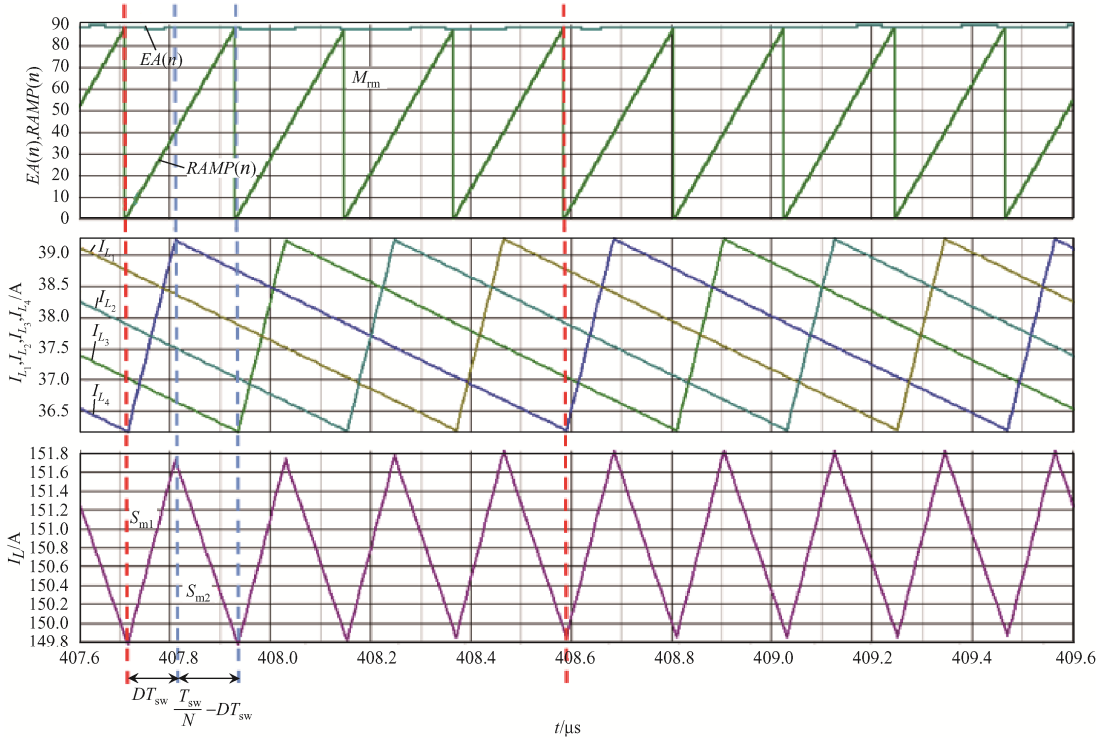


图 2 带斜坡补偿 COT 控制的四相 Buck 电路的稳态波形

Fig. 2 Steady-state waveforms of COT-controlled four-phase Buck circuit with ramp compensation

m_{clk}信号和总电感电流 I_L。其中，m_{clk}为各相 PWM$_i$ 控制信号的总和，周期与 SET 信号相等，均为 T_{m}。将多相的总电感电流等效为单相的电感电流处理，在 t_0时刻添加扰动，总电感电流在导通时间 T_{on}内的峰峰值始终等于稳态时的电流峰峰值 ΔI，故在 t_0和 t_1时刻总电感电流均偏移 ΔI_0，随后的 3 个周期偏移分别为 ΔI_1、ΔI_2和 ΔI_3。补偿斜坡的峰值与其稳态值V_{steady}发生偏移分别为ΔV_{r0}、ΔV_{r1}和 ΔV_{r2}。I_L 的阴影面积 ΔQ_1~ΔQ_3 表示输出电容充放电的电荷变化。电路的传输延迟Δt表示 $EA(n)$和 $RAMP(n)$相等的时刻到 1 个开关周期的 off-time 结束时刻之间的时间间隔，包括比较器的传播延迟、驱动延迟和 ADC 采样量化的延迟等。

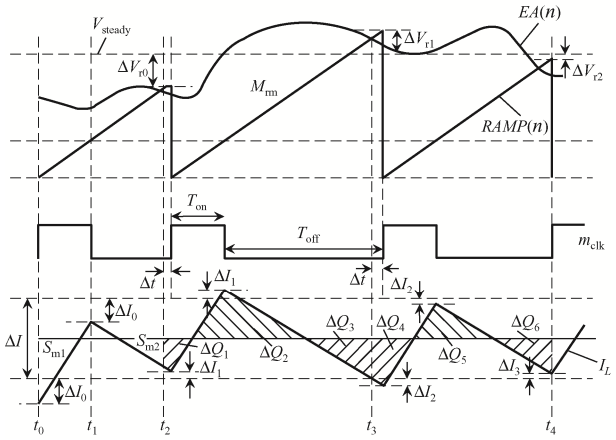


图 3　扰动下带斜坡补偿 COT 控制的 Buck 电路的波形

Fig. 3 Waveforms of COT-controlled Buck circuit with ramp compensation under perturbation

当偏移值 ΔI_0>ΔI_1>ΔI_2>ΔI_3 逐渐衰减时，可避免发生次谐波。若偏移量未发生衰减，那么电感电流会发生次谐波并导致 PWM 信号出现双脉冲。为了实现各相电感电流的偏移量衰减，此时斜坡的斜率 M_{rm}需要满足稳定性要求。

系统在稳态时关闭时间 T_{off}=$\Delta I/S_{\mathrm{m2}}$，图 3 中第 1 个周期总电感电流 I_L 在扰动后的关闭时间 T'_{off}=$(\Delta I+\Delta I_0+\Delta I_1)/S_{\mathrm{m2}}$，则关闭时间的变化量 ΔT_{off}=$(\Delta I_0+\Delta I_1)/S_{\mathrm{m2}}$。通过 M_{rm}和ΔT_{off}可以求出ΔV_{r0}=$M_{\mathrm{rm}}\cdot(\Delta I_0+\Delta I_1)/S_{\mathrm{m2}}$，同理 ΔV_{r1}=$M_{\mathrm{rm}}(\Delta I_1+\Delta I_2)/S_{\mathrm{m2}}$和 ΔV_{r2}=$M_{\mathrm{rm}}(\Delta I_2+\Delta I_3)/S_{\mathrm{m2}}$。

第 2 个周期，t_2和 t_3时刻 $EA(n)$=$RAMP(n)$，故在 t_2到 t_3的时间间隔内，输出反馈误差电压变化量和补偿斜坡的变化量 ΔV_{r0}+ΔV_{r1}是相等的，即

$$\Delta[K(V_{\mathrm{o}}-V_{\mathrm{ref}})]=K\left[\frac{\Delta Q_1+\Delta Q_3-\Delta Q_2}{C_{\mathrm{o}}}-(\Delta I_1+\Delta I_2)R_{\mathrm{esr}}\right] \tag{4}$$

$$\frac{\Delta Q_1+\Delta Q_3-\Delta Q_2}{C_{\mathrm{o}}}=(\Delta I_1+\Delta I_2)\cdot\left(R_{\mathrm{esr}}-\frac{M_{\mathrm{rm}}}{KS_{\mathrm{m2}}}\right)-\frac{\Delta V_{\mathrm{r0}}}{K} \tag{5}$$

式中，C_{o}为输出电容。

式(5)表示输出电容的电荷变化量与电感电流变化量之间的关系。根据图 3 的阴影部分面积[12]可求出电荷变化量 ΔQ_1、ΔQ_2和 ΔQ_3，结合式(5)得

$$C_{\mathrm{o}}\left(R_{\mathrm{esr}}+\frac{2M_{\mathrm{rm}}}{KS_{\mathrm{m2}}}\right)>\frac{T_{\mathrm{on}}}{2}+\Delta t \tag{6}$$

当满足式(6)时，ΔI_1>ΔI_2。同理第 3 个周期在 t_3到 t_4时刻有

$$\frac{\Delta Q_4+\Delta Q_6-\Delta Q_5}{C_{\mathrm{o}}}=(\Delta I_2+\Delta I_3)\cdot\left(R_{\mathrm{esr}}+\frac{M_{\mathrm{rm}}}{KS_{\mathrm{m2}}}\right)+\frac{\Delta V_{\mathrm{r1}}}{K} \tag{7}$$

求出电荷变化量 ΔQ_4、ΔQ_5和 ΔQ_6，结合式(7)可得

$$C_{\mathrm{o}}\left(R_{\mathrm{esr}}+\frac{2M_{\mathrm{rm}}}{KS_{\mathrm{m2}}}\right)>\frac{T_{\mathrm{on}}}{2}+\Delta t \tag{8}$$

结合式(6)和式(8)，在数字多相 COT 控制器稳态占空比为 0<D≤1/N 时，补偿斜坡斜率若满足

$$M_{\mathrm{rm}}>\left(\frac{T_{\mathrm{on}}}{2}+\Delta t-R_{\mathrm{esr}}C_{\mathrm{o}}\right)\frac{KNV_{\mathrm{o}}}{2C_{\mathrm{o}}L} \tag{9}$$

则 Buck 变换器的总电感电流偏移量实现 ΔI_0>ΔI_1>ΔI_2>ΔI_3 衰减，可避免输出次谐波不稳定的发生。

当稳态占空比为 1/N<D<k/N 时，其中 k(k=2, 3, …, N)为导通的相数，同样可推导出补偿斜坡斜率需要满足的稳态条件。图 4 最上方是占空比为 1/N<D<2/N 时各相电感电流 I_{L_1}、I_{L_2}、I_{L_3}和I_{L_4}的波形，中间是各相的占空比示意图(整个阴影部分表

示各相导通时间 T_{on}，其中 t_1 到 t_2 期间的斜杠部分表示每两相导通时间的重叠部分)，最下方为总电感电流 I_L 的波形，其中 t_1 到 t_3 表示总电感电流的 1 个周期。

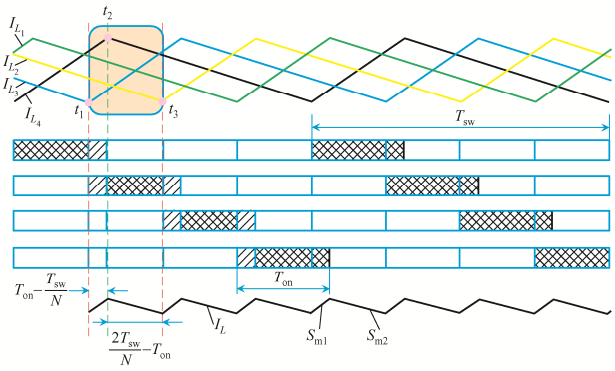


图 4 数字多相 COT 控制稳态占空比 $1/N<D<2/N$ 的波形及示意

Fig. 4 Waveforms and schematic of digital multi-phase COT-controlled steady-state duty cycle $1/N<D<2/N$

当占空比为 $1/N<D<k/N$ 时，由电路的伏秒平衡可得

$$S_{m1}\left[T_{on}-\frac{(k-1)T_{sw}}{N}\right]=S_{m2}\left(\frac{kT_{sw}}{N}-T_{on}\right) \tag{10}$$

其中，总电感电流增加和减少的斜率分别为 $S_{m1}=k[(V_{in}-V_o)/L]-(N-k)(V_o/L)$ 和 $S_{m2}=(N-k+1)(V_o/L)-(k-1)\ [(V_{in}-V_o)/L]$。如图 4 所示，$I_L$ 在扰动下，由于 t_1 和 t_2 时刻的位置分别取决于 I_{L_3} 和 I_{L_4} 的导通时间 T_{on}，故在 t_1 到 t_2 期间，I_L 上升的时间间隔 t_2-t_1 在扰动下不变。而 t_3 时刻的位置由 I_{L_2} 的关闭时间 T_{off} 决定，当发生扰动时，T_{off} 改变使时间间隔 t_3-t_2 改变，故从 t_2 到 t_3 期间，I_L 下降的时间间隔 t_3-t_2 会改变。同样在第 i 个开关周期内，通过输出电容的电荷变化量和电感电流变化量的关系为

$$\frac{\Delta Q_i}{C_o}=(\Delta I_i+\Delta I_{i+1})\left(R_{esr}+\frac{M_{rm}}{KS_2}\right)+\frac{\Delta V_{ri-1}}{K} \tag{11}$$

故当占空比为 $1/N<D<k/N$ 时，补偿斜坡斜率若满足

$$M_{rm}>\left[\frac{T_{on}}{2}-\frac{(k-1)T_{sw}}{2N}+\Delta t-R_{esr}C_o\right]\cdot\frac{K[NV_o-(k-1)V_{in}]}{2C_oL} \tag{12}$$

则总电感电流偏移量实现 $\Delta I_{i-1}>\Delta I_i>\Delta I_{i+1}>\Delta I_{i+2}$ 衰减，避免发生次谐波不稳定的情况。

对于设计 1 个稳定的数字 N 相 COT 控制的 Buck 电路，首先设计 Buck 变换器的功率级电路参数，再考虑补偿斜坡，根据占空比选择符合条件的斜坡斜率。当占空比为 $0<D\leqslant 1/N$ 时，由式(9)来计算最小的补偿斜坡斜率；当占空比为 $1/N<D<k/N$ 时，由式(12)来计算最小的补偿斜坡斜率。下文通过仿真表明，通常要达到合适的相位裕度，需要将实际的斜率设置远大于计算的最小斜坡斜率，才能更好地满足稳定性要求。

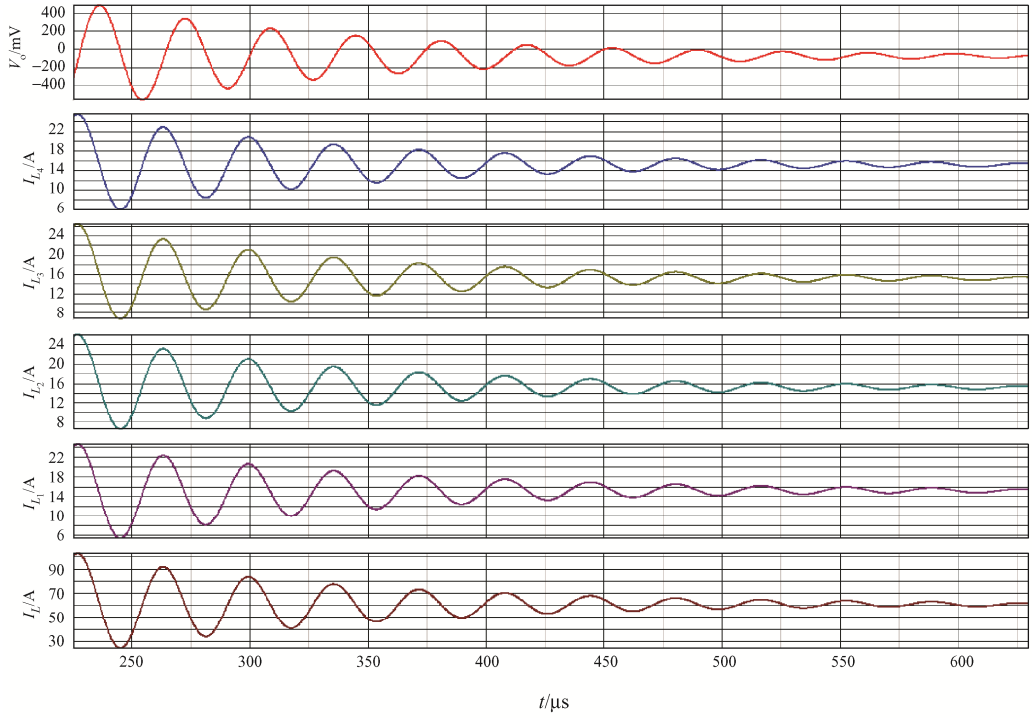
3 仿真实验分析

在 SIMPLIS 仿真平台搭建数字多相 COT 控制的 Buck 变换器电路验证以上稳定判据的正确性。首先，设置 Buck 电路的参数：输入电压 V_{in}=12 V，输出电压 V_o=1.2 V，输出电容 C_o=2×220 μF，电感 L=0.33 μH，负载电流 I_o=60 A，等效串联电阻 R_{esr}=0 Ω，电压增益 K=1，延迟时间 Δt=15 ns，每相开关频率 f_{sw}=1 MHz，如图 1(a)所示。

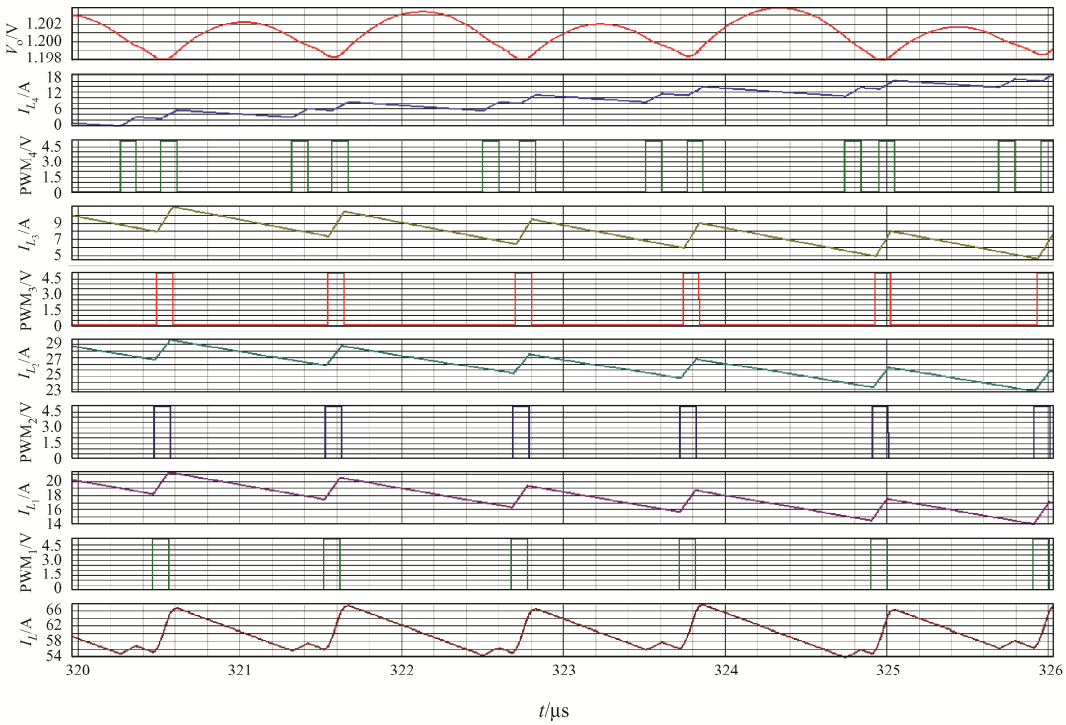
其次，设置不同斜率的斜坡得到仿真波形如图 5 所示。其波形从上到下依次为输出电压 V_o、电感电流 I_{L_4} 及其控制信号 PWM_4、I_{L_3} 及其控制信号 PWM_3、I_{L_2} 及其控制信号 PWM_2、I_{L_1} 及其控制信号 PWM_1 和总电感电流 I_L。具体设置如下：ADC 的最小有效值 $Q_{ADC}=ADC_{range}/2^{15}$，ADC 的量化范围 ADC_{range}=180 mV，补偿斜坡的计数器时钟 T_{clk}=5 ns，得到设置的补偿斜坡的斜率 $M_{rm}=Q_{ADC}/T_{clk}$=1.09 mV/μs，如图 5(a)所示，扰动引起各相电感电流发生振荡，输出电压发生振荡，系统不稳定。图 5(b)为在上述条件不变，仅改变 ADC 的量化范围(ADC_{range} =400 mV)情况下的对应波形，补偿斜坡的斜率 $M_{rm}=Q_{ADC}/T_{clk}$=2.44 mV/μs，可见扰动量不能逐渐衰减，第四相 PWM_4 信号在 2 个连续周期产生双脉冲，表明发生次谐波。同样，仅改变 ADC 的量化范围(ADC_{range} =516 mV)情况下的对应波

形，补偿斜坡的斜率 $M_{rm}=Q_{ADC}/T_{clk}=3.14$ mV/μs，如图 5(c)所示，扰动随时间衰减，各相电感电流均正常，未发生次谐波。将电路参数代入式(9)可知，补偿斜坡斜率 $M_{rm}>1.18$ mV/μs 以保证系统稳定。

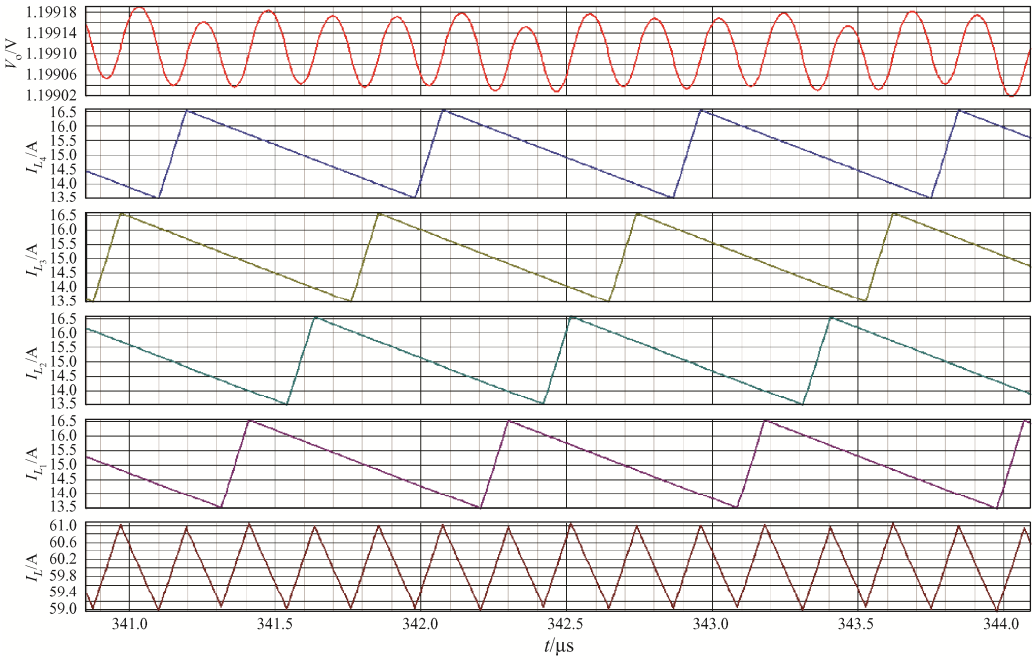
不同斜坡斜率下系统的稳定性见表 1。结果表明，当斜坡斜率小于要求斜率时，系统就会发生振荡；当斜坡斜率略大于要求斜率时，系统会发生次谐波情况；当斜坡斜率远大于要求斜率时，系统稳定。



(a) $M_{rm}=1.09$ mV/μs



(b) $M_{rm}=2.44$ mV/μs



(c) M_{rm}=3.14 mV/μs

图 5 不同斜坡斜率下的波形

Fig. 5 Waveforms at different ramp slopes

表 1 不同斜坡斜率下的稳定性

Tab. 1 Stability at different ramp slopes

设置的斜坡斜率/(mV·μs^{-1})	稳定条件要求的斜率/(mV·μs^{-1})	稳定性
1.09	1.18	不稳定
2.44	1.18	次谐波
3.14	1.18	无次谐波

4 结语

数字多相 COT 控制的 Buck 变换器在 R_{esr} 很小时，添加补偿斜坡(在 1 个开关周期内斜率固定的斜坡)可保证系统的稳定性。将多相系统等效为单相系统进行稳定性分析，利用输出电容的电荷变化量和电感电流变化量之间的关系，给出最小斜坡斜率公式。其中控制器的输入量为输出反馈误差电压数字量和补偿斜坡数字量，需要加入 ADC 采样延迟和电路传播延迟等因素对系统稳定性的影响。仿真结果表明，系统要满足最小补偿斜坡斜率的要求，以避免系统发生不稳定。

参考文献：

[1] Cheng K B, Direnzo M. Auto-tuning of hybrid ripple-based constant on-time control for fast load transients and dynamic voltage transitions of multiphase voltage regulators [C]// 2017 IEEE Applied Power Electronics Conference and Exposition (APEC). Tampa, FL, USA, 2017: 224-229.

[2] Oraw B, Ayyanar R. Small signal modeling and control design for new extended duty ratio, interleaved multi-phase synchronous Buck converter [C]// INTELEC 06-Twenty-Eighth International Telecommunications Energy Conference. Providence, RI, USA, 2006: 1-8.

[3] 曾利彬, 陈艳峰, 张波, 等. 数十兆赫兹级 DC-DC 变换器关键技术研究进展[J]. 电源学报, 2023, 21(1): 45-54.
Zeng Libin, Chen Yanfeng, Zhang Bo, et al. Research of multi-tens MHz DC-DC converter [J]. Journal of Power Supply, 2023, 21(1): 45-54. (in Chinese)

[4] 孟良, 胡雪凯. 基于模型预测控制的 Buck 型双向 DC-DC 变换器动态补偿控制[J]. 电源学报, 2024, 22(2): 90-97.
Meng Liang, Hu Xuekai. Dynamic compensation control of Buck-type bidirectional DC-DC converter based on model predictive control [J]. Journal of Power Supply, 2024, 22(2): 90-97. (in Chinese)

[5] 李子阳, 杭丽君, 郑翔, 等. 数字控制 DC-DC 变换器改进离散迭代建模和稳定性分析[J]. 电工技术学报, 2023,

38(7): 1882-1899.
Li Ziyang, Hang Lijun, Zheng Xiang, et al. Improved sampled-data modeling method and stability analysis of digitally controlled DC-DC converters [J]. Transactions of China Electrotechnical Society, 2023, 38(7): 1882-1899. (in Chinese)

[6] 程翔鹏, 刘进军, 邵钰, 等. 峰值电流控制 Buck 变换器高频建模及结合遗传算法的控制器优化设计[J]. 电工技术学报, 2024, 39(1): 217-232.
Cheng Xiangpeng, Liu Jinjun, Shao Yu, et al. High-frequency modeling for peak current-model Buck converters and optimal controller design by combining genetic algorithm [J]. Transactions of China Electrotechnical Society, 2024, 39(1): 217-232. (in Chinese)

[7] 郭泽惠. 基于恒定导通时间控制的多相 Buck 变换器研究[D]. 成都: 电子科技大学, 2022.
Guo Zehui. Research on multi-phase Buck converter based on constant on-time control [D]. Chengdu: University of Electronic Science and Technology of China, 2022. (in Chinese)

[8] 胡怀志. DC-DC 变换器的数字 COT 控制电路设计[D]. 成都: 电子科技大学, 2021.
Hu Huaizhi. Design of digital COT control circuit for DC-DC converter [D]. Chengdu: University of Electronic Science and Technology of China, 2021. (in Chinese)

[9] Tian Shuilin, Lee F C, Mattavelli P, et al. Small-signal analysis and optimal design of external ramp for constant on-time V^2 control with multilayer ceramic caps [J]. IEEE Transactions on Power Electronics, 2014, 29(8): 4450-4460.

[10] Li Jian, Lee F C. New modeling approach for current-mode control [C]// 2009 Twenty-Fourth Annual IEEE Applied Power Electronics Conference and Exposition. Washington, DC, USA, 2009: 305-311.

[11] Li Jian, Lee F C. New modeling approach and equivalent circuit representation for current-mode control [J]. IEEE Transactions on Power Electronics, 2010, 25(5): 1218-1230.

[12] Tian Shuilin, Lee F C, Jian Li, et al. Equivalent circuit model of constant on-time current mode control with external ramp compensation [C]// 2014 IEEE Energy Conversion Congress and Exposition (ECCE). Pittsburgh, PA, USA, 2014: 3747-3754.

[13] Cheng Kuangyao, Yu Feng, Yan Yingyi, et al. Analysis of multi-phase hybrid ripple-based adaptive on-time control for voltage regulator modules [C]// 2012 Twenty-Seventh Annual IEEE Applied Power Electronics Conference and Exposition (APEC). Orlando, FL, USA, 2012: 1088-1095.

[14] Kapat S, Krein P T. A tutorial and review discussion of modulation, control and tuning of high-performance DC-DC converters based on small-signal and large-signal approaches [J]. IEEE Open Journal of Power Electronics, 2020, 1: 339-371.

[15] Ridley R B. A new, continuous-time model for current-mode control (power convertors) [J]. IEEE Transactions on Power Electronics, 1991, 6(2): 271-280.

[16] Qian Ting. Subharmonic analysis for Buck converters with constant on-time control and ramp compensation [J]. IEEE Transactions on Industrial Electronics, 2013, 60(5): 1780-1786.

[17] 胡文浩, 陈昌松, 段善旭. 多相交错 Buck 变换器的解耦均流控制方法[J]. 电源学报, 2021, 19(1): 7-14.
Hu Wenhao, Chen Changsong, Duan Shanxu. Decoupled current balancing control method for multiphase interleaved Buck converters [J]. Journal of Power Supply, 2021, 19(1): 7-14. (in Chinese)



朱健

作者简介：

朱健(1997—　)，男，中国电源学会学生会员，通信作者，硕士研究生。研究方向：数字多相控制器集成电路。E-mail：545004134@qq.com。

胡耀华(1972—　)，男，博士，教授。研究方向：预测控制理论及应用，电子设计自动化，智能装备开发设计，智能制造。E-mail：huyx@dgut.edu.cn。

李学宁(1963—　)，男，博士，副教授。研究方向：功率器件和智能功率集成电路。E-mail：john.li@innovisionsemi.com。

(责任编辑：耿越)