DOI：10.13234/j.issn.2095-2805.2025.4.89 **中图分类号**：TM46 **文献标志码**：A

异质开关三相三电平并网变流器断续脉宽调制死区补偿方法

张 勇[1,2](中国电源学会会员)，卢 盈[1,2](中国电源学会会员)，
沈 肖[3](中国电源学会学生会员)，诸葛慧子[3](中国电源学会学生会员)，
邹宇航[4](中国电源学会会员)，张 犁[3](中国电源学会高级会员)
(1.爱士惟新能源技术(扬中)有限公司，镇江 212000；2.爱士惟科技股份有限公司，上海 200000；
3.河海大学电气与动力工程学院，南京 210000；4.江苏省新能源发电与电能变换重点实验室
(南京航空航天大学)，南京 210000)

摘要：相比于连续脉宽调制CPWM(continuous pulse width modulation)，断续脉宽调制DPWM(discontinuous pulse width modulation)可有效降低开关损耗，更适用于高开关频率变流器。然而，随着开关频率的提升，死区时间占开关周期的比例增加，加剧了对变流器输出谐波的影响。提出异质开关三相三电平并网变流器断续脉宽调制死区补偿方法，当桥臂电平处于高频变化区间时，通过调制波偏移消除死区时间对开关状态的影响；当桥臂电平被钳位时，通过改进调制波与载波的比较逻辑，避免被钳位相产生多余的开关动作，并保证钳位模式切换时有足够的死区时间。最后，搭建三相三电平有源钳位并网变流器实验平台，验证所提死区补偿方法的可行性与有效性。

关键词：死区补偿；断续脉宽调制；现场可编程门阵列；三电平并网变流器

Dead-time Compensation Method for Si/SiC Hybrid Three-phase Three-level Grid-tied Converters with Discontinuous Pulse Width Modulation

ZHANG Yong[1,2], *Member*, *CPSS*, LU Ying[1,2], *Member*, *CPSS*, SHEN Xiao[3], *Student Member*, *CPSS*,
ZHUGE Huizi[3], *Student Member*, *CPSS*, ZOU Yuhang[4], *Member*, *CPSS*,
ZHANG Li[3], *Senior Member*, *CPSS*
(1. Aiswei New Energy Technology (Yangzhong) Co., Ltd., Zhenjiang 212000, China; 2. Aiswei Technology Co., Ltd., Shanghai 200000, China; 3. School of Electrical and Power Engineering, Hohai University, Nanjing 210000, China; 4. Jiangsu Key Laboratory of New Energy Generation and Power Conversion (Nanjing University of Aeronautics and Astronautics), Nanjing 210000, China)

Abstract: Compared with the continuous pulse width modulation scheme, the discontinuous pulse width modulation (DPWM) scheme can effectively reduce switching losses and is more suitable for converters with a high switching frequency. However, as the switching frequency increases, the proportion of dead time in the switching period rises, significantly affecting the harmonic performance of the converter. A dead-time compensation method for Si/SiC hybrid three-phase three-level grid-tied converters with DPWM is proposed. When the bridge-leg voltage is high-frequency switching, the impact of dead-time on the switching state will be eliminated by offsetting the modulation wave. When the bridge-leg voltage is clamped, the comparison logic between the modulation wave and the carrier wave will be

收稿日期：2024-07-25；**修回日期**：2024-08-24；**录用日期**：2024-09-05；**网络首发日期**：2024-09-25
基金项目：国家自然科学基金面上资助项目(52177176)；江苏省碳达峰碳中和科技创新专项资金资助项目(BA2023108)
This work is supported by National Natural Science Foundation of China under the grant 52177176; Jiangsu Provincial Science and Technology Innovation Special Fund for Carbon Peak and Carbon Neutrality under the grant BA2023108

improved to avoid unnecessary switching actions in the clamped phase and ensure sufficient dead time during the transition of clamping modes. Finally, an experimental platform of a three-phase three-level active clamped converter was set up to verify the feasibility and effectiveness of the proposed dead-time compensation method.

Keywords: Dead-time compensation; discontinuous pulse width modulation (DPWM); field programmable gate array (FPGA); three-level grid-tied converter

三相三电平有源中点钳位 ANPC(active neutral-point clamped)变流器具有电压应力低、器件损耗分布均衡及换流自由度高等优点，已被广泛应用于光伏发电及电机驱动等场合。混合使用硅 Si(silicon)和碳化硅 SiC(silicon carbide)器件可低成本提升变流器的开关频率，减小无源器件体积、提高 ANPC 变流器的功率密度。然而，大幅提高开关频率使得开关损耗急剧增加，降低了变流器效率。相比于连续脉宽调制 CPWM(continuous pulse width modulation)，断续脉宽调制 DPWM(discontinuous pulse width modulation)在每个开关周期内钳位一相开关状态使其不动作，减少了开关损耗，更适用于高开关频率并网变流器[1-3]。

为避免桥臂发生直通，使用 DPWM 时也须在同一桥臂上、下功率开关器件驱动信号之间设置 1 段死区时间[4-5]。死区时间会造成交流侧相桥臂电压脉冲丢失，使输出电压和电流发生畸变，并降低并网变流器直流电压利用率[6-8]。随着开关频率提高，上述死区效应越发严重，加剧了其对并网变流器输出谐波的影响。

为克服死区效应对变流器性能的负面影响，诸多学者进行了死区补偿方法研究。改进闭环控制器可消除死区时间导致的控制误差，从而消除死区时间对变流器的影响。文献[9]分析了死区时间导致的控制误差频率，采用在特定频率处具有高增益的准谐振控制器来减少死区时间引起的谐波问题；文献[10]采用滑模控制替代传统 PI 控制来抑制死区效应。然而，消除控制误差需增加复杂的控制环节，且控制器参数设计难度大。

改进调制策略也可消除死区时间的影响，且更便于实现。文献[11-12]根据负载电流极性调整参考电压矢量以补偿死区时间的影响，但该方法计算量较大，且对电流极性检测的精度要求较高；文献[13]计算了死区时间导致的电平误差，通过修正三相参考调制波来补偿该电平误差；文献[14]通过调制波偏移配置死区时间，消除了死区时间对桥臂电压的影响。然而，上述方法均未考虑 DPWM 中一相开关状态被钳位的情况，直接应用于 DPWM 可能导致开关次数增加，且无法配置钳位模式切换瞬间的死区时间，易导致桥臂直通。

本文提出 1 种基于现场可编程门阵列 FPGA(field programmable gate array)的 DPWM 死区补偿方法，当桥臂电平高频变化时，通过调制波偏移减少死区时间内电感电流续流通路所对应开关管的导通时间，从而避免死区时间影响桥臂电压的脉冲宽度；当桥臂电平被钳位时，改进调制波与载波的比较逻辑，避免开关管在钳位区间产生附加开关动作，并在不同钳位模式之间设置死区时间，使钳位模式安全切换。

1 断续脉宽调制及死区效应分析

1.1 三电平并网变流器的断续脉宽调制

2-SiC 混合三相三电平 ANPC 变流器拓扑如图 1 所示。DPWM 调制环节通过向三相正弦参考信号中注入零序分量来实现一相开关动作钳位，从而减少开关损耗[15]。标幺化的三相正弦调制波可表示为

$$\begin{cases} m_{\mathrm{A,ref}} = M\cos(2\pi f_{\mathrm{g}}t) \\ m_{\mathrm{B,ref}} = M\cos(2\pi f_{\mathrm{g}}t - 120^\circ) \\ m_{\mathrm{C,ref}} = M\cos(2\pi f_{\mathrm{g}}t + 120^\circ) \\ M = \dfrac{\sqrt{6}u_{\mathrm{ac}}}{u_{\mathrm{dc}}} \end{cases} \tag{1}$$

式中：M 为调制比，也是归一化的调制波幅值；f_{g} 为电网频率；u_{ac} 为交流电网相电压有效值；u_{dc} 为直流侧电压。

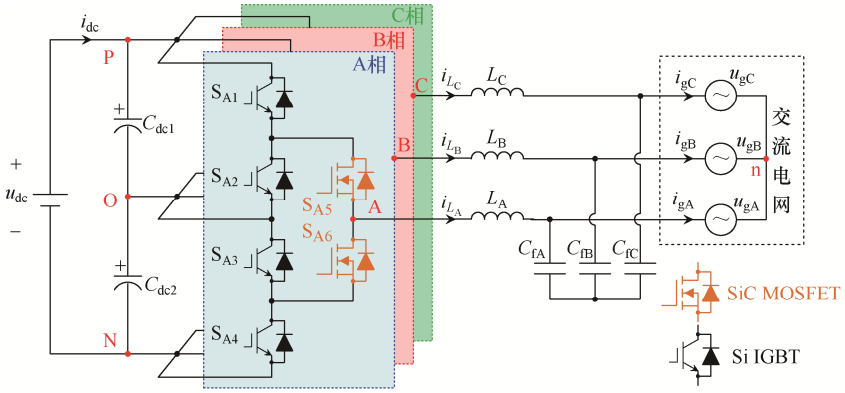


图 1　2-SiC 混合三相三电平 ANPC 变流器拓扑

Fig. 1 Topology of 2-SiC hybrid three-phase three-level ANPC converter

DPWM 的调制波 m_X 可表示为

$$\begin{cases} m_X = m_{X,\mathrm{ref}} + z \quad X = \mathrm{A},\ \mathrm{B},\ \mathrm{C} \\ z = \begin{cases} -m_{\mathrm{mid}} & |m_{\max}| \geqslant |m_{\min}| \text{且} 1 - m_{\max} > -m_{\mathrm{mid}} \\ 1 - m_{\max} & |m_{\max}| \geqslant |m_{\min}| \text{且} 1 - m_{\max} < -m_{\mathrm{mid}} \\ -m_{\mathrm{mid}} & |m_{\max}| < |m_{\min}| \text{且} -1 - m_{\min} < -m_{\mathrm{mid}} \\ -1 - m_{\min} & |m_{\max}| < |m_{\min}| \text{且} -1 - m_{\min} > -m_{\mathrm{mid}} \end{cases} \end{cases} \tag{2}$$

式中：z 为零序分量；$m_{\max}$、$m_{\min}$ 和 m_{mid} 分别为某一时刻三相正弦参考信号的最大值、最小值和中间值。

图 2 为 DPWM 的调制波 m_X 及所对应的桥臂电压 u_{XO} 波形(X=A，B，C)。图中：u_{cP} 为正向载波；u_{cN} 为反向载波；ωt 为相位角度。当调制波 $m_X > u_{\mathrm{cP}}$ 时，桥臂输出 P 电平；当 $m_X < u_{\mathrm{cN}}$ 时，桥臂输出 N 电平；m_X 位于 u_{cP} 和 u_{cN} 之间时，桥臂输出 O 电平。由图 2 可见，三相调制波在对应正弦参考信号的过零点附近被钳位于 0，在正向峰值和负向峰值处则分别被钳位于 1 或-1，因此，其桥臂电压的钳位区间位于正弦参考信号的峰值点和过零点附近。

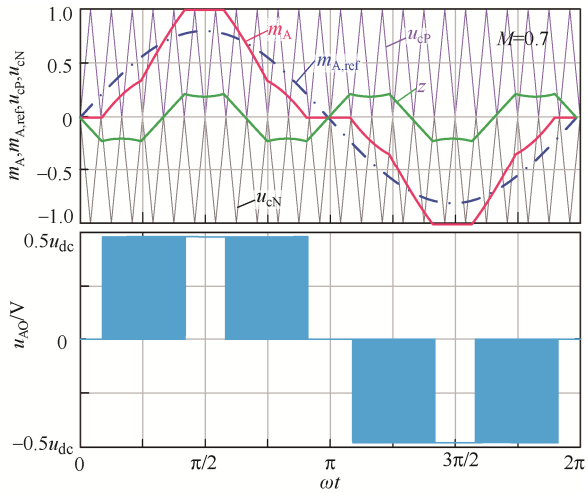


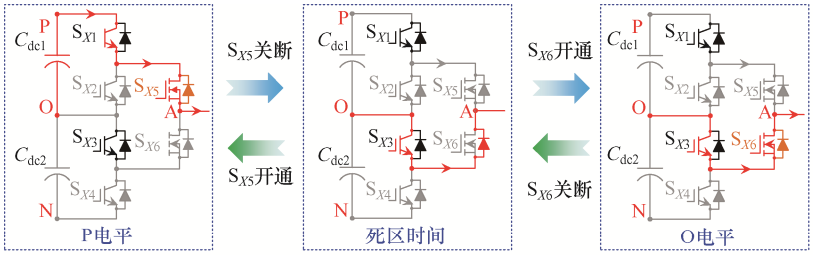
图 2　DPWM 调制波及桥臂电压

Fig. 2 Modulation wave and bridge-leg voltage of DPWM

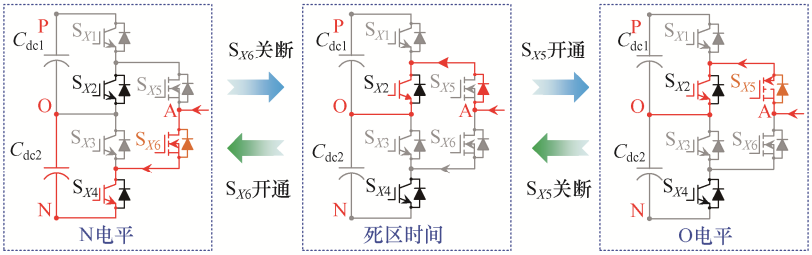
1.2　死区效应分析

单位功率因数下 2-SiC 混合三相三电平 ANPC 变流器的换流过程如图 3 所示，在 1 个基波周期内，S_{X5} 和 S_{X6} 为高频管，S_{X1}、S_{X2}、S_{X3}、S_{X4} 为工频管(X=A，B，C)。由于工频管间的死区效应对变流器输出谐波影响较小，本文仅讨论高频管间的死区效应。由图 3 可见，在死区时间内，电感电流经开关管的体二极管续流，且电流流经直流侧中点 O，因此死区时间内该相桥臂电压处于 O 电平。

图 4 为基于上升沿延时的传统死区时间配置过程，该方法广泛应用于数字信号处理器 DSP (digital signal processor)的脉宽调制单元。$u_{XO,\mathrm{ideal}}$ 表示调制波与载波交截产生的理想桥臂电压，u_{XO} 表示配置死区时间后根据开关管通断所确定的实际桥臂电压，$u_{\mathrm{gs},X5}$、$u_{\mathrm{gs},X6}$ 分别表示开关管 S_{X5} 和 S_{X6} 的驱动电压。可见，由于死区时间内桥臂电压处于 O 电平，实际桥臂电压的 O 电平时间更长，而 N 电平或 P 电平的时间被缩短，与理想桥臂电压不一致，故逆变器输出电压不能准确跟踪给定正弦参考信号，导致并网电流畸变。



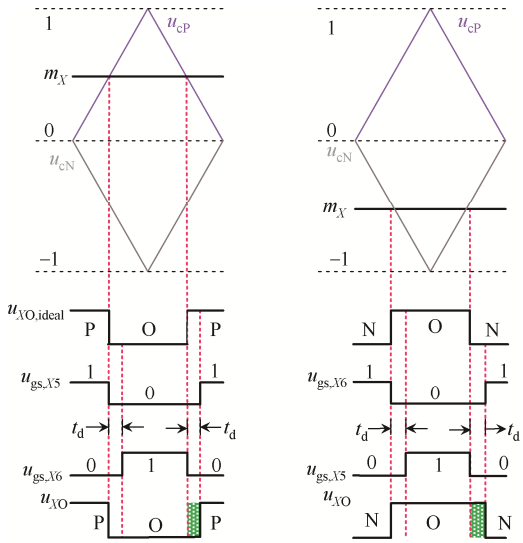
(a) 正半周换流过程



(b) 负半周换流过程

图 3 2-SiC 混合三相三电平 ANPC 变流器的换流过程

Fig. 3 Commutation process of 2-SiC hybrid three-phase three-level ANPC converter



(a) 正半周，$m_{X,ref}>0$ (b) 负半周，$m_{X,ref}<0$

图 4 传统死区时间配置过程

Fig. 4 Conventional dead-time configuration process

2 基于FPGA的DPWM死区补偿方法

相比于 DSP，FPGA 可以更灵活地控制三相三电平 ANPC 变流器的换流过程及死区时间配置，故本文通过FPGA来补偿三电平DPWM的死区效应。此外，由于 2-SiC 混合三相三电平 ANPC 变流器中工频管间的死区效应对变流器影响较小，采用传统方法配置死区时间即可。本文仅研究高频管 S_{X5} 和 S_{X6} 间的死区补偿方法。

2.1 DSP+FPGA 控制的并网变流器系统结构

图 5 为三相三电平 ANPC 并网变流器的 DSP+FPGA 控制系统框图[16]。DSP 执行控制环路，计算DPWM调制波，并向FPGA发送调制波；FPGA 根据 DPWM 调制波计算各个开关管 S_{XY} 所对应的

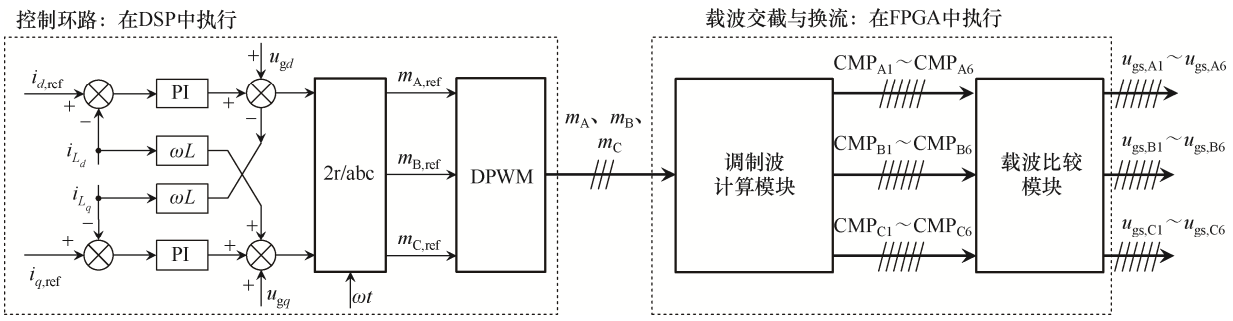


图 5 控制系统结构

Fig. 5 Structure of control system

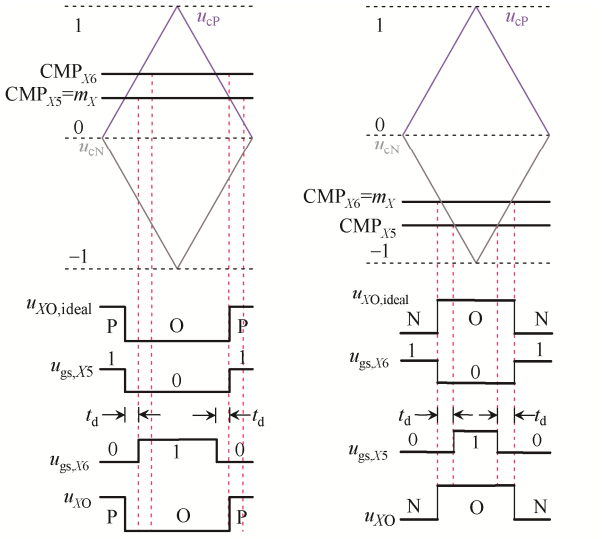
调制波 CMP_{XY}，并将其与载波比较生成开关管 S_{XY} 的驱动电压 $u_{\mathrm{gs},XY}$(X=A，B，C；Y=1，2，3，4，5，6)。

本文通过优化 FPGA 中的调制波计算及载波与调制波的比较逻辑来优化 DPWM 的死区时间配置方法，从而补偿死区效应对桥臂电压的影响。

2.2 调制波计算模块优化

由图 3 可见，死区时间内桥臂电压的电平状态由电感电流的续流路径决定，缩短电感电流续流经过的体二极管所对应的开关管导通时间将不影响桥臂电压各电平的持续时间。因此，可通过偏移特定开关管的调制波，缩短特定开关管的导通时间来配置死区时间，并补偿死区时间的影响。

调制波偏移及死区时间配置示意如图 6 所示。以图 6(a)所示正半周为例分析，此时工频管 S_{X1}、S_{X3} 保持导通，S_{X2}、S_{X4} 保持关断。高频管方面，CMP_{X5} 与 m_X 一致，而 CMP_{X6} 被抬高，故开关管 S_{X6} 导通时间缩短，从而生成开关管 S_{X6} 和 S_{X5} 之间的死区时间。然而，由于 S_{X6} 未开通时电感电流通过 S_{X6} 的体二极管续流，桥臂电压仍为 O 电平，因此实际桥臂电压 $u_{X\mathrm{O}}$ 与理想桥臂电压 $u_{X\mathrm{O,ideal}}$ 一致，所提方法对桥臂电压脉冲宽度无影响(X=A，B，C)。图 6(b)所示负半周调制波偏移及死区时间配置与正半周同理，不再赘述。



(a) 正半周，$m_{X,\mathrm{ref}}>0$且$i_{L_X}>0$　(b) 负半周，$m_{X,\mathrm{ref}}<0$且$i_{L_X}<0$

图 6　调制波偏移及死区时间配置示意

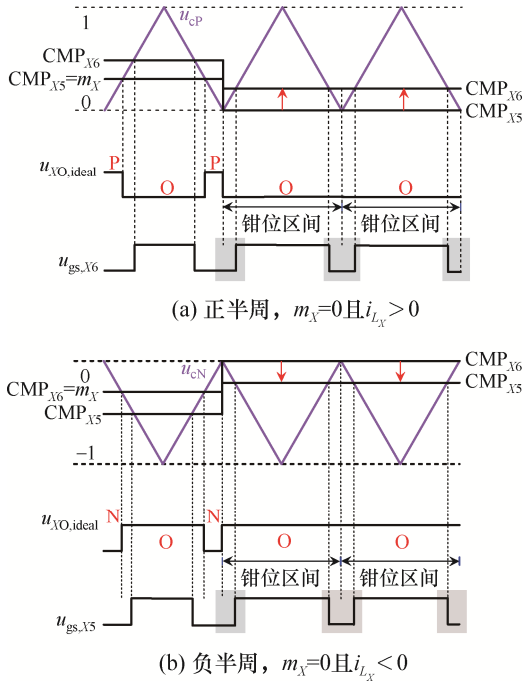
Fig. 6 Schematic of modulation wave offsetting and dead-time configuration

基于上述原理，用于确定高频管 S_{X5}、S_{X6} 通断状态的调制波 CMP_{X5}、CMP_{X6}(X=A, B, C)可分别表示为

$$\begin{cases}\mathrm{CMP}_{X5}=\begin{cases}m_X & i_{L_X}\geqslant 0\\ m_X-2t_\mathrm{d}/T_\mathrm{s} & i_{L_X}<0\end{cases}\\ \mathrm{CMP}_{X6}=\begin{cases}m_X+2t_\mathrm{d}/T_\mathrm{s} & i_{L_X}\geqslant 0\\ m_X & i_{L_X}<0\end{cases}\end{cases}\tag{3}$$

式中：i_{L_X} 为 X 相电感电流(X=A, B, C)；t_d 为死区时间；T_s 为开关周期。

以上配置过程无法直接应用于 DPWM 的钳位区间内，如图 7 所示，当 m_X=0 时，桥臂电压被钳位于 O 电平。由于式(3)对调制波进行了偏移，导致 CMP_{X5} 或 CMP_{X6} 仍与载波交截，使开关管 S_{X6} 或 S_{X5} 不断开关动作，增加了开关损耗。因此，需在调制波偏移的基础上进一步优化调制波与载波的比较逻辑，避免被钳位相的开关管高频动作(X=A，B，C)。



(a) 正半周，m_X=0且$i_{L_X}>0$

(b) 负半周，m_X=0且$i_{L_X}<0$

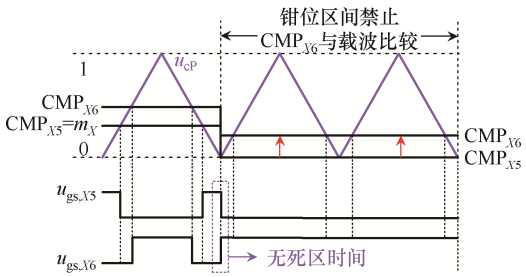
图 7　使用调制波偏移后 DPWM 钳位区间内的高频开关动作现象

Fig. 7 High-frequency switching action in clamping region using DPWM and modulation wave offsetting

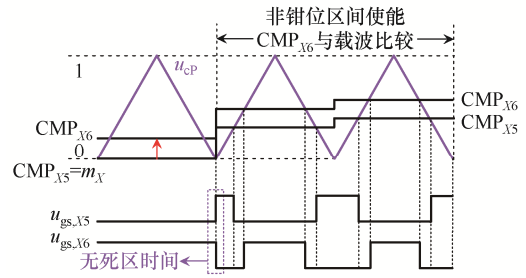
2.3 载波比较模块优化

为避免开关管 S_{X6} 和 S_{X5} 因调制波偏移而在本

应钳位于 O 电平的区间高频开关动作，需在钳位区间内禁止调制波与载波的比较，将图 3 所示 O 电平电流路径所对应的开关管置为常高。然而，如果在该相桥臂进入 O 电平钳位区间的瞬间就立即禁止比较，则开关管 S_{X6} 和 S_{X5} 之间缺少死区时间，将导致桥臂直通。如图 8(a)所示，如果在 m_X 被置为 0 的瞬间就禁止 CMP_{X6} 与载波比较，强制将 S_{X6} 置高，虽可解决图 7(a)所示的高频开关动作问题，但在开关周期的交接处 S_{X6} 和 S_{X5} 同时动作，缺少死区时间。同理，如图 8(b)所示，如果在 m_X 由 0 变化为正数的瞬间就再次使能 CMP_{X6} 与载波比较，也将导致 S_{X6} 和 S_{X5} 同时动作，缺少死区时间。因此，调制波与载波比较的禁止与使能之间需设置一定延时。



(a) 正半周，桥臂由高频开关区间进入钳位区间



(b) 正半周，桥臂由钳位区间进入高频开关区间

图 8 立即禁止比较逻辑的无死区时间问题示意

Fig. 8 Schematic of no-dead-time issue when comparison logic is immediately disabled

本文通过 FPGA 时钟周期计数优化调制波与载波的比较逻辑，解决图 8 所示的无死区时间问题。在 FPGA 中根据各相调制波的值设置计数变量，即

$$\mathrm{CNT}_k^X=\begin{cases}\mathrm{CNT}_{k-1}^X+1 & m_X=0\text{且}\mathrm{CNT}_{k-1}\leqslant N_\mathrm{d}-1\\ \mathrm{CNT}_{k-1}^X-1 & m_X\neq 0\text{且}\mathrm{CNT}_{k-1}\geqslant 1\\ \mathrm{CNT}_{k-1}^X & \text{其他}\end{cases}\tag{4}$$

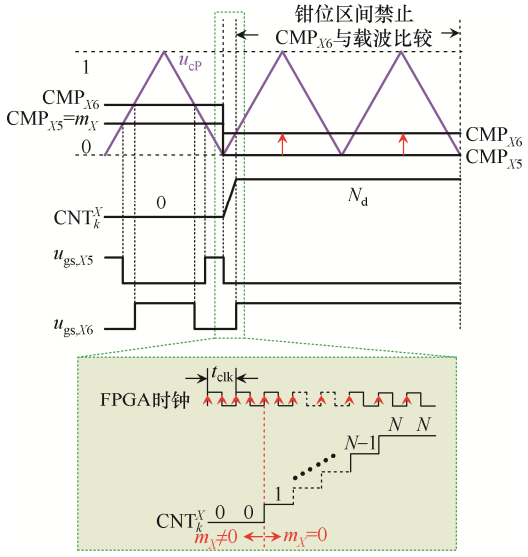
式中：CNT_k^X 为 X 相计数变量在第 k 个 FPGA 时钟周期内的值(X=A, B, C)；CNT_{k-1}^X 为 X 相计数变量在第 k–1 个 FPGA 时钟周期内的值，N_d 为该值的上限值，0 为该值的下限值。

由式(4)可知，当 m_X 由非零值变化为 0 时，CNT_k^X 由 0 逐渐增加至 N_d；当 m_X 由 0 变化为非零值时，CNT_k^X 由 N_d 逐渐减少至 0。CNT_k^X 的数值变化即可用于设置延时，故可将高频管 S_{X6} 和 S_{X5} 对应的调制波与载波的比较逻辑优化为

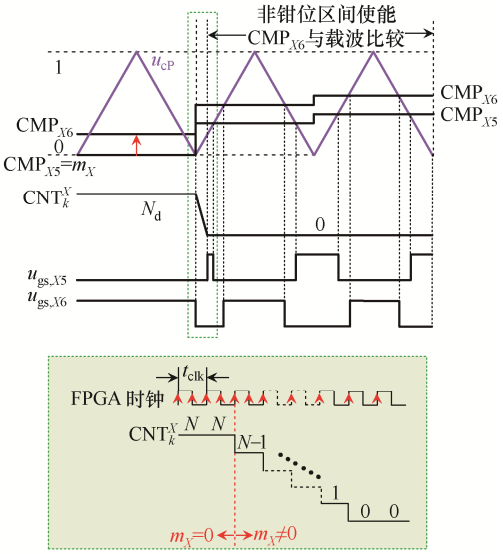
$$\begin{cases}m_{X,\mathrm{ref}}>0\\(\text{正半周})\end{cases}\begin{cases}u_{\mathrm{gs},X5}=\begin{cases}1 & \mathrm{CMP}_{X5}>u_{\mathrm{cP}}\text{且}\mathrm{CNT}_k^X=0\\0 & \mathrm{CMP}_{X5}<u_{\mathrm{cP}}\end{cases}\\ u_{\mathrm{gs},X6}=\begin{cases}1 & \mathrm{CMP}_{X6}<u_{\mathrm{cP}}\\0 & \mathrm{CMP}_{X6}>u_{\mathrm{cP}}\text{且}\mathrm{CNT}_k^X<N_\mathrm{d}\end{cases}\end{cases}$$

$$\begin{cases}m_{X,\mathrm{ref}}<0\\(\text{负半周})\end{cases}\begin{cases}u_{\mathrm{gs},X5}=\begin{cases}1 & \mathrm{CMP}_{X5}>u_{\mathrm{cN}}\\0 & \mathrm{CMP}_{X5}<u_{\mathrm{cN}}\text{且}\mathrm{CNT}_k^X<N_\mathrm{d}\end{cases}\\ u_{\mathrm{gs},X6}=\begin{cases}1 & \mathrm{CMP}_{X6}<u_{\mathrm{cN}}\text{且}\mathrm{CNT}_k^X=0\\0 & \mathrm{CMP}_{X6}>u_{\mathrm{cN}}\end{cases}\end{cases}\tag{5}$$

使用式(5)的优化比较逻辑后的驱动信号如图 9 所示，可见，由于比较逻辑中考虑了 CNT_k^X 的



(a) 正半周，桥臂由高频开关区间进入钳位区间



(b) 正半周，桥臂由钳位区间进入高频开关区间

图 9　比较逻辑优化后的驱动信号

Fig. 9 Driving signals with optimized comparison logic

计数值，S_{X6} 和 S_{X5} 将不会在开关周期的衔接处同时动作，二者之间的死区时间为 N_d 个 FPGA 时钟周期 t_{clk}，因此可设置 $N_d=t_d/t_{clk}$。此外，由于 CNT_k^X 增长至 N_d 后禁止 S_{X6} 在正半周期置低，图 7 所示的额外高频开关动作问题也得到解决。

3　仿真与实验验证

为了验证本文所提方法有效性，在 MATLAB/Simulink 搭建仿真平台进行仿真验证，并在实验室搭建了三相三电平 ANPC 并网变流器样机进行实验验证，仿真及实验参数见表 1。

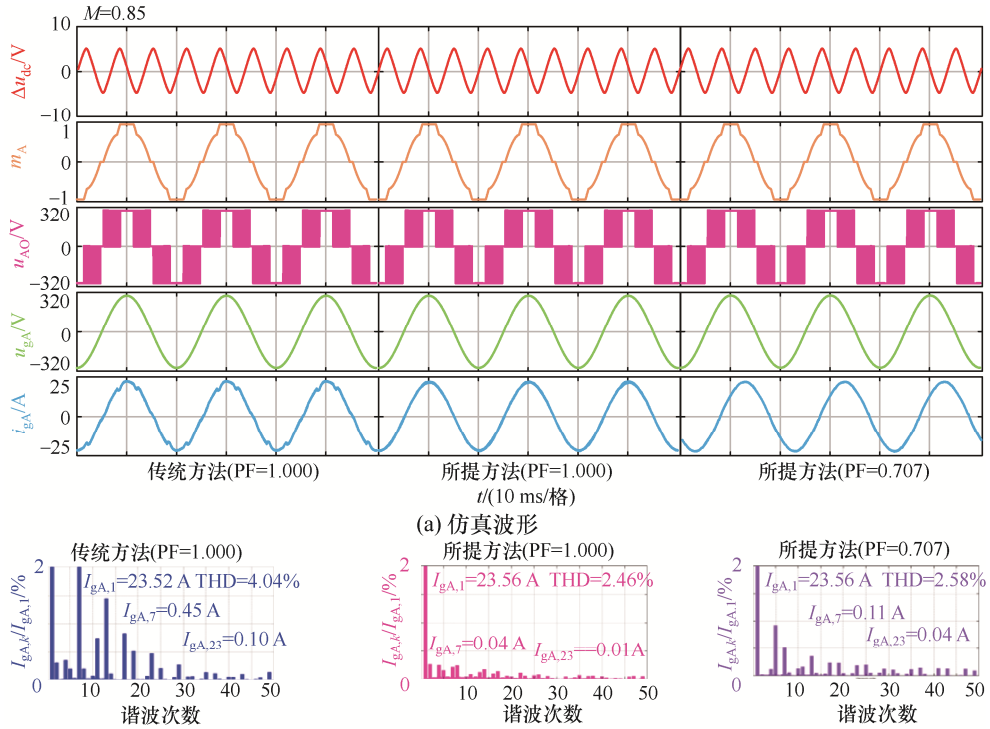
表 1　仿真及实验参数

Tab. 1 Simulation and experimental parameters

参数	数值
直流侧电压范围/V	600~1 000
直流侧额定电压 u_{dc}/V	630
额定电网电压 u_{gA}, u_{gB}, u_{gC}/V	220
电网基波频率/Hz	50
开关频率 f_s/ kHz	48
直流侧电容 C_{dc1}, C_{dc2}/ mF	1.65
滤波电感 L_A, L_B, L_C/μH	93
滤波电容 C_{fA}, C_{fB}, C_{fC}/μF	15
死区时间 t_d/ns	600
FPGA 时钟周期(t_{clk})/ns	20

3.1　仿真验证

图 10 为单位功率因数下传统死区时间配置方



(a) 仿真波形

(b) 并网电流频谱分析

图 10　仿真波形和并网电流频谱分析

Fig. 10 Simulation waveforms and grid-tied current spectrum analyses

法、单位功率因数与非单位功率因数下本文所提死区补偿方法的仿真波形及并网电流频谱分析结果，输出功率为 11 kW，额定电压为 630 V，其中，Δu_{dc} 为直流侧上、下电容电压差，m_A、u_{AO}、u_{gA}、i_{gA} 分别为 A 相调制波、桥臂电压、相电压与相电流，PF 为功率因数。由图 10 可见，相较于传统死区时间配置方法，使用本文所提死区补偿方法时，并网电流的谐波含量明显降低，且电流 THD 几乎不受功率因数的影响。此外，使能所提死区补偿方法后，中点电位依然处于动态平衡状态，因此所提方法不会导致中点电位不平衡。

3.2 实验验证

三相三电平 ANPC 并网变流器样机如图 11 所示，DSP 型号为 TMS32028379D，FPGA 型号为 EF2L45GL144B。直流侧由可编程直流源 IT6012B-800-40 供电，交流侧并入实际电网，并网电流 THD 及变流器效率由功率分析仪 WT1800 测得。

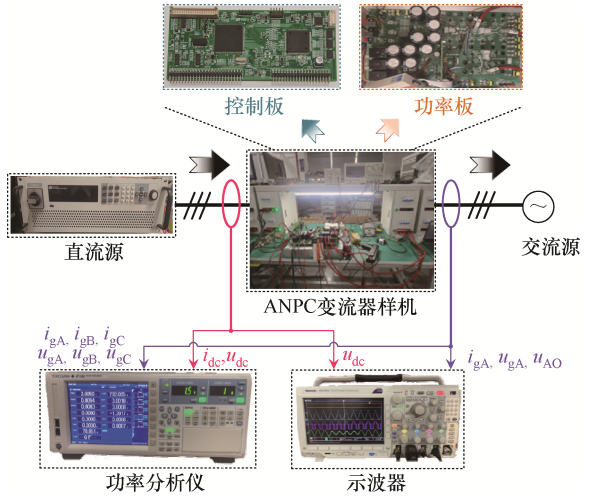


图 11 实验样机

Fig. 11 Experimental prototype

图 12 为传统死区时间配置方法和本文所提死区补偿方法的桥臂电压与驱动电压波形及其细节展开，其中，u_{AO} 为 A 相桥臂电压，$u_{gs,A5}$ 与 $u_{gs,A6}$ 为 A 相高频管 S_{A5} 和 S_{A6} 的驱动电压。细节展开图中，虚线部分为理想桥臂电压波形，t_d 为死区时间。可见，正半周时，传统方法在 S_{A5} 延迟开通的死区时间内丢失一段 P 电平，而所提方法通过缩短 S_{A6} 的导通时间使其提前关断，此时电感电流通过 S_{A6} 的体二极管续流，故不影响桥臂电压脉冲宽度，避免了 P 电平的丢失。因此，式(3)可避免死区时间影响桥臂电压，消除了死区时间的影响。

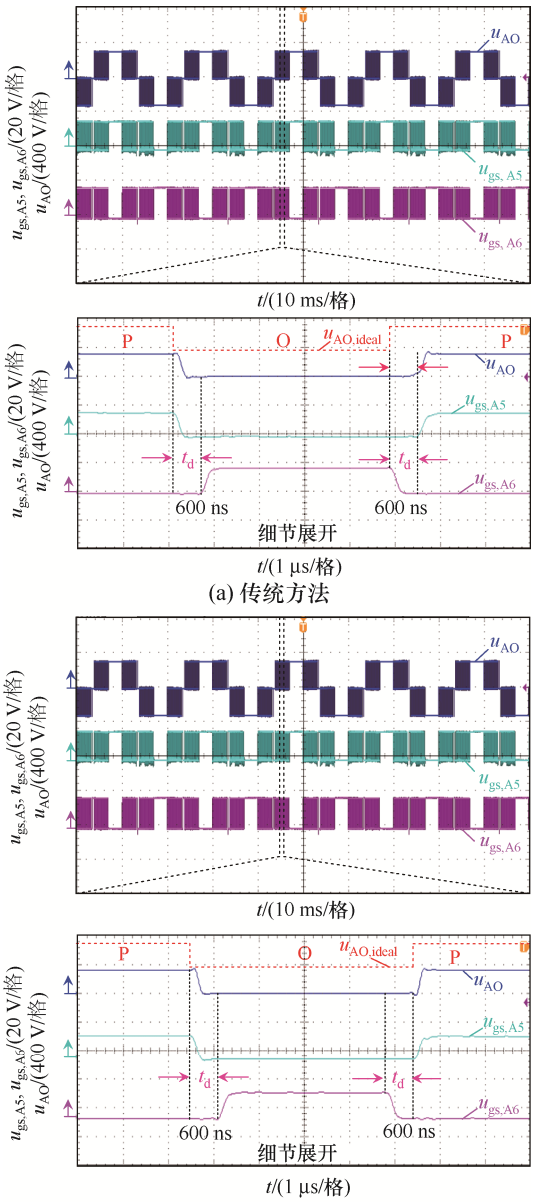


图 12 高频动作区间桥臂电压与驱动电压波形

Fig. 12 Waveforms of bridge-leg voltage and driving voltage in high-frequency action mode

本文所提死区补偿方法在桥臂工作状态切换时的驱动电压如图 13 所示。图 13(a)中，A 相桥臂电压由高频变化区间切换至钳位区间，此时开关管 S_{A5} 首先进入持续关断状态，经延时后 S_{A6} 进入持续导通状态，从而使桥臂电压由高频变化转为钳位 O 电平。图 13(b)中，A 相桥臂电压由钳位区间切换至

高频动作区间，此时开关管 S_{A6} 首先关断，经延时后 S_{A5} 导通，从而使桥臂电压由钳位 O 电平转为高频变化。此外，桥臂电压在钳位于 O 电平时，S_{A5} 和 S_{A6} 均没有多余的开关动作。因此，式(5)既消除了图 7 所示的额外高频开关现象，也保证了桥臂工作状态切换的瞬间高频管间有足够的死区时间。

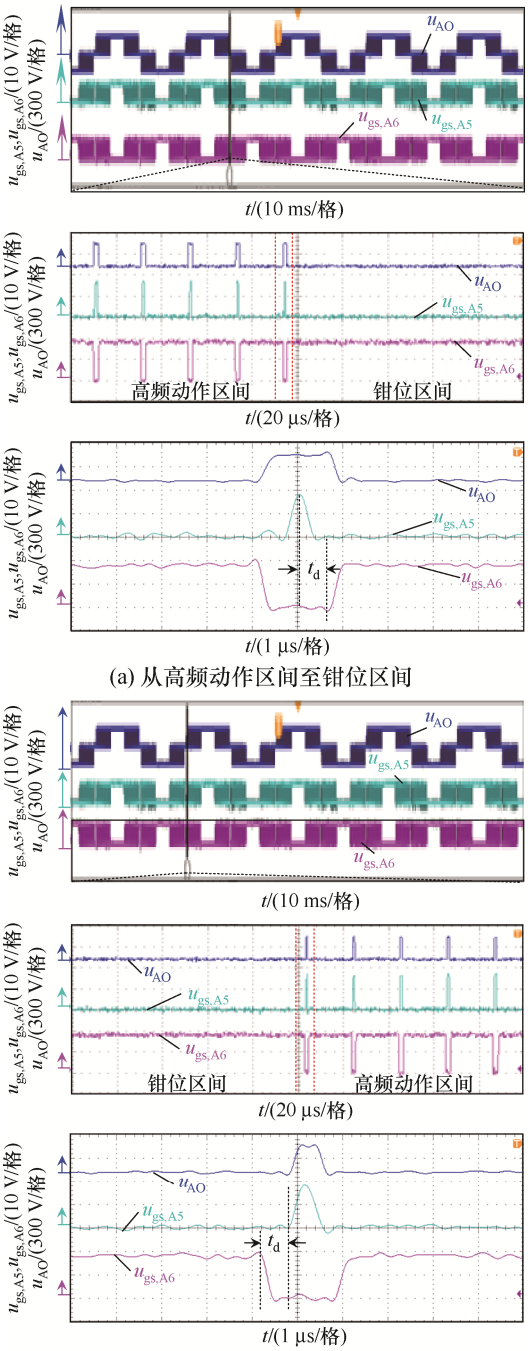


图 13　区间切换时桥臂电压与驱动电压波形

Fig. 13 Waveforms of bridge-leg voltage and driving voltage during transition of modes

输出功率为 11 kW 时，使用传统死区时间配置方法和所提死区补偿方法的稳态实验波形如图 14 所示，图中还给出了 A 相并网电流 i_{gA} 的频谱分析。对比图 14(a)和(b)可见，使用所提死区补偿方法，并网电流的低次谐波幅值明显降低，电流 THD 下降 1.32%，因此所提死区补偿方法可改善并网电流的谐波问题。此外，从桥臂电压 u_{AO} 可以看出，开关状态在部分区间被钳位，说明所提死区补偿方法适用于 DPWM。不同输出功率下，所提死区补偿方法和传统死区时间配置方法的并网电流 THD 曲线对比如图 15 所示，可见，所提死区补偿方法在全输出功率范围内降低了电流 THD，说明其避免了死区时间对桥臂电压的影响。

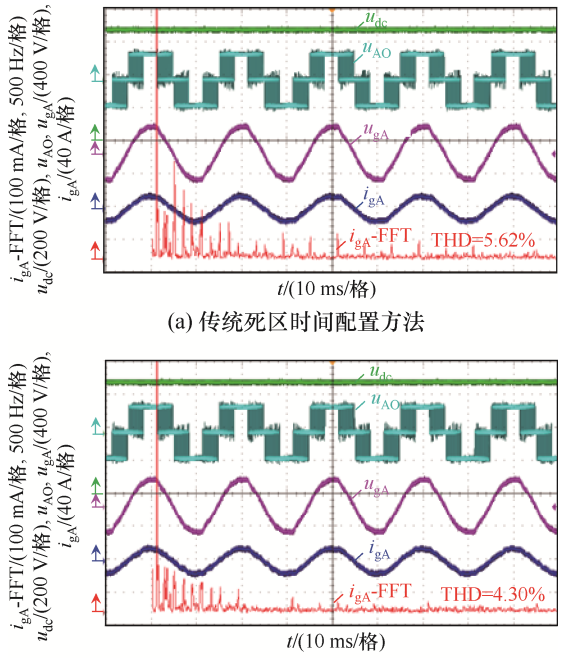


图 14　实验稳态波形

Fig. 14 Steady-state waveforms in experiment

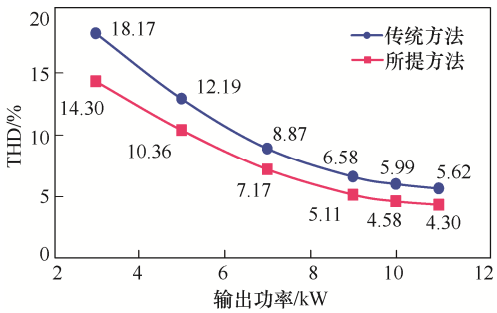


图 15　电流 THD 曲线

Fig. 15 Curves of current THD

开关逻辑优化前后的变流器效率对比如图 16 所示，可见，使能开关逻辑优化后，变流器效率明显提升，说明所提死区补偿方法中的开关逻辑优化环节减少了钳位区间内的开关动作，降低了开关损耗。

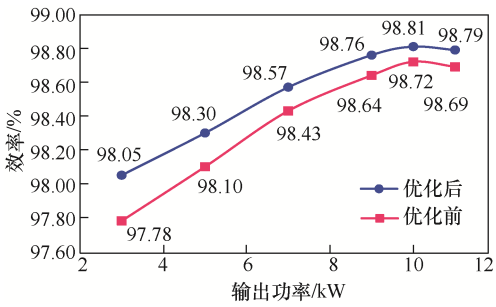


图 16 开关逻辑优化前后的效率对比

Fig. 16 Comparison of efficiency before and after switching logic is optimized

4 结语

本文提出 1 种异质开关三相三电平并网变流器 DPWM 的死区补偿方法，通过搭建三相三电平有源钳位并网变流器实验平台，验证所提死区补偿方法的可行性与有效性。实验结果表明：相较于传统死区时间配置方法，本文所提死区补偿方法能够消除死区时间对开关状态的影响，有效降低了并网电流 THD；所提死区补偿方法适用于 DPWM，通过 FPGA 对开关比较逻辑进行优化，避免了被钳位相产生多余的开关动作，并可实现钳位模式安全切换。

参考文献：

[1] 汪凤翔, 杨奥, 于新红, 等. 基于自适应超螺旋滑模观测器的三相 Vienna 整流器无模型预测电流控制[J]. 电工技术学报, 2024, 39(6): 1859-1870.
Wang Fengxiang, Yang Ao, Yu Xinhong, et al. Model-free predictive current control for three-phase Vienna rectifier based on adaptive super-twisting sliding mode observer [J]. Transactions of China Electrotechnical Society, 2024, 39(6): 1859-1870. (in Chinese)

[2] Jiang Weidong, Li Laibao, Wang Jinping, et al. A novel discontinuous PWM strategy to control neutral point voltage for neutral point clamped three-level inverter with improved PWM sequence [J]. IEEE Transactions on Power Electronics, 2019, 34(9): 9329-9341.

[3] 赵瑞. 高功率密度三相 Vienna 整流器调制技术研究[D]. 南京: 南京航空航天大学, 2020.
Zhao Rui. Research on modulation technology of high power density three-phase Vienna rectifier [D]. Nanjing: Nanjing University of Aeronautics and Astronautics, 2020. (in Chinese)

[4] 倪瑞政, 李庭, 陈杰, 等. 一种脉冲式死区补偿方法的研究[J]. 电工技术学报, 2019, 34(S2): 553-559.
Ni Ruizheng, Li Ting, Chen Jie, et al. Research on a pulse dead-time compensation method [J]. Transactions of China Electrotechnical Society, 2019, 34(S2): 553-559. (in Chinese)

[5] 叶少茜, 张希, 朱翀. 兼顾共模电压抑制与中性点电压平衡的 T 型三电平逆变器 DPWM 策略[J]. 电源学报, 2024, 22(5): 133-142.
Ye Shaoqian, Zhang Xi, Zhu Chong. DPWM strategy for T-type three-level inverter considering common-mode voltage reduction and neutral-point voltage balance [J]. Journal of Power Supply, 2024, 22(5): 133-142. (in Chinese)

[6] 王小鹏, 朱天亮, 程东亮, 等. 基于相电压反馈的三电平逆变器死区补偿[J]. 电源学报, 2021, 19(2): 48-56.
Wang Xiaopeng, Zhu Tianliang, Cheng Dongliang, et al. Three-level inverter dead-time compensation based on phase voltage feedback [J]. Journal of Power Supply, 2021, 19(2): 48-56. (in Chinese)

[7] Song Xilu, Shen Zewei, Zhou Dehong, et al. A dead time compensation method for three-level inverters based on current ripple prediction [C]// IECON 2023-49th Annual Conference of the IEEE Industrial Electronics Society. Singapore, Singapore, 2023: 1-6.

[8] Ning Jichao, Ben Hongqi, Li Jinhui, et al. A small-sized high-precision digital closed-loop modulation method for dead-time compensation for flying capacitor three-level inverters [J]. IEEE Transactions on Power Electronics, 2024, 39(4): 3968-3973.

[9] Li Haoyuan, Tao Yibin, Li Guanjun, et al. Enhancing the voltage quality of grid-forming converters by using improved dead time compensation strategy [C]// 2024 4th

International Conference on Neural Networks, Information and Communication Engineering (NNICE). Guangzhou, China, 2024: 1380-1385.

[10] Memije D, Carranza O, Rodriguez J J, et al. Reduction the dead-time effects on the inverter in renewable energy conversion systems by applying sliding mode control [C]// 2020 IEEE 11th International Symposium on Power Electronics for Distributed Generation Systems (PEDG). Dubrovnik, Croatia, 2020: 429-434.

[11] Li Xiong, Akin B, Rajashekara K. Vector-based dead-time compensation for three-level T-type converters [J]. IEEE Transactions on Industry Applications, 2016, 52(2): 1597-1607.

[12] Yu Hong, Wang Mingyu, Wang Dafang, et al. Research on dead time compensation of parallel multilevel topology structure [C]// 2021 International Conference on Control Science and Electric Power Systems (CSEPS). Shanghai, China, 2021: 190-193.

[13] 黄仲龙, 曾江, 冯磊. 基于FFT的三电平逆变器的死区补偿策略[J]. 电气传动, 2020, 50(6): 41-47.
Huang Zhonglong, Zeng Jiang, Feng Lei. Dead-time compensation strategy of three level inverter based on FFT [J]. Electric Drive, 2020, 50(6): 41-47. (in Chinese)

[14] Diao Naizhe, Sun Xianrui, Song Chonghui, et al. A multimodulation times SVPWM for dead-time effect elimination in three-level neutral point clamped converters [J]. IEEE Transactions on Industrial Electronics, 2021, 68(7): 5476-5485.

[15] 张哲, 邢岩, 张犁, 等. 三相Vienna整流器的载波断续脉宽调制优化算法[J]. 中国电机工程学报, 2022, 42(22): 8288-8297.
Zhang Zhe, Xing Yan, Zhang Li, et al. Optimized carrier-based discontinuous PWM schemes for three-phase Vienna-type rectifiers [J]. Proceedings of the CSEE, 2022, 42(22): 8288-8297. (in Chinese)

[16] Guan Qingxin, Li Chushan, Zhang Yu, et al. An extremely high efficient three-level active neutral-point-clamped converter comprising SiC and Si hybrid power stages [J]. IEEE Transactions on Power Electronics, 2018, 33(10): 8341-8352.



张勇

作者简介：

张勇(1974—　)，男，中国电源学会会员，博士，高级工程师。研究方向：并网变流技术。E-mail：Yong.zhang@aiswei-tech.com。

卢盈(1984—　)，男，中国电源学会会员，硕士，工程师。研究方向：并网变流技术。E-mail：elvis.lu@aiswei-tech.com。

沈肖(2000—　)，女，中国电源学会学生会员，硕士研究生。研究方向：多电平变流器调制技术。E-mail：231606030099@hhu.edu.cn。

诸葛慧子(2000—　)，女，中国电源学会学生会员，硕士研究生。研究方向：并网变流器调制与控制技术。E-mail：221306080072@hhu.edu.cn。

邹宇航(1998—　)，男，中国电源学会会员，博士。研究方向：高功率密度 DC/AC 变流器控制与调制，新能源并网发电系统。E-mail：zouyh@nuaa.edu.cn。

张犁(1985—　)，男，中国电源学会高级会员，通信作者，博士，教授。研究方向：新能源电力变换与控制技术。E-mail：zhanglinuaa@hhu.edu.cn。

(责任编辑：耿越)