DOI：10.13234/j.issn.2095-2805.2025.4.316 **中图分类号**：TN386 **文献标志码**：A

基于 SiC MOSFET 的固态断路器栅极失效及老化特性研究

桂 雷，庞士宝，王 勇
(淮南矿业(集团)有限责任公司顾桥煤矿，淮南 232000)

摘要：基于 SiC MOSFET 的直流固态断路器 SSCBs(solid-state circuit breakers)因其具有快速分断故障电流的能力而广受瞩目，然而 SiC MOSFET 的失效机理较为复杂，有别于传统功率半导体器件的热失效模式，SiC MOSFET 具有特殊的栅极失效及老化特征，但是相关特性及机理尚不明确，为固态断路器的失效及老化判别带来了较大困难。针对上述问题，以基于 SiC MOSFET 的 400 V 直流固态断路器为研究对象，探究器件在断路器这一特殊工况下的单次及多次硬开关特性，验证了 SiC MOSFET 在单次或多次动作过程中均有可能发生栅极失效，且出现了栅极电压降低这一新的老化特性。采用有限元仿真进行器件级分析，得到其内部在动作过程中的温度分布及热应力分布情况，结果表明器件栅极结构附近的温升接近 1 000 K，并会产生 1.4 GPa 的热应力。通过对失效器件的开封、切片及电镜扫描处理，确认了栅极氧化层的裂缝存在，验证了 SiC MOSFET 由于热应力导致栅极结构开裂，并导致栅极失效及老化的机理。

关键词：固态断路器；SiC MOSFET；失效分析；老化特征

Research on Gate Failure and Aging Characteristics of Solid-state Circuit Breaker Based on SiC MOSFET

GUI Lei, PANG Shibao, WANG Yong
(Guqiao Coal Mine, Huainan Mining (Group) Co., Ltd., Huainan 232000, China)

Abstract: DC solid-state circuit breakers (SSCBs) based on SiC MOSFET have attracted much attention owing to their capability of quickly breaking the fault currents. However, the failure mechanism of SiC MOSFET is more complex than those of traditional power semiconductor devices. SiC MOSFET has special gate failure and aging characteristics, but the relevant characteristics and mechanism are not clear, which brings great challenges to the failure and aging discrimination of SSCBs. A 400 V DC SSCB based on SiC MOSFET was taken as the research object, and the single and repetitive hard switching characteristics of the device under this working condition were investigated. It was verified that gate failure may occur in SiC MOSFET during the process of single or repetitive actions, and a new aging characteristic of gate voltage reduction appeared. Based on simulation tools, the temperature and thermal stress distribution inside the device during the process were obtained. It was found that the temperature rise near the gate structure of the device was close to 1 000 K, and a thermal stress of 1.4 GPa would be generated. Through the opening, slicing and SEM scanning of failed devices, the cracks in the gate oxide layer were confirmed, and the mechanism of gate failure and aging caused by gate structure cracking due to thermal stress was verified.

Keywords: Solid-state circuit breaker (SSCB); SiC MOSFET; failure analysis; aging characteristic

收稿日期：2023-04-12；**修回日期**：2023-05-24；**录用日期**：2023-07-17；**网络首发日期**：2023-08-04
基金项目：国家煤矿科技攻关资助项目(GN2022-06-2217)
This work is supported by National Coal Mine Technology Research and Development Project under the grant GN2022-06-2217

直流配电系统因其具有输送容量大、输送功率可调节、供电质量好、线路造价低等一系列优点[1-3]，被广泛应用于微电网系统、电动汽车、数据中心、航天航空等领域[4-5]。然而，相较于交流系统，直流系统在发生系统短路故障时，其故障电

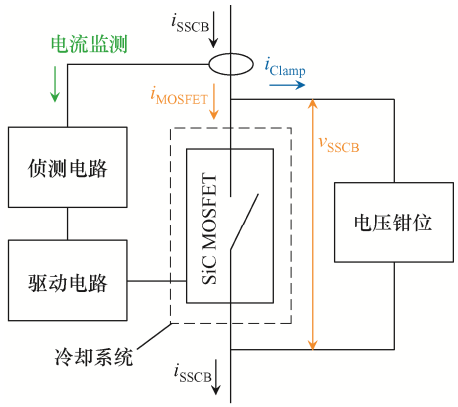
流上升速率较快，且不存在自然过零点[6-9]，因此其故障保护成为了目前影响直流系统安全运行的重要难题。基于功率半导体器件的固态断路器SSCB(solid-state circuit breaker)能够实现微秒级的快速关断，具有无开断电弧、无动作声响等优点[10]。此外，随着近年来宽禁带半导体器件(如 SiC MOSFET)的蓬勃发展，固态断路器的性能得到了进一步提升，并朝着小功耗、大容量、高效率的方向不断突破，具有极为广阔的应用前景。然而，在目前针对固态断路器的设计与应用中，对功率半导体器件在该应用场景中的长期工作特性的研究较少，大部分研究仅停留在样机的设计及关断能力的测试上[11-14]。器件的长期工作特性，尤其是其老化特性，将直接影响断路器的开断能力和工作性能，此外，SiC MOSFET 的失效及老化机理相较于传统的 Si 基器件更复杂，与常见于其他器件的热失效机理不同，SiC MOSFET 具有特殊的栅极失效特 征[15]，因此需要进行进一步研究分析。

本文以 400 V 低压直流固态断路器为研究对象，旨在探究 SiC MOSFET 在动作过程中的栅极失效及老化特性。通过大电流关断测试，明确了器件的栅极失效行为，并发现了 1 种全新的栅极老化特性。通过有限元仿真分析，结合电镜扫描结果，揭示器件的失效及老化机理，为固态断路器的失效及老化判别提供了可靠依据。

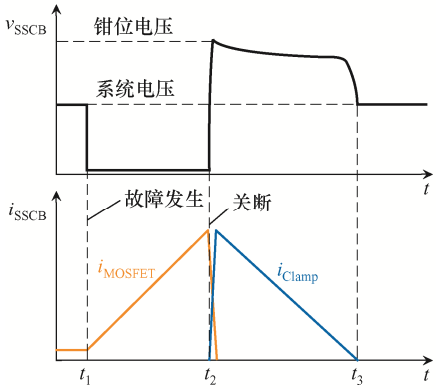
1　SiC MOSFET 栅极失效及老化特性

1.1　测试平台及原理

固态断路器的经典电路拓扑如图 1(a)所示[16]，其主要部分包括功率半导体器件、驱动电路、短路侦测电路、电压钳位电路及冷却系统。图中：i_{SSCB} 为通过固态断路器所在回路的故障电流；v_{SSCB} 为固态断路器的端口电压；i_{MOSFET} 为实际通过功率器件的电流；i_{Clamp} 为钳位支路中的电流。固态断路器的工作波形则根据系统故障类型的不同，分为硬开关故障波形和负载故障波形 2 类。其中硬开关故障是指在固态断路器闭合前，系统负载已经短路或发生接地故障，断路器在导通后迅速进入关断动作过程，并关断故障大电流，其波形如图 1(b)所示。在断路器将要闭合时，驱动电路给 SiC MOSFET 施加 1 个正向偏压以使其进入导通状态，由于系统回路已经短路，流经器件的电流迅速升高，故障侦测电路在检测到故障发生后，通过驱动回路控制器件关断以迅速切除故障电流，此时器件两端的电压迅速升高，直至触发电压钳位支路动作。此后断路器电压维持在钳位电压附近，电流迅速向电压钳位支路转移，从而实现对故障能量的吸收。



(a) 经典电路拓扑



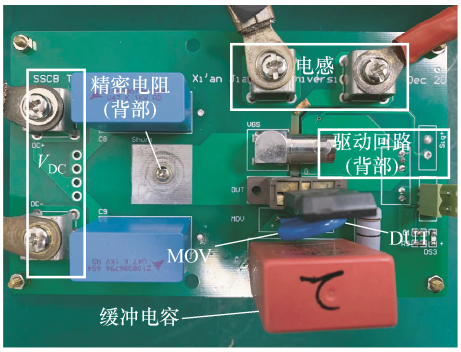
(b) 硬开关故障工作波形

图 1　固态断路器工作原理

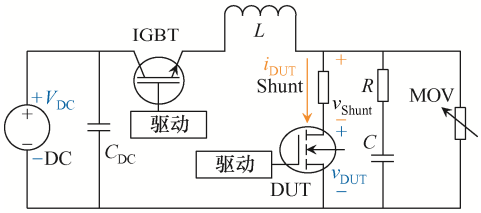
Fig. 1 Working principle of SSCB

为探究 SiC MOSFET 的失效及老化特性，基于图 2 所示的大电流关断测试平台进行了相关实验。该平台基于固态断路器的经典电路结构设计，主要包括外接母线电压 V_{DC} 接口、母线电容组 C_{DC} 和外接电感 L 接口，待测器件 DUT(device under test)、驱动电路、精密电阻(Shunt)、缓冲电容 C 和电阻 R，以及金属氧化物压敏电阻 MOV(metal oxide varistor)。图中：

i_{DUT}为通过待测器件的故障电流；v_{DUT}为待测器件两端的端口电压；v_{Shunt}为精密电阻压降。器件的通断由单片机控制，当器件导通后，电容 C_{DC} 迅速向电感 L 充电，以模拟直流系统的故障过程，在延时一段时间后，单片机发出关断信号并控制器件关断，RC 缓冲支路负责减小器件的关断损耗，MOV 支路则进行电压钳位和能量吸收。此外，在直流电源与 V_{DC} 接入端子之间串联 1 个大功率 IGBT 模块，用于在器件失效后切断回路电流，以保护测试系统中的其他元器件，该模块同样由单片机进行控制。



(a) 测试板实物



(b) 工作原理

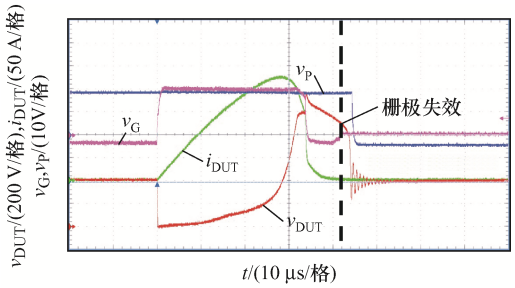
图 2 SiC MOSFET 大电流关断测试平台及工作原理

Fig. 2 Test platform and working principle of SiC MOSFET over-current turn-off

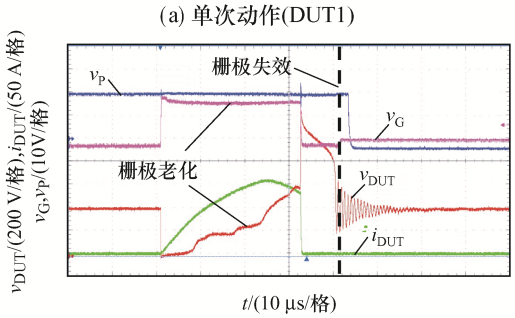
为探究器件的单次动作失效特性，器件的导通时间 t_{on} 将逐渐增大，直至器件失效；器件的老化特性，则通过多次重复开关动作实验来确定。器件的动态特性通过示波器来捕捉，流经器件的电流通过精密电阻压降v_{Shunt}测量。测试中母线电压 V_{DC}=400 V，电感 L=30 μH，缓冲电阻 R=10 Ω，缓冲电容 C=0.1 μF，MOV 型号为 20D751K，精密电阻为 25.58 mΩ，待测 SiC MOSFET 选用 Cree 的 C2M0080120D，其额定电压为 1 200 V，额定电流为 36 A，保护 IGBT 的关断时间为 DUT 关断后延时 10 μs。

1.2 测试结果

DUT1 的单次动作失效波形如图 3(a)所示，器件在导通 34 μs 后关断，而保护 IGBT 则延时 10 μs 后关断，v_P为 IGBT 的驱动电压，由于关断后仍存在一定的损耗而发生失效，失效时刻为 41 μs。器件在导通过程中进入饱和状态，导通压降 v_{DUT} 逐渐上升，器件的电流上升速率不断减小，器件的损耗不断增大。整个过程中，器件的最大电流 $i_{DUT,max}$=228 A，电压 v_{DUT} 峰值为 1.17 kV，该器件的失效模式为栅极失效，其特征为器件的栅、源极短路，漏、源极正常，因此失效波形中显示 DUT 的驱动电压 v_G 在失效后减小为 0，v_{DUT}=400 V，母线电压仍由器件来承受。



(a) 单次动作(DUT1)



(b) 多次动作(DUT2)

图 3 SiC MOSFET 单次及多次开断失效波形

Fig. 3 Single and repetitive turn-off failure waveforms of SiC MOSFET

针对器件的老化特性，控制 DUT2 的导通时间为 32 μs，并进行重复开关动作实验，器件在 2 386 次重复动作后发生栅极老化并失效，其波形如图 3(b)所示。可见，器件在多次动作过程中出现明显的栅极老化特性，v_G 由原来的 20.0 V 下降为 15.8 V，器件的动态特性也受驱动电压变化的影响，提前进入饱和状态，且v_{DUT}变化曲线极不平滑。整个过程中器件的最大电流为 164 A，相比于未发生栅极老化的器件下降了 64 A，电压最大值变化不

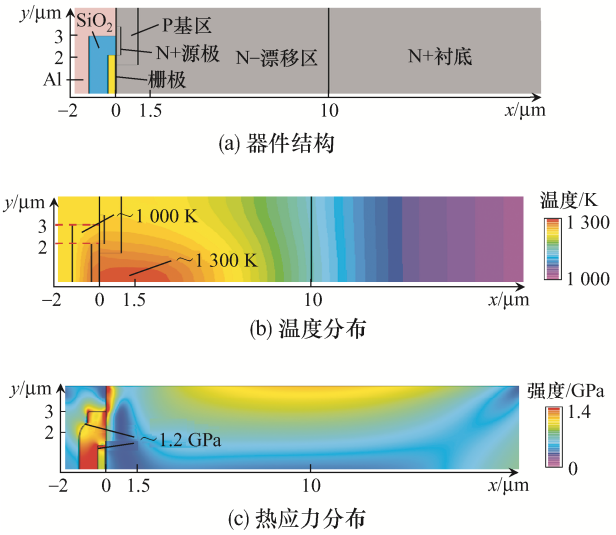
大，发生老化后为 1.21 kV。DUT2 在 42 μs 后同样发生栅极失效，其特征类似 DUT1，驱动电压降低为 0，漏、源极之间结构完好。

综合上述实验结果可得，固态断路器中的 SiC MOSFET 有可能在单次动作过程中出现栅极失效，且在长期工作过程中，由于重复开断故障大电流，有可能出现栅极老化的现象，进而最终发生栅极失效。因此，SiC MOSFET 的栅极可靠性将严重影响固态断路器的安全工作特性，需要对其失效机理进行进一步的探索。

2　SiC MOSFET 栅极老化机理分析

2.1　仿真分析

为进一步探究器件的栅极失效及老化特性，本文基于 TCAD 仿真平台，参考真实器件结构参数，构建了 SiC MOSFET 的数值仿真模型，其结构如图 4(a)所示，相关参数见表 1。该模型体现了器件的 1/2 元胞结构，当栅极承受正向偏压时，其下方的 P 基区内会形成 1 个反型沟道以供电子流通，实现器件的导通。其中 N+源极区、P 基区、N−漂移区和 N+衬底的掺杂浓度分别为 1×10^{19}、2×10^{17}、1×10^{16} 和 1×10^{19} cm^{-3}。仿真模型采用饱和速度模型、浓度依赖迁移率模型、SRH 复合模型、Selb 碰撞电离模型及晶格自热模型等，以模拟器件在动态过程中的一系列物理过程。



(a) 器件结构

(b) 温度分布

(c) 热应力分布

图 4　SiC MOSFET 失效时刻仿真结果

Fig. 4 Simulation results of SiC MOSFET at failure moment

表 1　SiC MOSFET 结构参数[17]

Tab. 1 Structural parameters of SiC MOSFET[17]

μm

参数	数值
元胞宽度	4.5
N−漂移区厚度	10
N+衬底厚度	160
沟道长度	0.5
栅极氧化物厚度	0.05
P 基区厚度	1

参考实验的外部电路条件及相关参数，进行器件−电路混合仿真，以模拟 SiC MOSFET 在单次动作过程中的器件内部温升情况，在开通 34 μs 时器件内部温度分布如图 4(b)所示。由仿真结果可知，器件的内部温度最高点位于栅极下方 1.5 μm 处，在该时刻其温升达到了 1 300 K 左右，尚未达到 SiC MOSFET 的热失效温度阈值[12]，因此器件未发生热失效。器件栅极结构内部及氧化层处温升也较高，达到了 1 000 K 左右，由于其栅极结构较薄，在该温度下，其栅极拐角及结构薄弱处会承受较大的热应力，从而导致栅极结构受损，进而出现诸如栅极失效或老化的情况[18-19]。

为进一步探究 SiC MOSFET 在该时刻的热应力分布情况，基于相同的器件结构参数，构建了 COMSOL 模型，通过将器件 TCAD 仿真的温度分布导入 COMSOL 中，模拟计算器件内部各处的热应力大小，其结果如图 4(c)所示。由仿真结果可知，在 1 000 K 左右的温度下，器件的栅极结构，尤其是其拐角处及氧化层的尖角处会产生接近 1.4 GPa 的热应力，已经超过材料可承受的最大机械强度，因此器件的栅极氧化层将在热应力的作用下发生开裂，并逐渐产生裂缝。此外，由于器件的源极采用金属铝作为导电材料，其熔点为 933 K，此时器件源极附近的温度已经超过铝的熔点，因此有可能导致金属铝熔化并流入栅极氧化层中，进而导致器件栅极电阻的减小，并最终导致栅极电压 v_G 的下降。

2.2　失效过程辨析

为验证 SiC MOSFET 的栅极失效及老化机理

的推测，将发生栅极老化的器件进行开封处理，并采用聚焦离子束 FIB(focused ion beam)对芯片进行纵向切片，结合扫描电子显微镜 SEM(scanning electron microscope)观察，其结果如图 5 所示。与完整的栅极结构不同，发生栅极老化的器件，其结构拐角处出现裂缝，验证了本文的相关仿真结论。

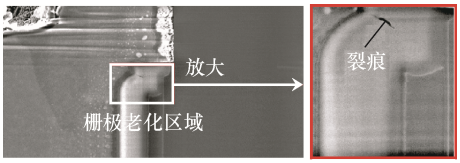


图 5 SiC MOSFET 栅极老化机理分析

Fig. 5 Analysis of gate aging mechanism of SiC MOSFET

综合上述结果，SiC MOSFET 在固态断路器中工作于大电流关断状态，其动态过程中将产生大量损耗，导致器件内部剧烈温升，并集中在器件的栅极结构附近，受热应力影响，器件的栅极氧化层在单次或多次的动作过程中会发生开裂现象，裂缝将不断在栅极氧化层内蔓延，直至贯穿该结构。由于此时器件内部温升已经超过金属铝的熔点，器件源极的金属铝将会熔化，并流入裂缝中，最终导致器件的栅、源极短路，而漏、源极结构完好的特殊失效及老化现象。

3 结论

本文针对低压直流固态断路器，对 SiC MOSFET 的栅极失效及老化特征进行了实验测试，并通过多种仿真手段及 FIB-SEM 分析验证了器件的失效及老化机理，相关结论如下。

(1)SiC MOSFET 在单次动作过程中会出现栅、源极短路的特殊失效模式，在长期多次动作的过程中会出现栅极电压降低、动态特性改变的栅极老化模型，并最终在某一次开断后同样出现栅极失效。

(2)通过有限元仿真结果可知，SiC MOSFET 的栅极结构在动作过程中的温升高达 1 000 K 左右，并会产生 1.4 GPa 的热应力，对栅极结构产生破坏。器件的栅极氧化层将在动作过程中产生裂痕并不断延伸，直至熔化的金属铝贯穿整个氧化层结构，最终导致栅极失效，该特征通过 FIB-SME 手段得到了验证。

参考文献：

[1] 申艳红, 庞科伟, 黄浩然. 多端直流输电与直流电网技术[J]. 电子技术与软件工程, 2018(5): 237.
Shen Yanhong, Pang Kewei, Huang Haoran. Multi-terminal DC transmission and DC power grid technology [J]. Electronic Technology & Software Engineering, 2018(5): 237. (in Chinese)

[2] 朱小全, 侯鹏辉, 侯锦涛, 等. 带有 LC 串联谐振功率自均衡单元的模块化光伏直流升压变换器[J]. 电工技术学报, 2024, 39(4): 1087-1102.
Zhu Xiaoquan, Hou Penghui, Hou Jintao, et al. A modular photovoltaic DC-DC Boost converter with LC series reso-nant self-power balancing unit [J]. Transactions of China Electrotechnical Society, 2024, 39(4): 1087-1102. (in Chinese)

[3] 周国华, 邱森林, 张小兵. 宽增益高效率级联式四开关 Buck-Boost LLC 变换器[J]. 电工技术学报, 2024, 39(4): 1103-1115.
Zhou Guohua, Qiu Senlin, Zhang Xiaobing. Cascaded four-switch Buck-Boost LLC converter with wide gain range and high efficiency [J]. Transactions of China Electrotechnical Society, 2024, 39(4): 1103-1115. (in Chinese)

[4] 吴春华, 陈修淋, 李智华, 等. 全移相双有源全桥直流变换器的瞬态电流偏置抑制策略[J]. 电工技术学报, 2024, 39(4): 1116-1131.
Wu Chunhua, Chen Xiulin, Li Zhihua, et al. Transient current bias suppression strategy of full phase shifting dual active full bridge DC converter [J]. Transactions of China Electrotechnical Society, 2024, 39(4): 1116-1131. (in Chinese)

[5] 温家良, 吴锐, 彭畅, 等. 直流电网在中国的应用前景分析[J]. 中国电机工程学报, 2012, 32(13): 7-12, 185.
Wen Jialiang, Wu Rui, Peng Chang, et al. Analysis of DC grid prospects in China [J]. Proceedings of the CSEE, 2012, 32(13): 7-12, 185. (in Chinese)

[6] 马钊. 直流断路器的研发现状及展望[J]. 智能电网, 2013, 1(1): 12-16.

Ma Zhao. R & D status and prospects of HVDC circuit breakers [J]. Smart Grid, 2013, 1(1): 12-16. (in Chinese)

[7] 张纯江, 李旭明, 刘明, 等. 三电平双向全桥多谐振 DC-DC 变换器研究[J]. 电源学报, 2025, 23(1): 1-10.
Zhang Chunjiang, Li Xuming, Liu Ming, et al. Research on three-level bidirectional full-bridge multi-resonant DC-DC converter [J]. Journal of Power Supply, 2025, 23(1): 1-10. (in Chinese)

[8] 王弘珺, 郁专, 谢少军. 双向 CLLC 谐振变换器的参数设计方法研究[J]. 电源学报, 2025, 23(1): 11-20.
Wang Hongjun, Yu Zhuan, Xie Shaojun. Study on parameter design method for bi-directional CLLC resonant converters [J]. Journal of Power Supply, 2025, 23(1): 11-20. (in Chinese)

[9] 潘健, 郭泓展, 张恢鉴, 等. 一种倍压型变占空比宽输出两相并联 LLC 谐振变换器[J]. 电源学报, 2025, 23(1): 21-31.
Pan Jian, Guo Hongzhan, Zhang Huijian, et al. Voltage doubling variable duty cycle wide output two-phase parallel LLC resonant converter [J]. Journal of Power Supply, 2025, 23(1): 21-31. (in Chinese)

[10] 刘路辉, 叶志浩, 付立军, 等. 快速直流断路器研究现状与展望[J]. 中国电机工程学报, 2017, 37(4): 966-978.
Liu Luhui, Ye Zhihao, Fu Lijun, et al. Research & development status and prospects of fast DC circuit breakers [J]. Proceedings of the CSEE, 2017, 37(4): 966-978. (in Chinese)

[11] 廖兴林. 低压直流固态断路器用 SiC MOSFET 温度特性及快速可靠关断技术研究[D]. 重庆: 重庆大学, 2018.
Liao Xinglin. Investigation of temperature characteristics and fast and reliable interruption technology of SiC MOSFET for low voltage DC solid state circuit breaker application [D]. Chongqing: Chongqing University, 2018. (in Chinese)

[12] 陈宏, 白云, 陈喜明, 等. 3 300 V SiC MOSFET 栅氧可靠性研究 [J]. 电源学报, 2020, 18(4): 10-14.
Chen Hong, Bai Yun, Chen Ximing, et al. Investigation on the reliability of gate oxide in 3 300 V SiC MOSFET [J]. Journal of Power Supply, 2020, 18(4): 10-14. (in Chinese)

[13] 李凌云, 何芹芹, 黄德雷. SiC MOSFET 模块结温监测研究[J]. 电源学报, 2021, 19(3): 169-174.
Li Lingyun, He Qinqin, Huang Delei. Study on junction temperature monitoring of SiC MOSFET module [J]. Journal of Power Supply, 2021, 19(3): 169-174. (in Chinese)

[14] Agostini F, Vemulapati U, Torresin D, et al. 1 MW bi-directional DC solid state circuit breaker based on air cooled reverse blocking-IGCT [C]// 2015 IEEE Electric Ship Technologies Symposium (ESTS). Old Town Alexandria, VA, USA, 2015: 287-292.

[15] Namai M, An Junjie, Yano H, et al. Investigation of short-circuit failure mechanisms of SiC MOSFETs by varying DC bus voltage [J]. Japanese Journal of Applied Physics, 2018, 57(7): 074102.

[16] Rodrigues R, Du Yu, Antoniazzi A, et al. A review of solid-state circuit breakers [J]. IEEE Transactions on Power Electronics, 2021, 36(1): 364-377.

[17] Wang Bixuan, Liu Jingcun, Li Wanping, et al. Multiple failure mode identification of SiC planar MOSFETs in short-circuit operation [J]. Microelectronics Reliability, 2020, 114: 113804.

[18] Tsibizov A, Kovačević-Badstübner I, Kakarla B, et al. Accurate temperature estimation of SiC power mosfets under extreme operating conditions [J]. IEEE Transactions on Power Electronics, 2020, 35(2): 1855-1865.

[19] Romano G, Fayyaz A, Riccio M, et al. A comprehensive study of short-circuit ruggedness of silicon carbide power MOSFETs [J]. IEEE Journal of Emerging and Selected Topics in Power Electronics, 2016, 4(3): 978-987.



桂雷

作者简介：

桂雷(1982—)，男，通信作者，本科，工程师。研究方向：输电线路运行维护。E-mail：guilei_1982@163.com。

庞士宝(1977—)，男，本科，高级工程师。研究方向：输电线路运行维护。E-mail：ShipaoPang_1977@163.com。

王勇(1975—)，男，本科，高级工程师。研究方向：输电线路运行维护。E-mail：yWang_1975@163.com。

(责任编辑：耿越)