

DOI: 10.13234/j.issn.2095-2805.2025.1.93

中图分类号: TM93

文献标志码: A

适用于弱电网的单相并网逆变器改进 IPT-PLL 技术

蔡振兴, 潘红娜

(江西工程学院智能制造产业学院, 新余 338000)

摘要: 针对弱电网普遍存在的直流偏置、频率变化等问题, 提出1种适合单相并网逆变器的改进反Park变换锁相环IPT-PLL(inverse Park transform phase-locked loop)技术。首先, 在鉴相环节选用Park变换后的 α 分量为基准电压, 解决电网电压直流偏置问题, 采用1/4基波周期延时的方法构造其正交分量; 其次, 引入拉格朗日插值多项式逼近分数阶延时, 以降低频率变化造成的延时计算误差, 并理论分析PI调节器的设计方法; 最后, 通过实验验证了所提改进IPT-PLL频率适应性强, 能明显抑制电网直流偏置干扰, 且具有较好的动、静态性能。

关键词: 锁相环; 频率适应性; 直流偏置; 反Park变换

Modified IPT-PLL Technology for Single-phase Grid-connected Inverter in Weak Grid

CAI Zhenxing, PAN Hongna

(College of Intelligent Manufacturing Industry, Jiangxi University of Engineering, Xinyu 338000, China)

Abstract: Aimed at the problems of DC bias and frequency variation in a weak grid, a modified inverse Park transform phase-locked loop (IPT-PLL) technology suitable for single-phase grid-connected inverters is proposed. First, the α component after Park transform is used as a reference voltage in the phase detector to solve the problem of DC bias in grid voltage, and an orthogonal component is constructed by the method of 1/4 fundamental periodic delay. Second, the fractional-order delay is approximated by Lagrange interpolation polynomial to reduce the calculation error of delay caused by frequency variation, and the design method for PI regulator is theoretically analyzed. Finally, experimental results show that the modified IPT-PLL proposed has a strong frequency adaptivity, and it can significantly suppress the interference of DC bias in grid voltage. In addition, its dynamic and static performances are satisfying.

Keywords: Phase locked-loop (PLL); frequency adaptivity; DC bias; inverse Park transform (IPT)

近年来, 随着新能源技术日益发展, 交流微电网越来越受到重视, 被广泛应用于绿色建筑、工业园区等用电场合。单相微电网系统由光伏、风电、储能、电动汽车和负载等构成, 其中, 并网逆变器

是分布式能源和储能系统与交流电网之间的接口电路, 电网公共连接点PCC(point of common coupling)电压的角频率和相位一般由锁相环PLL(phase-locked loop)获得。然而, 实际电网电压存在幅值突变、直流偏置和频率偏移等问题, 极大地影响了PLL的性能, 进而造成并网逆变器损坏。如何准确获得弱电网电压基波分量的频率、相位, 甚至幅值的信息, 是并网逆变器控制设计的前提, 也是微电网安全稳定运行的关键^[1]。

目前, 采用同步旋转坐标系锁相环SRF-PLL

收稿日期: 2022-05-13; 修回日期: 2022-06-30; 录用日期: 2022-07-15; 网络首发日期: 2022-09-05

基金项目: 江西省教育厅省级教改资助项目(XGJ-2016-28-6); 江西省高等学校教学研究资助项目(JXJG-09-63-3)

This work is supported by Provincial Education Reform Project of Jiangxi Provincial Department of Education under the grant XGJ-2016-28-6; Teaching Research Project of Universities in Jiangxi Province under the grant JXJG-09-63-3

(synch-ronous reference frame phase-locked loop)是单相 PLL 的常用方法^[2]。单相 SRF-PLL 借鉴了三相电压锁相原理,利用旋转坐标变换实现鉴相,该方法由于动态响应快,且易于软件实现而得到广泛应用^[3]。然而单相交流微电网系统仅有 1 个电压向量,无法进行旋转坐标变换,不能直接用三相 SRF-PLL 实现单相逆变器与电网电压同步。为此,利用不同方法设计正交信号发生器 QSG (quadrature signal generator),产生与电网电压幅值相同的正交分量,再利用旋转坐标变换完成鉴相。较常用的 QSG 设计方法包括二阶广义积分器 SOGI(second order generalized integrator)^[4]、 $T/4$ (T 为基波周期)延时^[5]、求微分锁相环 DPLL(differentiate phase lock loop)^[6]和反 Park 变换 IPT(inverse Park transform)^[7]法等,其中基于 SOGI 的单相锁相无法解决电网电压的直流分量问题, $T/4$ 延时构造和 IPT-PLL 无法解决电网频率变化导致的锁相精度差问题,而对于大功率整流器应用场合,实际测量的信号难免会引入高频噪声,将对正交分量构造产生较大影响。

针对存在直流偏置和频率偏移等状况的弱电网并网逆变器同步控制问题,本文在传统 IPT-PLL 的基础上,提出改进 PLL 技术。首先,将 IPT-PLL 反 Park 变换的 α 分量作为基准,滤除电网电压的直流分量,并利用 $T/4$ 延时法构造正交分量;其次,采用拉格朗日插值多项式估计分数阶延时,以提升 $T/4$ 延时算法精度,增强 PLL 的频率适应性;然后,详细讨论 PLL 的控制器设计方法;最后,通过实验验证所提方法的正确性。

1 IPT-PLL 的基本原理

传统 IPT-PLL 结构^[7]如图 1 所示,包括鉴相器 PD(phase detector)、环路滤波器 LF(loop filter)和压控振荡器 VCO(voltage controlled oscillator)3 部分,其中 PD 由 Park 变换、低通滤波器 LPF(low pass filter)和反 Park 变换 3 部分组成。电网电压 u_s 和反

Park 变换的输出 \hat{u}_β 经 Park 变换形成 dq 分量 u_d 和 u_q ,再经 LPF 滤除 dq 分量的高次谐波,得到直流形式的 dq 分量 u'_d 和 u'_q ,将其反 Park 变换得到 \hat{u}_α 和 \hat{u}_β 。把经 LPF 后的 q 轴分量 u'_q 作为 PD 的输出,通过 PI 调节器生成误差角频率信号 $\Delta\omega$,再与电网标称角频率 ω_N ($\omega_N = 100\pi$ rad/s)相加,经 VCO 得到 PLL 的输出 $\hat{\theta}$ 和电网频率观测信号 \hat{f} 。

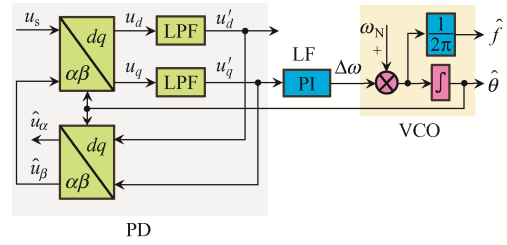


图 1 传统 IPT-PLL 结构^[7]

Fig. 1 Traditional IPT-PLL^[7]

根据图 1 所示的 PD,令一阶 LPF 的传递函数 $H(s)$ 为

$$H(s) = \frac{\omega_{cl}}{s + \omega_{cl}} \quad (1)$$

式中, ω_{cl} 为 LPF 的剪切频率。

可得 Park 变换的输入和反 Park 变换的输出信号之间的时域关系为

$$\begin{bmatrix} \hat{u}_\alpha(t) \\ \hat{u}_\beta(t) \end{bmatrix} = \begin{bmatrix} \cos \hat{\theta} & -\sin \hat{\theta} \\ \sin \hat{\theta} & \cos \hat{\theta} \end{bmatrix} \times \left\{ \begin{bmatrix} h(t) & 0 \\ 0 & h(t) \end{bmatrix} * \left(\begin{bmatrix} \cos \hat{\theta} & \sin \hat{\theta} \\ -\sin \hat{\theta} & \cos \hat{\theta} \end{bmatrix} \times \begin{bmatrix} u_s(t) \\ \hat{u}_\beta(t) \end{bmatrix} \right) \right\} \quad (2)$$

式中: * 为卷积运算符; $h(t)$ 为一阶 LPF 的单位冲击响应; $\hat{\theta} = \hat{\omega}t$, $\hat{\omega}$ 为 PLL 的输出角频率。

将式(2)进一步整理,可得

$$\begin{cases} \hat{u}_\alpha(t) = \{h(t) * [u_s(t) \cos \hat{\theta} + \hat{u}_\beta(t) \sin \hat{\theta}]\} \cos \hat{\theta} - \\ \quad \{h(t) * [-u_s(t) \sin \hat{\theta} + \hat{u}_\beta(t) \cos \hat{\theta}]\} \sin \hat{\theta} \\ \hat{u}_\beta(t) = \{h(t) * [u_s(t) \cos \hat{\theta} + \hat{u}_\beta(t) \sin \hat{\theta}]\} \sin \hat{\theta} + \\ \quad \{h(t) * [-u_s(t) \sin \hat{\theta} + \hat{u}_\beta(t) \cos \hat{\theta}]\} \cos \hat{\theta} \end{cases} \quad (3)$$

由式(3)计算 $\hat{u}_\alpha(t)$ 的拉氏变换,结合拉氏变换的性质可得

$$\left\{ \begin{aligned} L\{h(t) * [u_s(t) \cos \hat{\theta}]\} &= H(s)L[u_s(t) \cos \hat{\theta}] = \\ & \frac{1}{2}H(s)[u_s(s + j\hat{\omega}) + u_s(s - j\hat{\omega})] \\ L\{h(t) * [\hat{u}_\beta(t) \sin \hat{\theta}]\} &= H(s)L[\hat{u}_\beta(t) \sin \hat{\theta}] = \\ & \frac{j}{2}H(s)[\hat{u}_\beta(s + j\hat{\omega}) - \hat{u}_\beta(s - j\hat{\omega})] \end{aligned} \right. \quad (4)$$

式中, L 表示拉氏变换。

进一步

$$\begin{aligned} L\{h(t) * [u_s(t) \cos \hat{\theta} + \hat{u}_\beta(t) \sin \hat{\theta}]\} \cos \hat{\theta} &= \frac{1}{4} \cdot \\ & \{H(s + j\hat{\omega})[u_s(s + j2\hat{\omega}) + u_s(s)] + H(s - j\hat{\omega}) \cdot \\ & [u_s(s - j2\hat{\omega}) + u_s(s)]\} + \frac{j}{4} \{H(s + j\hat{\omega})[\hat{u}_\beta(s + \\ & j2\hat{\omega}) - \hat{u}_\beta(s)] + H(s - j\hat{\omega})[-\hat{u}_\beta(s - j2\hat{\omega}) - \\ & \hat{u}_\beta(s)]\} \end{aligned} \quad (5)$$

同理, 可计算

$$\begin{aligned} L\{h(t) * [-u_s(t) \sin \hat{\theta} + \hat{u}_\beta(t) \cos \hat{\theta}]\} \sin \hat{\theta} &= -\frac{1}{4} \cdot \\ & \{H(s + j\hat{\omega})[u_s(s + j2\hat{\omega}) - u_s(s)] - H(s - j\hat{\omega}) \cdot \\ & [-u_s(s - j2\hat{\omega}) + u_s(s)]\} - \frac{j}{4} \{H(s + j\hat{\omega})[\hat{u}_\beta(s + \\ & j2\hat{\omega}) + \hat{u}_\beta(s)] - H(s - j\hat{\omega})[\hat{u}_\beta(s - j2\hat{\omega}) + \\ & \hat{u}_\beta(s)]\} \end{aligned} \quad (6)$$

由式(4)~式(6), 可以得到 $\hat{u}_\alpha(t)$ 的拉氏变换为

$$\begin{aligned} L\{\hat{u}_\alpha(t)\} &= \frac{1}{2}[H(s + j\hat{\omega}) + H(s - j\hat{\omega})]u_s(s) - \\ & \frac{j}{2}[H(s + j\hat{\omega}) + H(s - j\hat{\omega})]\hat{u}_\beta(s) \end{aligned} \quad (7)$$

同理计算 $\hat{u}_\beta(t)$ 的拉氏变换, 最终得到式(2)的拉氏变换为

$$\begin{aligned} \begin{bmatrix} \hat{u}_\alpha(s) \\ \hat{u}_\beta(s) \end{bmatrix} &= \frac{1}{2} \cdot \\ & \begin{bmatrix} H(s + j\hat{\omega}) + H(s - j\hat{\omega}) & -jH(s + j\hat{\omega}) + jH(s - j\hat{\omega}) \\ jH(s + j\hat{\omega}) - jH(s - j\hat{\omega}) & H(s + j\hat{\omega}) + H(s - j\hat{\omega}) \end{bmatrix} \cdot \\ & \begin{bmatrix} u_s(s) \\ \hat{u}_\beta(s) \end{bmatrix} \end{aligned} \quad (8)$$

由式(8)可得 $\hat{u}_\alpha(s)$ 和 $\hat{u}_\beta(s)$ 与电网电压 $u_s(s)$ 之间的传递函数分别为

$$W_\alpha(s) = \frac{\hat{u}_\alpha(s)}{u_s(s)} = \frac{\omega_{cl}s}{s^2 + \omega_{cl}s + \hat{\omega}^2} \quad (9)$$

$$W_\beta(s) = \frac{\hat{u}_\beta(s)}{u_s(s)} = \frac{\omega_{cl}\hat{\omega}}{s^2 + \omega_{cl}s + \hat{\omega}^2} \quad (10)$$

考虑到式(9)和式(10)不能影响基波信号, 且最大化抑制谐波, 取 $\omega_{cl}=314$ rad/s, 则 IPT-PLL 传递函数伯德图如图 2 所示。由图可见: $W_\alpha(s)$ 是以 $\hat{\omega}$ 为中心角频率的二阶带通滤波器, 对电网电压的直流和低频分量有滤波作用; $W_\beta(s)$ 为二阶低通滤波器, 在 50 Hz 频率处幅值为 1, 相位为 -90° , 说明 $\hat{u}_\beta(s)$ 是电网电压 u_s 的正交分量。但当电网频率发生变化时, $W_\beta(s)$ 的幅值和相位将发生较大改变, 影响 PLL 的性能。

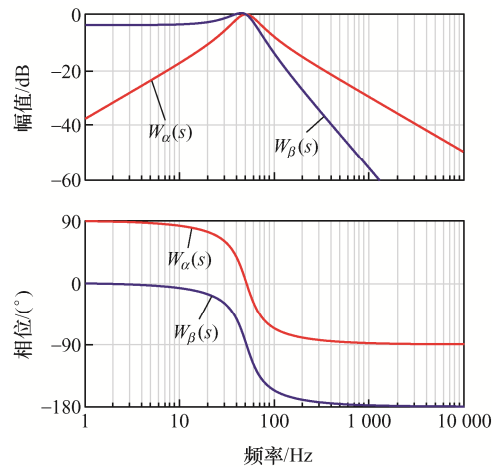


图 2 IPT-PLL 传递函数伯德图

Fig. 2 Bode plot of IPT-PLL transfer functions

2 改进 IPT-PLL

2.1 总体控制方案

图 3 为本文所提改进 IPT-PLL 方法, 由于 $W_\alpha(s)$ 为带通滤波器, 可以滤除电网电压的直流分量和高次谐波, 且保留基波所有信息。本文以 $\hat{u}_\alpha(s)$ 为研究对象, 将其延时 $T/4$, 得到对应的正交分量 $u'_\beta(s)$, 并用拉格朗日插值多项式估计分数阶延时, 解决电网频率变化引起的计算精度问题, 再经 Park 变换得到 q 轴分量 $u'_q(s)$, 进而完成鉴相。

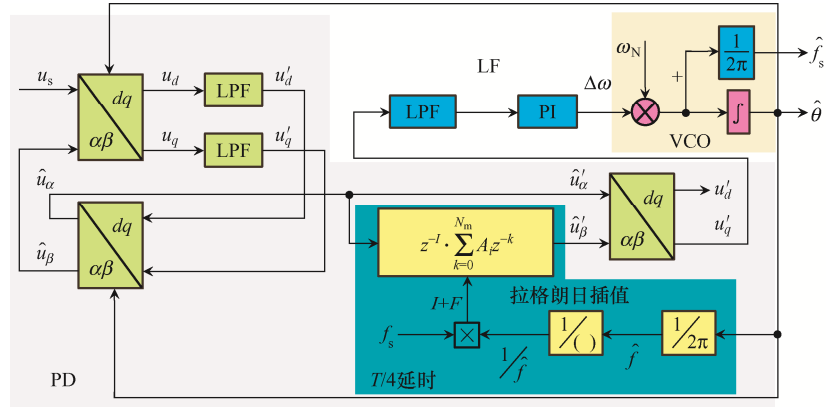


图 3 改进 IPT-PLL 框图

Fig. 3 Block diagram of modified IPT-PLL

2.2 $T/4$ 延时改进策略

具有频率适应性的 $T/4$ 延时改进策略如图 3 所示, 令延时环节传递函数 $D(z)$ 为

$$D(z) = z^{-f_s/\hat{f}} = z^{-(I+F)} \quad (11)$$

式中: f_s 为并网逆变器的开关频率; \hat{f} 为 PLL 的输出频率; 若电网频率变化, f_s/\hat{f} 可能不是整数, 将其表示为整数部分 I 和分数部分 F 之和。为了提高延时计算精度, 利用拉格朗日插值法逼近分数阶延时环节 $f(F) = z^{-F}$ 。

取 $f(F)$ 的 N 个数据点 $(1, z^{-1}), (2, z^{-2}), \dots, (N, z^{-N})$, 采用 $N-1$ 次插值多项式 $P_{N-1}(F)$ 插值这些点, 可将多项式表示为

$$P_{N-1}(F) = \frac{(F-2)(F-3)\cdots(F-N)}{(1-2)(1-3)\cdots(1-N)} z^{-1} + \frac{(F-1)(F-3)\cdots(F-N)}{(2-1)(2-3)\cdots(1-N)} z^{-2} + \cdots + \frac{(F-1)(F-3)\cdots(F-N+1)}{(N-1)(N-2)\cdots(N-N+1)} z^{-N} \quad (12)$$

如果用 $i(i \in [1, N])$ 来代替式(12)中的 F , 可以得到 $P_{N-1}(i) = z^{-i}$, 说明式(12)的多项式能较好地逼近分数阶延时环节。

综合式(12), 可将分数阶延时环节的拉格朗日插值多项式^[8]表示为

$$z^{-F} \approx \sum_{k=0}^{N_m} d(k) z^{-k} \quad (13)$$

式中: N_m 为拉格朗日插值多项式的最高次数; $d(k)$ 为多项式系数, $d(k) = \prod_{\substack{i=0 \\ i \neq k}}^{N_m} \frac{F-i}{k-i}$, 其中 $k = 0, 1, 2, \dots, N_m$ 。 N_m 由 1 变化至 3 时, 对应的插值多项式系数计算公式见表 1。

表 1 分数阶延时环节拉格朗日插值多项式系数

Tab. 1 Lagrange interpolation polynomial coefficients of fractional-order delay link

多项式系数	$N_m=1$	$N_m=2$	$N_m=3$
$d(0)$	$1-F$	$(F-1)(F-2)/2$	$-(F-1)(F-2)(F-3)/6$
$d(1)$	F	$-F(F-2)$	$F(F-2)(F-3)/2$
$d(2)$		$F(F-1)/2$	$-F(F-1)(F-3)/2$
$d(3)$			$F(F-1)(F-2)/6$

图 4 为不同次拉格朗日插值多项式, 分别逼近 $F = 0.2$ 和 0.8 时的分数阶延时环节对应的频率响应曲线, 其中 $N_m = 0$ 表示原分数阶延时环节。可见: 当 N_m 取值 1~3 时, 在一定频率范围内计算的插值多项式能逼近原延时环节, 且 N_m 越大, 多项式逼近程度越好; 但当 N_m 取为 4 或更大值时, 得到的插值多项式无论在幅值还是相位上, 均与原环节有较大差异。综合考虑幅频和相频特性, 取 $N_m=3$ 次插值多项式, 逼近分数阶延时环节, 得到具有频率适应性的 $T/4$ 延时实现方法, 如图 5 所示。

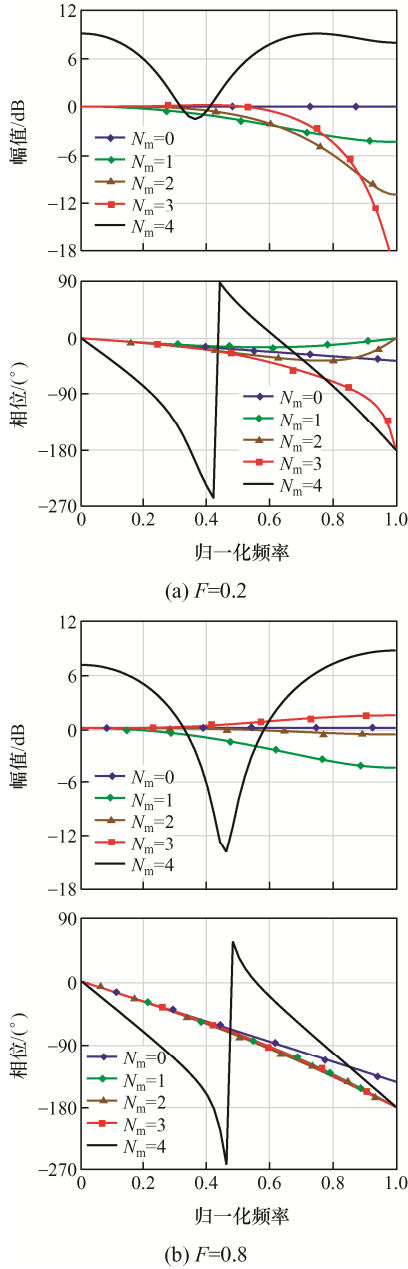


图 4 不同 N_m 次插值多项式逼近不同分数阶延时环节伯德图

Fig. 4 Bode plots of approximation of different fractional-order delay links by N_m -degree interpolation polynomials

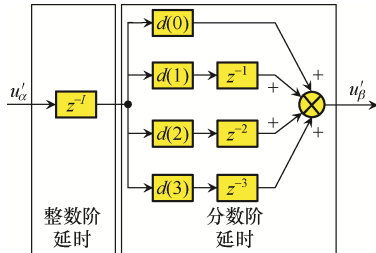


图 5 具有频率适应性的 $T/4$ 延时实现方法

Fig. 5 Implementation method of $T/4$ delay with frequency adaptivity

3 改进 IPT-PLL 的参数设计

假设系统进入稳态, 由图 3 所示的框图可得改进 IPT-PLL 线性模型, 如图 6 所示。

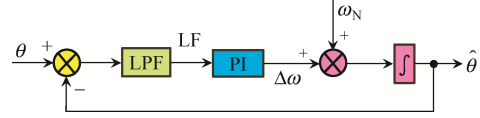


图 6 改进 IPT-PLL 线性模型

Fig. 6 Linear model of modified IPT-PLL

设计图 6 中的 LF 为 PI 调节器, 其传递函数 $W_{PI}(s)$ 表示为

$$W_{PI}(s) = k_p + \frac{k_i}{s} \quad (14)$$

式中, k_p 和 k_i 分别为 PI 调节器的比例系数和积分系数。

对应的开环传递函数 $G_o(s)$ 为

$$G_o(s) = \frac{\omega_{cl}(k_p s + k_i)}{s^2(s + \omega_{cl})} \quad (15)$$

本文将单相 SRF-PLL 的相位裕度(PM)最优作为约束条件设计 PI 控制器。由式(15)得到开环系统的 PM 为

$$PM = \phi_z - \phi_p = \arctan \frac{k_p \omega_{co}}{k_i} - \arctan \frac{\omega_{co}}{\omega_c} \quad (16)$$

式中: ϕ_z 和 ϕ_p 分别为开环传递函数分子和分母多项式对应的相角; ω_{co} 为开环系统的穿越角频率, 可表示为

$$\omega_{co} = \frac{\omega_{cl}^2 \cos \phi_p}{k_p \sin \phi_z} \quad (17)$$

将式(17)对 ω_{co} 一阶求导并置 0, 可得

$$\omega_{co} = \sqrt{\frac{k_i \omega_{cl}}{k_p}} \quad (18)$$

综合式(17)和式(18)可得

$$\omega_{co} = \frac{\omega_{cl}^2}{k_p} \quad (19)$$

可知, 当控制系统环路穿越角频率 ω_{co} 设置成

式(19)时, PLL 的 PM 最大。

令 $\frac{k_p}{k_i} = \frac{b}{\omega_{cl}}$, 其中 b 为待定系数, 由式(16)和

式(19), 可计算 PM 为

$$PM = \arctan \frac{b-1}{2\sqrt{b}} \quad (20)$$

PM 和 b 的关系曲线如图 7 所示, 如果取 PM 为 $30^\circ \sim 60^\circ$, 得到 b 的范围为 $1.7 < b < 4.6$ 。

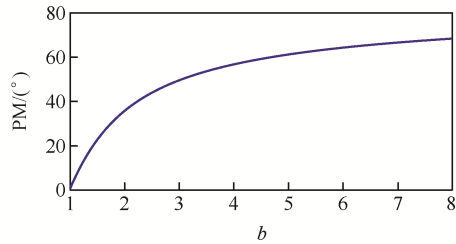


图 7 改进 IPT-PLL 的 PM 关于 b 的变化曲线

Fig. 7 Curve of PM of modified IPT-PLL vs b

本文取 PLL 控制环路的穿越角频率 $\omega_{co} = 2\pi \times 600 \text{ rad/s}$ 。考虑到对高频噪声信号的抑制和控制系统的动态性能, LPF 的截止频率 $\omega_{cl} = 2\pi \times 1000 \text{ rad/s}$ 。根据前述推导的 b 取值范围, 取 $b=3$, 可计算得到 $k_p=5.4$, $k_i=11\ 304$ 。PI 调节器下 PLL 的开环传递函数伯德图如图 8 所示, 系统的带宽为 600 Hz, 相位裕度为 45° , 控制系统稳定性好。

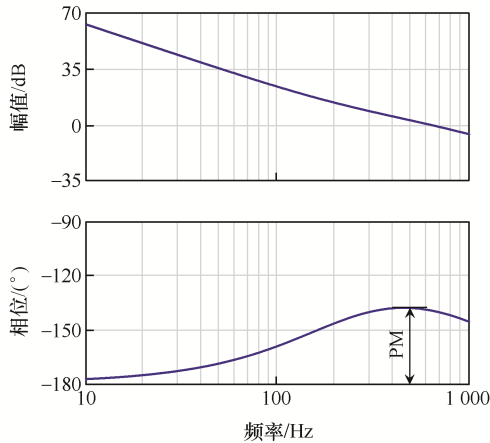


图 8 PI 调节器下 PLL 开环传递函数伯德图

Fig. 8 Bode plot of PLL open-loop transfer function under PI regulator

由式(15)可知, 本文设计的 PLL 为高阶系统, 开环频域指标和时域指标无解析关系, 引入文献[9]的近似计算公式, 可以得到对应超调量 σ 和调节时

间 T_s 的表达式分别为

$$\sigma = \left(\frac{2000}{PM} - 20 \right) \times 100\% \quad (21)$$

$$T_s = \frac{K_0 \pi}{\omega_{co}} \quad (22)$$

式中, $K_0 = 2 + 1.5 \left(\frac{1}{\sin(PM)} - 1 \right) + 2.5 \left(\frac{1}{\sin(PM)} - 1 \right)^2$ 。

根据前述所设计的数据, 可计算出 $\sigma = 24\%$, $T_s = 25 \text{ ms}$ 。

4 实验验证

为了验证所提改进 IPT-PLL 的有效性, 以 TI 公司的 DSP(TMS320F28377)为核心控制器实现锁相算法, 进行实验测试。其中: 电网电压幅值 $U=311 \text{ V}$, 标称频率 $f_N=50 \text{ Hz}$; 按照前述拉格朗日插值法实现分数阶延时, 多项式最高次数 $N_m=3$; LF 的 PI 调节器参数分别为 $k_p=5.4$ 、 $k_i=11\ 304$; PLL 的开关频率 $f_s=10 \text{ kHz}$ 。图9(a)和(b)分别为电网电压幅值由 311 V 突降至 75 V 和由 75 V 突升至 311 V 时, 锁相输出频率 \hat{f} 和相位 $\hat{\theta}$ 的波形, 可以看出, 电网电压幅值突变时, 经 1 个工频周期后, 输出频率稳定, 在动态过程中, PLL 的超调量 σ 在 15% 以内。图9(c)和(d)分别为电网电压频率由 50 Hz 突降至 47 Hz 和由 50 Hz 突升至 53 Hz 时, 锁相输出频率 \hat{f} 和相位 $\hat{\theta}$ 的波形, 可以看出, 锁相环能在 30 ms 内趋于稳定, 超调量在 5% 以内, 且电网频率变化时, 采用改进 IPT-PLL 方案能准确跟踪电网频率。

为了验证改进 IPT-PLL 的优越性, 与传统 IPT-PLL 进行了对比实验, 图10为电网电压含 10 V 直流偏置时的对比波形。由图 10(a)传统 IPT-PLL 的实验波形可以看出, 直流偏置将导致 PLL 的输出含 2 倍基波频率的扰动, 最终影响 PLL 的输出相位; 图 10(b)为改进 IPT-PLL 的实验波形, 可见, 由于充分利用了 $W_\alpha(s)$ 带通滤波器的直流抑制特性, 选取反 Park 变换的 α 分量构造正交信号, 消除了直流偏置对

PLL 的影响。

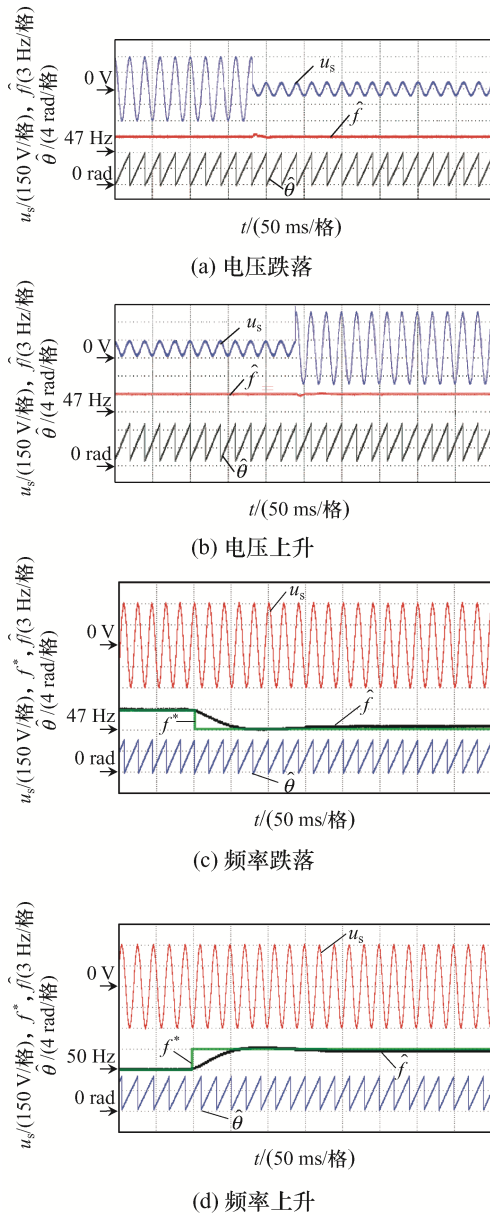
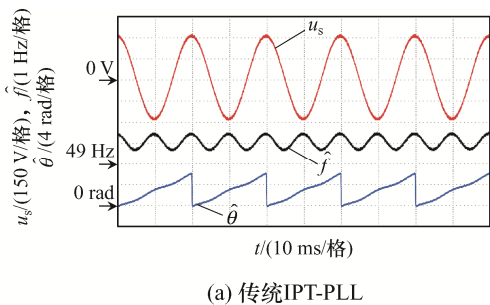
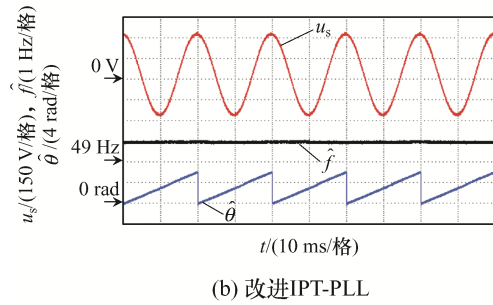


图 9 电网电压动态锁相波形

Fig. 9 Phase-locked waveforms of dynamic grid voltage



(a) 传统IPT-PLL



(b) 改进IPT-PLL

图 10 含直流偏置的对比实验波形

Fig. 10 Comparative experiment waveforms with DC bias

5 结语

本文针对含直流偏置且存在频率偏移的弱电网电压环境, 提出 1 种适用于单相并网逆变器的改进 IPT-PLL 技术, 其目标是实现弱电网环境下可靠获取基波电压相位和频率信息, 确保逆变器顺利并网, 保证微电网安全运行。首先, 理论分析了传统 IPT-PLL 的带通滤波器特性, 及其频率适应性差和抗直流偏置能力不强的缺点, 提出以 IPT 的反 Park 变换输出 \hat{u}_α 为参考电压, 将其延时 $T/4$ 构造正交分量, 并用 PI 构建 LF 的改进锁相方法。然后, 用拉格朗日插值多项式逼近分数阶延时, 实现 PLL 的频率适应性, 并以 PM 最优为指标, 给出了 PLL 的 PI 控制器参数设计方法。最后, 针对所提改进 IPT-PLL 技术和设计方法进行了实验验证, 并与传统 IPT-PLL 进行了对比分析。理论和实验结果表明, 改进的 IPT-PLL 对电网电压的直流偏置和频率偏移适应性强, 且具有良好的动、静态性能。

参考文献:

- [1] Wang Xiongfei, Taul M G, Wu Heng, et al. Grid synchronization stability of converter-based resources—An overview [J]. IEEE Open Journal of Industry Applications, 2020, 1: 115-134.
- [2] 祁永胜, 李凯, 高畅毓, 等. 三相电压不平衡下 DDSRF-PLL 与 DSOGI-PLL 的锁相误差检测与补偿方法[J]. 电工技术学报, 2024, 39(2): 567-579.

- QI Yongsheng, LI Kai, GAO Changyu, et al. Phase estimation error detection and compensation method of DDSRF-PLL and DSOGI-PLL under three-phase voltage unbalance [J]. Transactions of China Electrotechnical Society, 2024, 39(2): 567-579. (in Chinese)
- [3] 李苏丹, 曾成碧, 苗虹, 等. 适用于弱电网的三相并网逆变器锁相环设计[J]. 电源学报. 2023, 21(3): 27-35.
LI Sudan, ZENG Chengbi, MIAO Hong, et al. Phase-locked loop design of three-phase grid-connected inverter for weak grid [J]. Journal of Power Supply, 2023, 21(3): 27-35. (in Chinese)
- [4] Ciobotaru M, Teodorescu R, Blaabjerg F. A new single-phase PLL structure based on second order generalized integrator [C]// 2006 37th IEEE Power Electronics Specialists Conference. Jeju, Korea (South), 2006: 1511-1516.
- [5] Golestan S, Guerrero J M, Vidal A, et al. Small-signal modeling, stability analysis and design optimization of single-phase delay-based PLLs [J]. IEEE Transactions on Power Electronics, 2016, 31(5):3517-3527.
- [6] 薛云涛, 任百群, 谢剑翔, 等. 柔性直流输电系统接入非理想电网的改进 DSOGI 同步方案[J]. 电源学报, 2024, 22(4): 200-208.
XUE Yuntao, REN Baiqun, XIE Jianxiang, et al. Improved DSOGI synchronization scheme for flexible DC transmission system connected to non-ideal power grid [J]. Journal of Power Supply, 2024, 22(4): 200-208. (in Chinese)
- [7] Hadjidemetriou L, Kyriakides E, Yang Yongheng, et al. A synchronization method for single-phase grid-tied inverters [J]. IEEE Transactions on Power Electronics, 2016, 31(3): 2139-2149.
- [8] Laakso T I, Valimaki V, Karjalainen M, et al. Splitting the unit delay [FIR/all pass filters design] [J]. IEEE Signal Processing Magazine, 1996, 13(1): 30-60.
- [9] 吴麒, 王诗宓. 自动控制原理(上册)[M]. 2 版. 北京: 清华大学出版社, 2006.
Wu Qi, Wang Shifu. Principles of Automatic Control [M]. 2nd edition. Beijing: Tsinghua University Press, 2006. (in Chinese)

作者简介:



蔡振兴

蔡振兴(1984—), 男, 通信作者, 硕士, 副教授。研究方向: 电力电子技术。E-mail: caizhenxing1@126.com。
潘红娜(1988—), 女, 硕士, 副教授。研究方向: 电力电子技术。E-mail: xin_wa69@163.com。

(责任编辑: 郭凯凯)