

全国产化芯片继电保护装置可靠性测试 关键技术研究及应用

张 文 马全霞 王 哲 何人可

(河南源网荷储电气研究院有限公司, 河南 许昌 461000)

摘要 本文基于全国产化芯片继电保护装置软硬件平台的特点, 针对测试过程中的重点和难点, 提出一种全国产化芯片继电保护装置多 CPU 内部通信测试方法。通过专用内部检测模块, 在不改变原有接线布局的前提下, 模拟和监视各类正常与异常数据, 以验证各 CPU 板卡间内部通信的稳定性。此外, 提出内部通信可靠性测试及平台应用测试的关键技术, 给出平台自检、智能 IO 自检、异常复位功能、内存溢出风险等关键应用的测试方案, 并总结现场重点测试项目及典型问题验证内容。最后, 通过对比和分析“九统一”装置与全国产化芯片继电保护装置关键技术指标的差异, 为全国产化芯片继电保护装置产品研发提供参考。

关键词: 全国产化芯片; 继电保护; 异常模拟; 可靠性

Research and application of key technologies for reliability testing of fully domesticated chip relay protection devices

ZHANG Wen MA Quanxia WANG Zhe HE Renke

(He'nan Source-Grid-Load-Storage Electrical Research Co., Ltd, Xuchang, He'nan 461000)

Abstract Based on the characteristics of the fully domesticated chip relay protection device's software and hardware platforms, and addressing the key and difficult points in the testing process, this paper proposes a multi-CPU internal communication testing method for fully domesticated chip relay protection devices. Utilizing a dedicated internal detection module, the method simulates and monitors various normal and abnormal data without altering the original wiring layout, to verify the stability of internal communications between CPU boards. Additionally, this paper presents key technologies of internal communication reliability testing and platform application testing, details test plans for critical applications such as platform self-check, intelligent IO self-check, abnormal reset functions, and memory overflow risks, and summarizes typical on-site problem verification and key testing items. Finally, by comparing and analyzing the differences in key technical indicators between the “nine unified” devices and fully domesticated chip relay protection devices, the study offers insights for the product development of fully domesticated chip relay protection devices.

Keywords: fully domesticated chip; relay protection; abnormal simulation; reliability

0 引言

随着信息通信技术的快速发展, 电子信息领域各门类产品不断更新迭代, 极大地促进了电子信息新技术在变电站二次系统中的应用, 从数字化变电站^[1-2]、智能变电站^[3-4], 再到新一代智能变电站^[5-6], 以及同时期的就地化保护^[7-9], 行业相关领域专家在

不断探索与实践。当前, 根据国网公司变电站二次系统优化工作部署和要求, 以“全国产化芯片、安全可靠、先进适用、集约高效”为总体原则, 在继承和借鉴智能变电站现有的设计、建设和运行经验的基础上, 全面推进基于国产芯片的新一代变电站二次系统开发和项目实施工作正在有序开展。全国产化芯片在变电站二次系统中的应用势在必行, 推

进二次系统中继保护装置的国产化是大势所趋。

目前,全国产化芯片已在通信、武器装备、航天等领域^[10-12]获得应用,这些探索推动了国产芯片及相关软件、硬件领域的发展^[13-15]。但是,在全国产化芯片尚未实现规模化应用之前,其技术性能和可靠性仍有待全面验证。如今,电力系统领域的相关研究集中在远程终端单元(remote terminal unit, RTU)、模拟数字转换器(analog-to-digital converter, ADC)、数字模拟转换器(digital-to-analog converter, DAC)等的芯片国产化^[16-17],这些研究为全国产化芯片继电保护装置的开发提供了重要借鉴。

本文首先介绍采用国产某型号 CPU 设计研发的继电保护装置的典型内部网络,梳理其内部模块,然后针对全国产化芯片继电保护装置测试过程中的重点和难点,给出内部通信可靠性测试关键技术及平台应用测试关键技术,接着提出一种全国产化芯片继电保护装置多 CPU 内部通信测试方法,给出平台自检、智能 IO 自检、异常复位功能、内存溢出风险等的测试方案,总结现场重点测试项目及典型问题验证内容。最后,对比“九统一”装置和全国产化芯片继电保护装置关键技术指标的差异,并分析原因。

1 全国产化芯片继电保护装置内部架构

1.1 硬件架构

全国产化芯片继电保护装置硬件架构如图 1 所示,主要由电源、控制器局域网(controller area network, CAN)总线及启动 CPU 等插件构成。开入开出功能通过开入 CAN、开出 CAN 与智能 IO 插件的通信来实现,智能 IO 插件通过保护 CPU 插件提

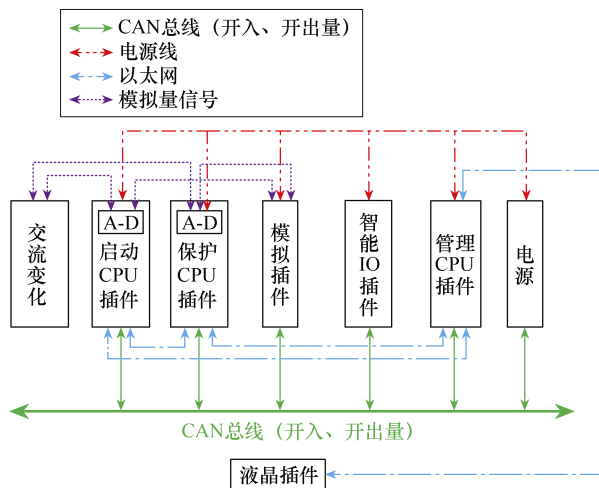


图 1 全国产化芯片继电保护装置硬件架构

供的 B 码对时信号同步自身时钟。开入变位信息经开入 CAN 传递到保护 CPU 插件,支持开入电压自由设置。交流变化即交流电压、电流信号,通过模拟插件接入装置,经内部调理电路调整幅值并滤波后,由高精度 A-D 转换模块转为数字信号,再通过高速总线实时传输至启动 CPU 和保护 CPU 插件。启动和开出信息通过开出 CAN 从保护 CPU 插件传递到智能 IO 插件,智能 IO 插件通过自身板卡硬件电路控制继电器出口,而启动 CPU 通过保护 CPU 的出口引脚经背板电路直接控制。

继电保护装置的开出自检在研发设计阶段至关重要。通常情况下,开出断线会导致装置拒动,开出击穿会导致装置误动。“九统一”装置的开出自检功能通过保护 CPU 插件上的检测电路直接实现,开出回路是否需要检测可以通过保护程序进行设置。发生断线故障时,可定位到具体回路,但是发生击穿故障时,无法定位。全国产化芯片继电保护装置的开出自检功能通过智能 IO 插件的检测电路实现,智能 IO 插件将检测结果通过 CAN 总线传递给保护 CPU。通过保护 CPU 内的程序进行设置,可以判断开出回路是否需要检测。当发生击穿故障时,仍然可定位到具体插件。

1.2 主要板卡及插件内部通信原理

全国产化芯片继电保护装置内部主要包括启动 CPU 插件、保护 CPU 插件、模拟插件、智能 IO 插件、管理 CPU 插件和 PC 插件。各插件之间主要通过以太网、B 码对时、CAN 进行信息交互,其典型内部通信原理如图 2 所示。装置内部保护 CPU 插件和启动 CPU 插件负责实现保护装置的核心保护功能;智能 IO 插件负责装置的开入监视与出口控制;管理 CPU 插件负责接收对时信号并提供人机交互接口。管理 CPU 插件接收到对时信号后进行处理,并分别转发给保护 CPU 插件、启动 CPU 插件和智能 IO 插件,以实现装置内部时间的统一。

保护 CPU 插件和启动 CPU 插件都有独立的 A-D 采样模块,能够分别对经过交流插件转化的模拟量进行采集处理,减少异常数据对保护的影响,提高装置的可靠性。保护 CPU 插件和启动 CPU 插件都经 CAN 总线与智能 IO 插件进行通信,实现对开出控制的双重保障,防止误动作。管理 CPU 插件、保护 CPU 插件和启动 CPU 插件之间通过处理器自带的网口或现场可编程门阵列(field programmable gate array, FPGA)扩展的网口实现两两之间的通信。同时,管理 CPU 插件通过 FPGA 扩展网口与液晶插

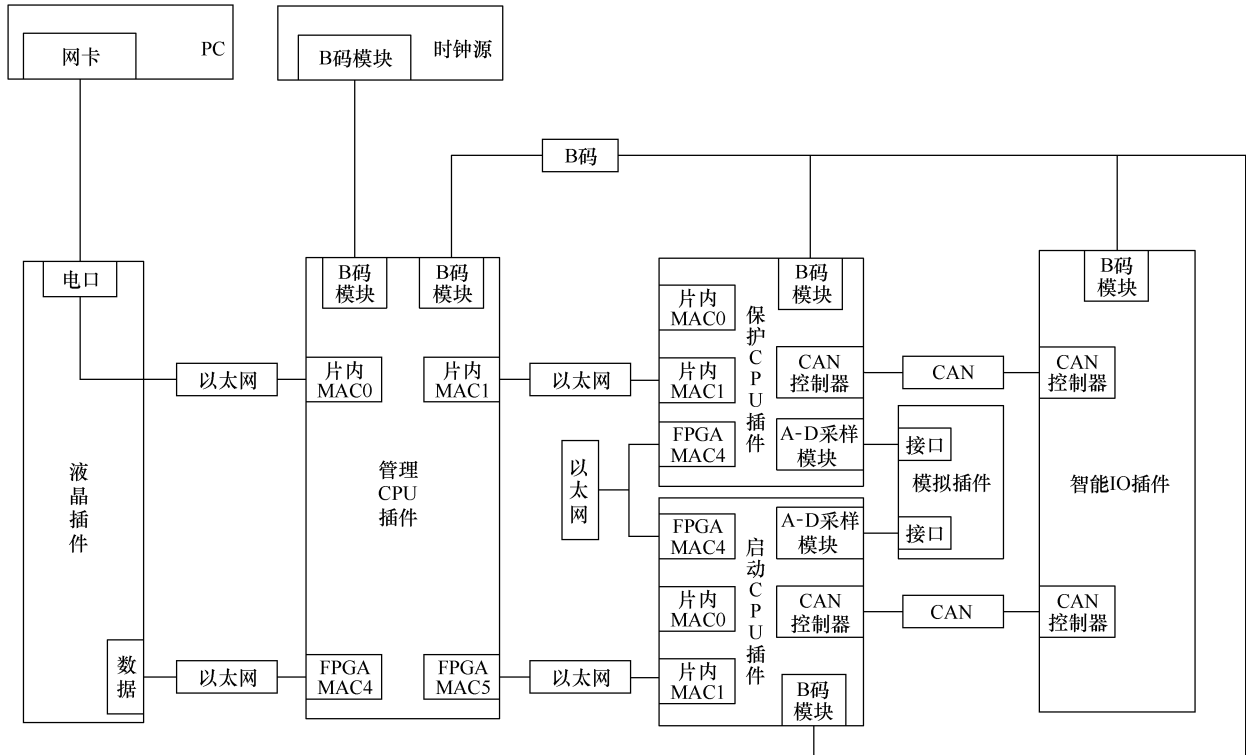


图 2 全国产化芯片继电保护装置典型内部通信原理

件进行数据交互，实现输出数据显示；通过处理器自带网口经液晶插件转接，实现 PC 的调试功能。基于上述分析，装置内部插件之间、多 CPU 之间的通信存在高度耦合，特别是多 CPU 间的通信。

2 双 CPU 内部通信可靠性测试

从上述分析中发现，设备内部电路板间的通信对信息交换至关重要。这些数据交换过程完全在系统内部进行，确保了数据的安全性。多 CPU 内部通信均通过背板直连并通过专用数据池进行交互，其测试状态的管理和配置则通过特定工具来实现。其中，典型的管理 CPU 与保护 CPU、启动 CPU 之间的通信结构如图 2 所示。为了保证数据处理的快速和高效，双 CPU 通信数据仅设置状态量和非状态量两种类型。这两类数据的传输机制有所区别，状态量数据在稳定状态下的心跳报文发送间隔为 5s，而在发生变化时会连续发送 3 次，每次发送间隔为 2ms；非状态量数据则按照固定时间间隔传输，其发送频率依据实际应用需求进行调整。

双 CPU 通过数据表交互状态量信息。多 CPU 之间数据收发原理如图 3 所示。在系统稳定运行期间，监测单元按照固定的时间间隔（5s）更新状态量信息，将最新状态同步至数据表中。当发送接口

侦测到数据表中的数据发生变化时，立即连续发送 3 次数据以确保信息准确传达。检测模块一旦收到来自另一 CPU 的数据，就更新本地数据表，供后续的保护设备应用读取。鉴于实际操作中设备可能遭受干扰，导致数据被错误修改或丢失，因此必须对内部通信数据的每个字段进行全面测试，包括正常和异常情况，以确保即使在通信发生异常时，保护装置的其他功能也能正常运作。各 CPU 内部数据收发流程如图 4 所示。

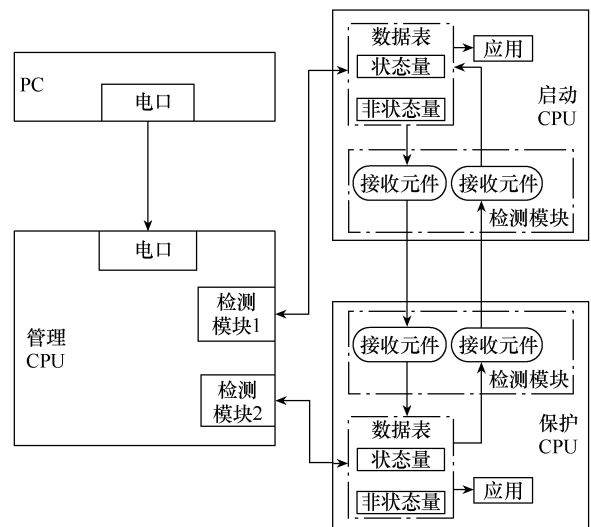


图 3 多 CPU 之间数据收发原理

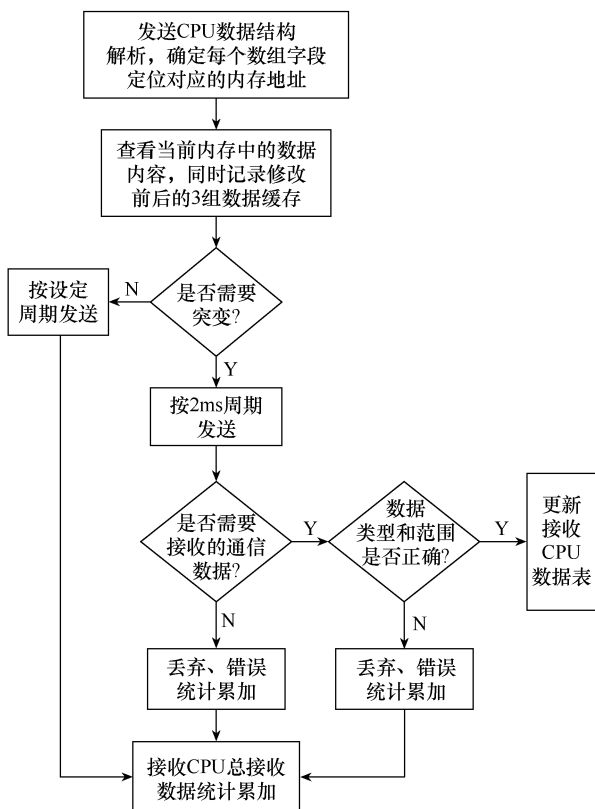


图4 各CPU内部数据收发流程

该方法的核心策略在于为每个CPU集成特定的监测单元，即对应的软件模块，这些单元负责管理和模拟保护CPU及启动CPU在不同工作场景下处理数据的准确性。在标准测试条件下，通过评估各CPU间的心跳报文、紧急传输机制、状态量数据和非状态量数据等确保CPU能够准确处理交互信息并进行存储应用；在异常测试条件下，通过检验数据风暴、协议字段错误修改、连接状态的不稳定性等来识别异常数据，避免干扰正常通信，防止错误信号发送和数据误存。值得注意的是，无论是针对多CPU的协调控制、数据交换，还是通信可靠性测试，都依赖一个稳定可靠的平台。因此，平台关键应用测试是另一个需要考量的方面。

3 平台关键应用测试方案

全国产化芯片继电保护装置平台区别于传统“九统一”装置，在装置的操作系统、底层程序、配置文件、目标程序格式等方面均不同。在模型方面，“九统一”装置通过引擎调用平台提供的函数（对应模板程序就是初始化函数中的数据创建部分，创建开入、开出、软压板、定值等）创建数据表；全国产化芯片继电保护装置平台则通过配置文件创

建，从而实现了逻辑与数据分离。对于平台测试而言，测试对象没有变化，平台增加了配置文件的解析工作，提供相应的平台函数供引擎调用，相应的模板程序也增加了这一部分。此外，“九统一”装置平台数据表成员字段比较复杂，同一个表既涉及保护数据，又涉及通信数据，无法解耦；全国产化芯片继电保护装置平台将数据分为两部分，一部分是保护用数据，另一部分是通信用数据，分别存入相应文件中，从而实现解耦。另外，平台新增设备树文件和板件通信文件，设备树文件主要实现平台程序硬件驱动的板卡无关性，方便板卡的驱动设计，并生成板间通信配置文件以实现板间通信。

在采样方面，全国产化芯片继电保护装置的FPGA通过内置保护程序来设定采样点数量。这个数量基于装置自身的晶振频率来计算，以确定相邻采样点之间的晶振计数。在达到采样时刻后，通过设置信号翻转，A-D芯片开始工作，采样数据存放到指定寄存器中。采样完成后，A-D芯片将某处电平拉低。当FPGA检测到该信号时，将采样数据从A-D芯片的寄存器中读出，存放至自身缓存区，等待CPU读取。全国产化芯片继电保护装置CPU采用轮询方式，每200μs轮询一次，定时从FPGA的指定区域获取采样数据，并与上一个采样值的序号进行比较。当序号不一致时，数据有序存放到自身采样缓存区，同时更新采样计数器。这样设计是将采样过程作为CPU运行进程的一部分，而“九统一”装置的采样方式是A-D中断进程的方式，两种方式各有优劣，此处不再赘述。

基于上述分析，全国产化芯片继电保护装置的平台应用部分应结合装置适配的软硬件，重点测试项目见表1。

表1 重点测试项目

序号	项目	内容
1	平台自检功能	电源自检、双A-D采样、模拟量采样、定值自检、通信回路自检、程序自检、Flash自检等对保护的影响
2	智能IO自检功能	出口回路自检、智能IO通信链路自检
3	异常复位功能	复位功能正确性、看门狗动作
4	内存相关	内存溢出风险、站控层接收命令越界风险、过程层接收命令越界风险、过程层发送命令越界风险
5	时钟功能	时钟翻转、时钟同步、整机时钟同步

(续表 1)

序号	项目	内容
6	存储相关	掉电不丢失功能、存储碎片回收
7	通信异常中断	文件传输协议异常中断、配置工具异常中断、103 链路异常中断、61850 链路异常中断、用户数据报协议连接异常中断

4 可靠性典型应用测试

4.1 测试

对于继电保护系统的可靠性研究往往集中于建模^[18-19]、评估体系建立^[20]等方面,对单装置的可靠性研究相对较少。基于继电保护工作特点,通常将其可靠性分为保护系统可靠性和保护动作可靠性两个方面。在全国国产化芯片继电保护装置的研发和设计阶段,需要严格遵循继电保护的“四性”准则,并充分吸取“九统一”装置的实践经验。例如,在测试阶段,除常规测试项目外,还应对现场及测试过程典型问题进行验证,现场典型问题验证内容见表 2。

表 2 现场典型问题验证内容

项目	内容	重点关注
逻辑是否误保持	测试动作逻辑、闭锁逻辑在不满足条件时应返回,不应存在误保持的情况	对每个保护、功能的逻辑均进行考核;在保护未动作时及已经动作后进行考核
出口经启动继电器闭锁	测试所有用于跳闸的开出、间接用于跳闸的开出经启动继电器闭锁	信号开出回路不经启动继电器闭锁
变压器保护误报 CT 异常	模拟变压器三相电流不平衡,且一相电流低于无电流门槛,是否误报警	
变压器过励磁保护基准电压使用正确性	应采用高压侧额定相电压(铭牌电压)	将高压侧额定电压值与高压侧 PT 一次值整定不一致
线路保护光纤差动保护相关问题	任一侧光纤通道异常,两侧装置均应告警;两侧差动保护投退不一致,两侧装置均应告警	告警报文、告警触点均正确;测试时分别对压板、控制字进行投退
CPU 异常对装置的影响	模拟接口 CPU 异常,不影响保护动作行为;保测一体装置,保护与测控 CPU 异常互不影响	

(续表 2)

项目	内容	重点关注
CT 拖尾对保护的影响	对于出口后启动失灵的 CT 拖尾,在区内故障切除后引起 CT 拖尾时,能及时收跳令;区外故障切除后引起的 CT 拖尾,保护不误动作	CT 拖尾期间,已经动作的保护能及时收跳令,未动作的保护不能误动作
CT 饱和对保护的影响	区内故障时,保护应能正确动作,区外故障时,保护可靠不动作	线路保护 3/2 接线时,注意考核分 CT 饱和的情况

为了防止程序中不需要保持的逻辑误保持,需要进行测试。判断逻辑是否误保持的时序如图 5 所示,故障 1 在故障条件满足至 T_3 (t_1 小于延时定值)后消失,则保护应可靠不动作,若保护逻辑存在误保持的情况,则在故障 1 消失后,保护动作延时满足时会误动作。从 T_2 时刻开始重新计时。若保护逻辑存在误保持的情况,则故障 2 不会重新计时,即从 T_0 时刻开始计时。

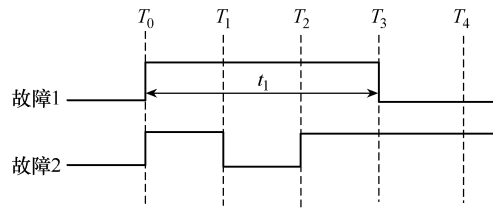


图 5 判别逻辑是否误保持的时序

出口回路要求经启动继电器闭锁,否则当开出回路击穿时,可能引起误出口。常用方法是模拟某一路开出回路击穿,监视该回路对应的出口触点,若保护启动,则出口触点闭合,否则不闭合,即该回路经出口继电器闭锁;若保护不启动,则该出口触点闭合,即该回路未经出口继电器闭锁。

变压器保护测试过程中应重点关注变压器保护误报电流互感器(current transformer, CT)异常的情况,高压侧两个分支各相阻抗差别引起三相电流分配不平衡,两个分支计算出较大零序电流,若 CT 异常判据不考虑这种情况,则会误报 CT 异常。常用方法是模拟上述工况引起的三相电流不平衡,且一相电流低于无电流门槛,查看装置是否误报警。变压器过励磁保护基准电压应采用高压侧额定相电压,即铭牌电压,通常将高压侧额定电压值与高压侧电压互感器(potential transformer, PT)一次值整定为不一致。在线路光纤差动保护验证过程中,当线路保护的光纤通道异常或两侧压板投退不一致时,两侧线路保护装置均应有告警信息。同时,CPU

异常对保护动作的影响是一个重要的考量因素。此外,对于CT的异常状态要分别考虑,如CT拖尾和CT饱和。在CT拖尾发生时,已触发的保护应能及时停止动作,而未触发的保护应避免误动作。在CT饱和的情况下,当区内发生故障时,保护装置应能准确响应;当故障发生在区外时,保护装置应保持稳定,不发生误动作。特别是在3/2接线方式的线路保护中,需要特别注意区分不同CT的饱和状态,以保证保护装置正确动作和系统稳定。

4.2 重要指标对比

全国产化芯片继电保护装置的软硬件平台在“九统一”装置的基础上进行了重构,同时增加了操作系统,核心芯片采用全国产化芯片,二者在功能、性能、软硬件平台(如CPU主任务转圈时间、CPU占用率、B码对时精度、自检功能)等方面存在一定差异。对典型装置进行对比分析,深入了解差异原因,有利于产品研发及迭代升级。因此,针对典型的220kV线路全国产化芯片继电保护装置与常规站“九统一”装置,下面就典型主保护的动作时间、CPU主任务转圈时间、软件平台相关项目、硬件平台相关项目进行对比,结果见表3。

表3 全国产化芯片继电保护装置与“九统一”装置对比

项目	全国产化芯片继电保护装置	“九统一”装置
电压幅值最大误差采样值/%	0.326	0.183
动作值精度	定值整定精度较低	定值整定精度较高
动作时间(仅投差动,定值1A,施加2A差流)/ms	最大值: 26.7 平均值: 26.2	最大值: 31.7 平均值: 30.4
动作时间(仅投距离,接地距离I段定值5Ω,施加阻抗3.5∠80°Ω)/ms	最大值: 26.2 平均值: 25.7	最大值: 28.2 平均值: 27.7
动作时间(距离与差动同时投入)/ms	最大值: 26.3 平均值: 25.8	最大值: 28.0 平均值: 27.2
CPU主任务运行时间/ms	[1.67, 5.00]	[3.33, 5.00]
CPU主任务转圈时间/ms	[3.33, 5.00]	[6.66, 8.33]
CPU主任务休眠时间/ms	[1.66, 3.33]	[3.33, 5.00]
静态功耗/W	30.82	25.90
差动动作时功耗/W	42.01	38.25
CPU温升/K	15.9	9.9
FPGA温升/K	15.9	9.9
电源芯片温升/K	23.4	7.4

在采样值和动作值精度方面,全国产化芯片继电保护装置与“九统一”装置有一定差距,主要是由于国产A-D采样芯片的精度误差较大,且实时性略差。在动作时间方面,全国产化芯片继电保护装置比“九统一”装置快约3ms,主要是由于全国产化芯片继电保护装置CPU“轻任务”的特点。在主任务运行时间、转圈时间、休眠时间方面,全国产化芯片继电保护装置CPU均快于“九统一”装置。由于工艺方面的原因,全国产化芯片继电保护装置的静态功耗和保护动作功耗均大于“九统一”装置,分别大4.92W和3.76W,虽满足相关标准规定(静态功耗≤40W,保护动作时功耗≤60W),但仍需要优化。

5 结论

本文采用内嵌式技术,对全国产化与非国产化芯片继电保护装置进行全面深入的对比分析,定位出全国产化芯片继电保护装置的薄弱环节,为产品改进提供数据支撑。当前已完成全国产化芯片继电保护装置和“九统一”装置的功能及性能对比,并形成测试总结。数据分析显示,全国产化芯片继电保护装置在整机运行中存在不足,特别是在采样值和动作值精度方面,与“九统一”装置存在差距,主要归因于国产A-D采样芯片精度误差大且实时性不足。

后续将开展全面测试,分析现场运行数据,重点在问题频发的运行环境中进行测试,为全国产化芯片继电保护装置的迭代升级提供支撑。

参考文献

- [1] 吴琴芳,陈悬. IEC 61850与数字化变电站的应用研究[J]. 电气技术, 2009, 10(2): 59-62.
- [2] 刘慧源,郝后堂,李延新,等. 数字化变电站同步方案分析[J]. 电力系统自动化, 2009, 33(3): 55-58.
- [3] 樊陈,倪益民,窦仁辉,等. 智能变电站过程层组网方案分析[J]. 电力系统自动化, 2011, 35(18): 67-71.
- [4] 游建军,郭创,孟乐,等. 应用于智能变电站的备自投解决方案[J]. 电气技术, 2014, 15(增刊1): 85-87.
- [5] 贾惠彬,武文瑞,吴堃,等. 基于异步整形机制的智能变电站通信队列调度策略[J]. 电工技术学报, 2024, 39(17): 5422-5433.
- [6] 黄扬琪,路欣怡,刘念,等. 含隔离式断路器的新一代智能变电站主接线可靠性评估及灵敏度分析[J]. 电气技术, 2014, 15(6): 10-14, 79.

- [7] 张峰, 徐晨, 穆云龙, 等. 智能变电站高可靠无缝冗余环网性能测试平台的研究和实现[J]. 电气技术, 2021, 22(4): 43-49.
- [8] 金能, 梁宇, 邢家维, 等. 提升配电网线路保护可靠性的远方保护及其与就地保护优化配合方案研究[J]. 电工技术学报, 2019, 34(24): 5221-5233.
- [9] 浮明军, 王龙飞, 姬希娜, 等. 就地化保护环网通信异常分析及处理策略[J]. 电力系统自动化, 2019, 43(7): 179-184.
- [10] 王栋, 陈传鹏, 颜佳, 等. 新一代电力信息网络安全架构的思考[J]. 电力系统自动化, 2016, 40(2): 6-11.
- [11] 张晓敏, 马鹏飞. 基于国产软硬件平台的指控计算机设计[J]. 航天控制, 2020, 38(2): 74-80.
- [12] 樊鹏, 李瑾, 董琦昕, 等. 基于国产软硬件平台的火控计算机[J]. 兵工自动化, 2017, 36(11): 26-29.
- [13] 徐帅, 林宝军, 刘迎春, 等. 基于龙芯宇航级芯片的BSP开发和移植[J]. 计算机工程与科学, 2020, 42(4): 571-579.
- [14] 王延鹏. 基于龙芯3A1500的计算加速模块设计方法[J]. 电子技术应用, 2017, 43(12): 109-112.
- [15] 赵青春, 陆金凤, 李智诚, 等. 继电保护专用芯片集成差动保护技术的研究[J]. 电气技术, 2020, 21(10): 133-136.
- [16] 南亚希, 展巍, 裴后宣. 自主可控的安全 RTU 设计与实现[J]. 电力系统保护与控制, 2016, 44(14): 154-159.
- [17] 钱宏文, 李小虎, 杨文豪, 等. 基于 LabVIEW 和 FPGA 的国产化 ADC/DAC 通用测试平台的设计与实现[J]. 自动化技术与应用, 2020, 39(6): 15-18, 53.
- [18] 刘戈, 纪陵, 刘文彪. 智能继电保护数字孪生模型构建及应用[J]. 电气技术, 2023, 24(7): 83-88.
- [19] 王超. 数字化变电站继电保护系统可靠性研究[D]. 杭州: 浙江大学, 2013.
- [20] 戴志辉, 王增平, 焦彦军, 等. 阶段式保护原理性失效风险的概率评估方法[J]. 电工技术学报, 2012, 27(6): 175-182.

收稿日期: 2024-12-02

修回日期: 2025-02-21

作者简介

张 文 (1984—), 男, 安徽省阜阳市人, 高级工程师, 主要从事电力系统继电保护及自动化产品测试方面的研究工作。

(上接第 67 页)

- [2] 陈玉蛟, 张晓彤, 张唤桥, 等. 典型场景下充电负荷接入配变的影响分析方法[J]. 电工技术, 2024(16): 34-37, 40.
- [3] 黄学良, 刘永东, 沈斐, 等. 电动汽车与电网互动: 综述与展望[J]. 电力系统自动化, 2024, 48(7): 3-23.
- [4] 杨镜司, 秦文萍, 史文龙, 等. 基于电动汽车参与调峰定价策略的区域电网两阶段优化调度[J]. 电工技术学报, 2022, 37(1): 58-71.
- [5] 刘晟源, 章天晗, 林振智, 等. 数据赋能低压配电系统精益化运行的关键技术与算法[J]. 电力系统自动化, 2023, 47(3): 187-199.
- [6] 傅靖, 季润阳, 王栋, 等. 基于并行 K-Means 聚类的配电网台区用户行为分析模型研究及应用[J]. 电网与清洁能源, 2018, 34(11): 71-76.
- [7] 薛晓慧, 张文, 张静, 等. 基于二次聚类的充电桩执行电价异常检测方法[J]. 电信科学, 2025, 41(1): 184-190.
- [8] 陈曦鸣, 杨强, 郑抗震, 等. 基于用电特性分析的充电桩电价执行异常识别方法[J]. 电力信息与通信技术, 2024, 22(7): 53-58.
- [9] 彭显刚, 郑伟钦, 林利祥, 等. 基于密度聚类和 Fréchet 判别分析的电价执行稽查方法[J]. 电网技术, 2015, 39(11): 3195-3201.
- [10] 林幕群, 彭显刚, 林利祥, 等. 基于数据挖掘技术的电价执行在线稽查模型[J]. 广东电力, 2016, 29(1): 108-112.
- [11] 黄劼, 汪逸帆, 林叶青, 等. 基于 K 均值聚类算法的谐振接地系统故障区段定位方法[J]. 电气技术, 2024, 25(3): 24-31.
- [12] 林骏捷, 林佳壕, 郭谋发. 基于多暂态特征量聚类的配电网接地故障区段定位方法[J]. 电气技术, 2023, 24(5): 16-22.
- [13] 张素香, 赵丙镇, 王风雨, 等. 海量数据下的电力负荷短期预测[J]. 中国电机工程学报, 2015, 35(2): 37-42.
- [14] 许俊楠, 郝一宁, 葛杰, 等. 电力数据异常值的检测方法[J]. 电工技术, 2024(10): 197-207.
- [15] 李君卫, 汤亚芳, 郝正航, 等. 聚类分析及其在电力系统中的应用综述[J]. 现代电力, 2019, 36(3): 1-10.

收稿日期: 2025-01-24

修回日期: 2025-02-14

作者简介

魏海斌 (1990—), 男, 福建莆田人, 硕士, 主要从事低压台区线损管理及反窃电技术研究工作。