

DOI: 10.19595/j.cnki.1000-6753.tces.240851

双 Buck-Boost-CLLC 三端口变换器的 磁件全集成结构及其优化设计

程鹤¹ 李朋圣¹ 徐恺¹ 黄韦崑² 于东升¹

(1. 中国矿业大学电气工程学院 徐州 221116)

(2. 中国矿业大学数学学院 徐州 221116)

摘要 为进一步提高双 Buck-Boost-CLLC 三端口变换器系统的效率与功率密度, 该文研究其磁性元件集成和优化设计的方法, 提出将拓扑中的两个 Buck-Boost 反向耦合电感与 CLLC 谐振变换器谐振腔中的两个谐振电感及变压器全集成在同一个磁性元件中。详细分析该全集成磁心结构的等效磁路模型, 表明该结构可实现一定的磁通抵消而减少磁心损耗。同时对全集成磁件结构参数进行了优化设计, 以有效提高变换器的效率和功率密度。最后通过搭建一台 500 W 的实验样机系统进行实验, 结果验证了所提出的全集成磁件结构的有效性和可行性。

关键词: 三端口 全集成 磁通抵消 优化设计

中图分类号: TM46

0 引言

随着经济的发展, 可再生能源在电力需求日益增长的现代社会中扮演着重要角色。然而由于可再生能源的间歇性和随机性等特点, 为确保可再生能源发电系统中电力供应的稳定性, 通常会引入储能端口来维持负载功率稳定, 从而弥补可再生能源间歇性和随机性的缺点, 这使得引入缓冲单元的新能源联合供电技术不断发展^[1-4]。然而传统的两端口变换器方案由于需要加入额外的储能两端口变换器, 导致系统功率密度难以提高。为解决此问题, 可以通过引入三端口变换器(Three-Port Converter, TPC)来取代传统的两端口变换器^[5-6], 从而显著降低成本并提高功率密度。

为了进一步提高变换器的效率及功率密度, 国内外学者对直流变换器的磁集成进行了深入研究。磁集成技术可以有效减少功率磁件的数量, 同时在一定程度上减少磁件整体损耗。文献[7-8]提出了一种适用于 CLLC 双向谐振变换器的平面矩阵式电感

-变压器一体化集成结构, 通过绕组的不均匀分配将谐振腔中的两谐振电感与变压器统一集成到同一磁件中, 由于使用了矩阵式磁结构并添加了边角无气隙边磁柱, 使得磁心板中的磁通得以抵消的同时磁通分布更加均匀, 很大程度上减少了集成磁件的体积与损耗。

此外, 由于在开关电源系统中需要存储和传递直流功率, 其磁件中一般都会存在较大的直流偏磁, 这会导致磁心利用率很低, 从而限制了磁性元件体积的减小。提高开关频率是一种直观有效的实现磁件小型化的方法, 但更高的频率同时也会使得磁心损耗迅速增大, 因此变换器高频工作时不得不将磁心的设计裕量取得很大, 这也不利于磁心利用率的提高, 因此如何尽量削减磁心中的直流偏磁成为了不得不考虑的问题。文献[9]详细分析了两通道交错并联型 Buck 变换器磁件中存在的交直流磁通分布, 并提出了一种可削减直流偏磁的集成磁件结构, 通过一个 E 型磁心反向耦合集成了双 Buck 变换器中的两输出电感, 不仅很大程度上削减了铁心中的直流偏磁, 同时也具有稳态电流纹波小、电磁干扰(Electromagnetic Interference, EMI)小和机械稳定性好等优点^[10-12]。

为了实现三端口直流变换器更高的功率密度和

江苏省自然科学基金项目(BK20231500)、徐州市基础研究计划项目(KC22046)、中国矿业大学研究生教育教学改革研究与实践项目(2023YJSJG040)资助。

收稿日期 2024-05-23 改稿日期 2024-07-02

效率,文献[13-14]提出了交错并联双向 Buck-Boost 集成 LLC-CLLC 谐振型三端口直流变换器拓扑,该拓扑通过复用全桥开关单元,实现了交错并联双向 Buck-Boost 与全桥 LLC 谐振电路的集成,但这增加了磁性元件的数量和体积,限制了变换器的功率密度。文献[15]通过将双 Buck-Boost-LLC 三端口变换器中一次侧的两个反向耦合电感集成,同时与 LLC 谐振腔的谐振电感解耦集成,实现了耦合电感的均流和变换器功率密度的提升,但其电路中依然存在两个磁性元件且固定占空比的同时只能实现完全反向耦集成,无法控制反向耦合系数。

在上述研究的基础上,本文提出了一种双 Buck-Boost-CLLC 三端口谐振变换器的磁集成的优化方法。在实现变换器一次侧开关管的零电压开通 (Zero Voltage Switching, ZVS) 和二次侧整流管的零电流关断 (Zero Current Switching, ZCS) 的前提下,将拓扑中的两个 Buck-Boost 电感反向耦合的同时也与 CLLC 谐振腔的两个谐振电感及一个变压器一起集成在同一个磁性元件中。由于无绕组磁心段中的磁通存在部分磁通抵消,使得这部分磁心中磁通密度更低,从而可降低磁心损耗,并利用有限元仿真软件对全集成磁件结构参数进行了优化设计,以有效提高变换器的效率和功率密度。

1 双 Buck-Boost-CLLC 三端口变换器的磁集成分析与设计

图 1 所示为双 Buck-Boost-CLLC 三端口直流变换器拓扑。图中, V_s 为端口 1 电压, V_b 为端口 2 电压, V_o 为端口 3 即输出端口电压, L_1 和 L_2 为集成的双向 Buck-Boost 中的两个储能电感,用来实现端口 1 与端口 2 之间的升降压功能, L_{r1} 、T、 L_{r2} 分别为一次侧谐振电感、变压器以及二次侧谐振电感。由上述可知,拓扑中存在五个磁性元件,而过多的磁性元件将会严重影响变换器的效率以及功率密度,因此采用磁集成技术对多磁件变换器拓扑进行优化设计是很有必要的。

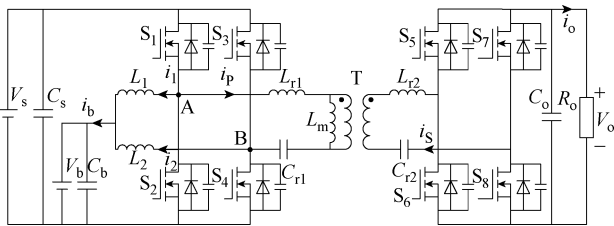


图 1 双 Buck-Boost-CLLC 三端口变换器拓扑

Fig.1 Dual Buck-Boost-CLLC three-port converter

1.1 部分集成磁件

双 Buck-Boost-CLLC 三端口直流变换器的一种磁集成方法如图 2 所示。将双 Buck-Boost-CLLC 三端口直流变换器中的两个储能电感 L_1 和 L_2 绕组不均匀分配在两个圆柱形绕组磁柱上,通过提供的无绕组低磁阻磁柱进行反向耦集成,实现一定的磁通抵消效果,同时也可以降低单相电感的电流纹波。这样 L_1 和 L_2 两个磁性元件被集成为一个磁件,减少了部分损耗。同样地,针对 CLLC 谐振变换器部分,将谐振腔中的二次侧谐振电感和变压器三个磁性元件通过在绕组磁柱上不均匀分配绕组以产生较大且可控的漏感从而集成为一个磁件。反向耦合电感与 CLLC 谐振腔的磁集成都可以通过控制磁心气隙的大小以及不均匀分配的绕组匝数来获得理想磁性元件感值,这样就可以将五个磁性元件集成为两个磁件,提高了变换器整体功率密度和效率^[16-18]。

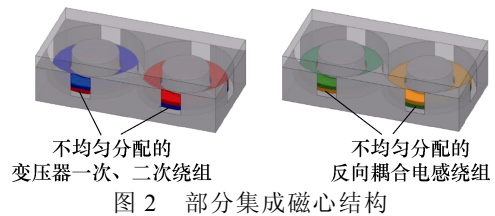


图 2 部分集成磁心结构

Fig.2 Partially integrated magnetic core structure

图 3 展示了两个磁集成磁心的磁阻等效模型。变压器通过磁心左右绕组磁柱上的二次绕组不均匀分配来实现变压器和谐振电感的磁集成;两个反向耦合的储能电感通过在绕组磁柱上不均匀分配绕组,实现可控的耦合系数。根据磁路的欧姆定律,各磁柱上的磁通量可表示为

$$\left\{ \begin{aligned} \Phi_1 &= \frac{N_{P1}i_p - N_{S1}i_s}{R_{g1}} \\ \Phi_2 &= \frac{N_{S2}i_s - N_{P2}i_p}{R_{g2}} \\ \Phi_3 &= \Phi_1 + \Phi_2 = \frac{N_{P1}i_p - N_{S1}i_s}{R_{g1}} + \frac{N_{S2}i_s - N_{P2}i_p}{R_{g2}} \\ \Phi_4 &= \frac{N_{11}i_1 - N_{12}i_2}{R_{g3}} \\ \Phi_5 &= \frac{N_{21}i_1 - N_{22}i_2}{R_{g4}} \\ \Phi_6 &= \Phi_4 + \Phi_5 = \frac{N_{11}i_1 - N_{12}i_2}{R_{g3}} + \frac{N_{21}i_1 - N_{22}i_2}{R_{g4}} \end{aligned} \right. \quad (1)$$

式中, N_{P1} 、 N_{P2} 、 N_{S1} 、 N_{S2} 为变压器磁心二次绕组在两绕组磁心柱上不均匀分配的匝数; N_{11} 、 N_{12} 、 N_{21} 、 N_{22} 分别为两反向耦合电感在耦合电感磁心两绕组磁心柱上不均匀分配的匝数; i_p 、 i_s 分别为变压

器一次和二次电流； i_1 、 i_2 分别为 L_1 和 L_2 绕组电流。

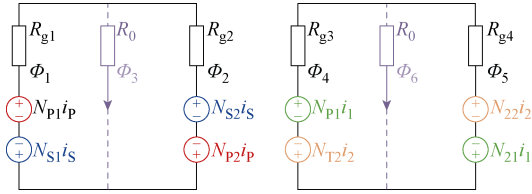


图 3 部分集成磁件磁阻等效模型

Fig.3 Equivalent reluctance model of partially integrated magnetic components

图 4 为基于部分集成的双 Buck-Boost-CLLC 三端口变换器拓扑。由于各磁件产生的磁通量的形状、大小及相位都不尽相同，部分集成后的磁件各绕组所产生的磁通量都通过共用的低磁阻磁柱形成闭合磁路，因此这些不同的磁通量会在低磁阻磁柱上叠加使得磁柱上的磁通量存在一定的抵消，叠加后的磁心低磁阻磁柱中的总磁通量如图 4 中大致磁通波形所示，其中， Φ_{T1} 、 Φ_{T2} 为储能电感 L_1 与 L_2 在部分集成磁件中分别产生的磁通量， Φ_T 为 Φ_{T1} 与 Φ_{T2} 叠加后的总磁通量，即 $\Phi_T = \Phi_{T1} + \Phi_{T2} = \Phi_6$ ； Φ_{S1} 、 Φ_{T3} 、 Φ_{S2} 分别为一次侧谐振电感 L_{r1} 、励磁电感 L_m 与二次侧谐振电感 L_{r2} 在部分集成磁件中分别产生的磁通量， Φ_S 为 Φ_{S1} 、 Φ_{T3} 及 Φ_{S2} 叠加后的总磁通量，即 $\Phi_S = \Phi_{S1} + \Phi_{T3} + \Phi_{S2} = \Phi_3$ (Φ_3 、 Φ_6 为图 3 中所示的低磁阻磁柱上的磁通量)。这种集成方案可以通过低磁阻磁柱中的部分磁通抵消来减少一部分磁心损耗，从而提高了变换器效率和功率密度。然而，反向耦合电感磁心和 CLLC 变压器磁心低磁阻中的磁通量仍相互独立，磁性元件总的磁心损耗为两个分立磁件各自总磁通所产生的损耗之和，因此磁心仍有进一步集成的空间和必要性。

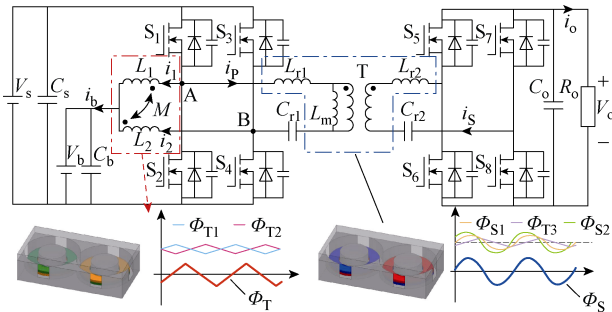


图 4 部分集成磁件拓扑及磁心磁通分布

Fig.4 Topology and magnetic flux distribution of partially integrated magnetic components

1.2 全集成磁件

参考 1.1 节提到的部分集成磁心结构，为进一步优化，本节提出一种基于双 Buck-Boost-CLLC 三

端口变换器的全集成磁件结构。图 5 展示了全集成磁件磁心结构，将双向 Buck-Boost 中的储能电感 L_1 、 L_2 反向耦合集成的同时和 CLLC 谐振腔中的变压器及其二次侧谐振电感全集成在一个磁心中。磁心整体包括带四个有绕组磁柱和九个无绕组低磁阻磁柱的底层磁心，以及顶层盖板磁心。其中对角的两个绕组磁柱对应储能电感 L_1 和 L_2 ，绿色绕组为 L_1 在其两绕组磁柱上不均匀分配的绕组，黄色绕组为 L_2 在其两绕组磁柱上不均匀分配的绕组，另外两个绕组磁柱对应 CLLC 谐振电路中的变压器及谐振电感，蓝色绕组为变压器一次绕组在其两绕组磁柱上不均匀分配的绕组，红色绕组为变压器复变绕组在其两绕组磁柱上不均匀分配的绕组。其余九个低磁阻磁柱确保了这五个磁性元件能够顺利解耦集成。绕组磁柱上的每组绕组都可任意交换位置，集成效果不受影响。

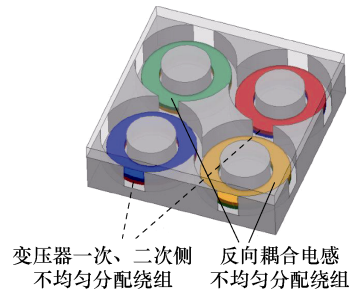


图 5 全集成磁心结构

Fig.5 Fully integrated magnetic core structure

图 6 展示了该全集成磁件的等效磁路模型，假设磁心材料的磁导率远高于空气且忽略空气中的漏磁通，可得到磁心的简化等效磁路模型。变压器二次绕组和储能电感绕组被对应地不均匀分配在四个磁柱上。其中， N_{P1} 、 N_{P2} 、 N_{S1} 、 N_{S2} 、 N_{11} 、 N_{21} 、 N_{22} 、 N_{12} 为上述被不均匀分配的绕组匝数， R_{g1} 、 R_{g2} 、 R_{g3} 、 R_{g4} 为四个有绕组磁柱气隙部分的等效磁阻， R_1 、 R_2 、 R_3 、 R_4 为四个有绕组磁柱部分磁阻， R_0 为九个无绕组磁柱简化为四个低磁阻磁柱后的等效磁阻。可得全集成磁件电感矩阵方程为

$$\begin{bmatrix} V_P \\ V_S \\ V_{L1} \\ V_{L2} \end{bmatrix} = \begin{bmatrix} L_P & M_{PS} & M_{PL1} & M_{PL2} \\ M_{PS} & L_S & M_{SL1} & M_{SL2} \\ M_{PL1} & M_{SL1} & L_{L1} & M_{L1L2} \\ M_{PL2} & M_{SL2} & M_{L1L2} & L_{L2} \end{bmatrix} \begin{bmatrix} \frac{di_P}{dt} \\ \frac{di_P}{dt} \\ \frac{di_{L1}}{dt} \\ \frac{di_{L2}}{dt} \end{bmatrix} \quad (2)$$

式中， V_P 、 V_S 分别为变压器一次侧与二次侧端口电压； V_{L1} 、 V_{L2} 分别为储能电感 L_1 与 L_2 绕组端口电压；

$L_i (i=P, S, L1, L2)$ 为各绕组自感; $M_{ij} (i=P, S, L1, L2, j=P, S, L1, L2, i \neq j)$ 为各绕组间的互感。如 M_{L1L2} 为电感 L_1 与 L_2 之间的互感; M_{PS} 为变压器一次绕组和二次绕组之间的互感, 其他依次类推。

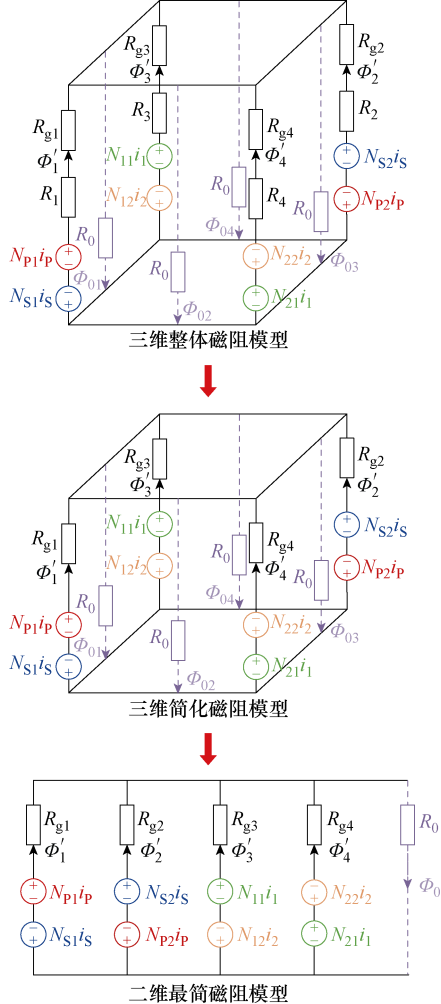


图6 全集成磁件磁阻模型

Fig.6 Reluctance model of fully integrated magnetic components

假设磁心材料的磁导率远大于空气的磁导率且忽略不计空气中很小的漏磁通, 无绕组低磁阻磁柱的磁阻相对于开气隙的绕组磁阻来说可以忽略不计, 即 $R_0 \approx 0$ 。根据图6中的二维最简磁阻模型可以推导出每个磁柱上的磁通方程为

$$\begin{cases} \Phi_1' = \frac{N_{P1}I_P - N_{S1}I_S}{R_{g1}} \\ \Phi_2' = \frac{N_{S2}I_S - N_{P2}I_P}{R_{g2}} \\ \Phi_3' = \frac{N_{11}I_1 - N_{12}I_2}{R_{g3}} \\ \Phi_4' = \frac{N_{21}I_1 - N_{22}I_2}{R_{g4}} \end{cases} \quad (3)$$

$$\Phi_0 = \Phi_1' + \Phi_2' + \Phi_3' + \Phi_4' \quad (4)$$

根据式(3)、式(4)可以推导出式(2)电感矩阵中的各电感表达式为

$$\begin{cases} L_P = \frac{N_{P1}^2}{R_{g1}} + \frac{N_{P2}^2}{R_{g2}} \\ L_S = \frac{N_{S1}^2}{R_{g1}} + \frac{N_{S2}^2}{R_{g2}} \\ L_{L1} = \frac{N_{11}^2}{R_{g3}} + \frac{N_{21}^2}{R_{g4}} \\ L_{L2} = \frac{N_{12}^2}{R_{g3}} + \frac{N_{22}^2}{R_{g4}} \\ M_{PS} = -\left(\frac{N_{P1}N_{S1}}{R_{g1}} + \frac{N_{P2}N_{S2}}{R_{g2}} \right) \\ M_{L1L2} = -\left(\frac{N_{11}N_{12}}{R_{g3}} + \frac{N_{21}N_{22}}{R_{g4}} \right) \\ M_{PL1} = M_{PL2} = M_{SL1} = M_{SL2} = 0 \end{cases} \quad (5)$$

$$M_{PL1} = M_{PL2} = M_{SL1} = M_{SL2} = 0 \quad (6)$$

图7展示了全集成双 Buck-Boost-CLLC 三端口变换器拓扑, 提出的全集成磁心中绕组磁柱的磁通量与部分集成磁心方案中绕组磁柱的磁通量完全相同, 即 $\Phi_S' = \Phi_S$ 、 $\Phi_T' = \Phi_T$, 不同之处在于全集成磁

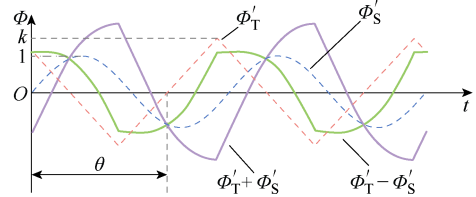
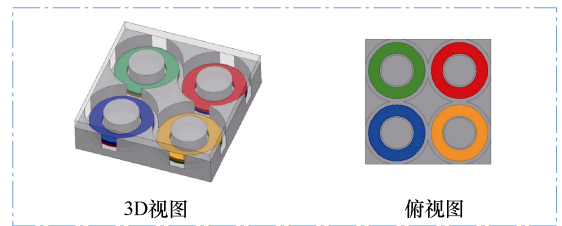
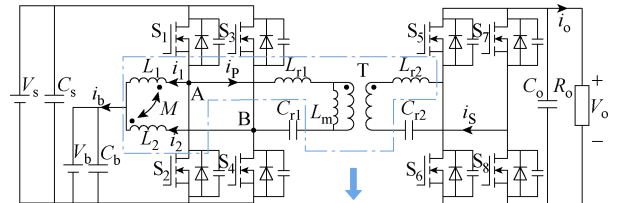


图7 全集成双向 Buck-Boost-CLLC 谐振型三端口变换器拓扑

Fig.7 Fully magnetic integrated bidirectional Buck-Boost-CLLC resonant three-port converter topology

心的无绕组低磁阻磁柱上的磁通是部分集成中两个磁心低磁阻磁柱上两磁通的总和或做差即 $\Phi'_S \pm \Phi'_T = \Phi_S \pm \Phi_T = \Phi_0$ (Φ_0 为图 6 所示低磁阻磁柱上的总磁通量)。

图 7 中蓝色虚线 Φ'_S 表示 CLLC 变换器三个磁件在全集成磁件无绕组低磁阻磁柱上产生的总磁通量, 红色虚线 Φ'_T 表示耦合电感在全集成磁件无绕组低磁阻磁柱上产生的总磁通量, 如图 7 所示, 两磁通 Φ'_S 和 Φ'_T 的相位差为 θ ($0 \leq \theta \leq \pi$), 两磁通的幅值比为 k ($k > 0$), 绿色实线 $\Phi'_S + \Phi'_T$ 波形为两者叠加后的波形。显然总磁通波形受到三角磁通和正弦磁通的幅值比 k 与相位差 θ 的影响, 但无论 θ 和 k 的值如何, 叠加后的总磁通量在 $0 < \theta < \pi$ 的范围内都会产生部分磁通抵消, 从而减少磁心损耗^[19-20]。

在部分集成磁件中, 两部分集成的磁性元件低磁阻磁柱中的磁通量 Φ_S 、 Φ_T 互相独立, 因此可以将部分集成时其总磁通峰值看做 Φ_S 与 Φ_T 的峰值之和, 由此可与全集成磁件的总磁通峰值做对比分析。图 8a 显示了全集成磁件低磁阻磁柱上两磁通相加前后的总磁通峰值与 θ 及 k 的三维关系, 图 8b 展示了两者的比值。可以看出, 无论两磁通量的幅值比 k 是多少, 随着相位差 θ 从 $0 \sim \pi$ 变化, 叠加后的磁通量总是呈现单调减少的趋势, 同时图 8b 中比值总是小于 1 ($\theta \neq 0$), 这说明在磁件全集成后总是存在一定的磁通抵消, 且较大的磁通相位差将带来更显著的磁通抵消, 从而降低更多的磁心损耗。

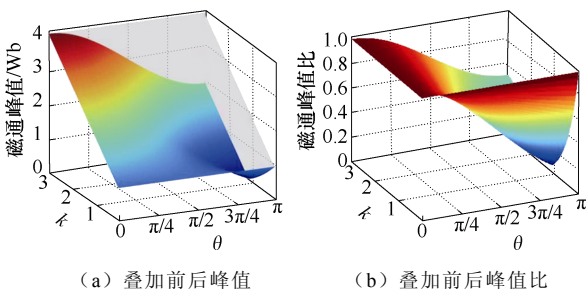


图 8 两磁通叠加前后的总磁通峰值对比

Fig.8 Comparison of the total magnetic flux peak values before and after superposition of two magnetic fluxes

在确定变换器各指标参数后, 耦合电感磁件在低磁阻磁柱上产生的三角磁通和 CLLC 谐振腔中磁件在低磁阻磁柱上产生的正弦磁通的相位差 θ 也已固定, 这个相位差 θ 比较小。为了实现更好的磁通抵消效果, 理论上可以控制两部分磁通在低磁阻磁柱中的相对方向, 如图 9 所示为全集成磁件低磁阻磁柱中的正弦磁通和三角磁通及其相加或相减后的

总磁通波形对比, 可以明显看出在两个磁通相位差较小时, 两个磁通作差后的总磁通峰值小于两磁通相加的情况, 这会使得低磁阻磁柱上的总磁通量更小, 即磁心的损耗更小。

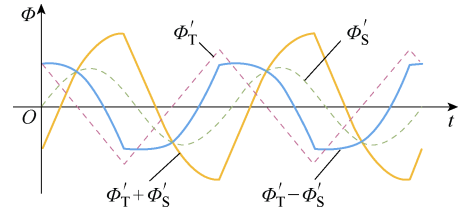
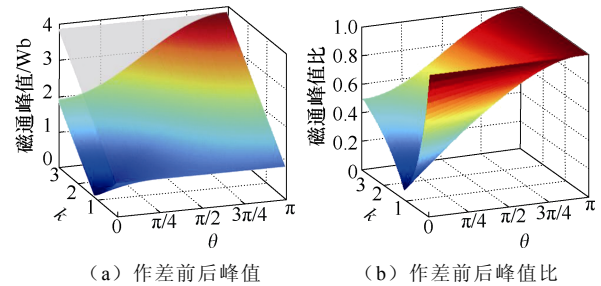


图 9 全集成磁件低磁阻磁柱总磁通

Fig.9 Total flux in low reluctance magnetic column of fully integrated magnetic components

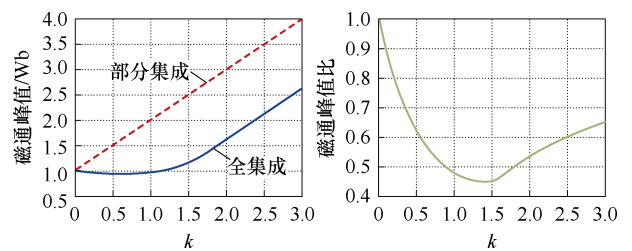
图 10a 给出了两磁通波形相减前后的总磁通波形峰值与 θ 和 k 的三维关系, 图 10b 给出了两者的比值, 图 11 给出了图 10 中固定相位 θ 后全集成磁件低磁阻磁柱上的总磁通峰值与 k 的关系。



(a) 作差前后峰值 (b) 作差前后峰值比

图 10 两磁通作差前后的总磁通峰值对比

Fig.10 Comparison of the total magnetic flux peak values before and after differentiation of two magnetic fluxes



(a) 不同 k 时磁通量峰值 (b) 不同 k 时磁通峰值比

图 11 不同 k 值下的全集成总磁通量

Fig.11 Total integrated magnetic flux under different k values

定义上述全集成方式中磁通相减的全集成方式为全集成 I ($\Phi'_S - \Phi'_T$), 磁通相加的集成方式定义为全集成 II ($\Phi'_S + \Phi'_T$)。可以看出, 合适的参数选型可以使得磁心中的总磁通得到更多的抵消。

2 全集成磁件的参数优化设计

目前, 传统的高频平面变压器或电感绕组损耗

模型无法直接应用于所提出的全集成磁件。同时，由于磁心中磁通分布不均匀会导致理论计算磁心损耗的精度受限。因此，本节采用基于有限元仿真的结构参数扫描与优化设计方法，详细说明如下。

2.1 磁件参数优化设计

1) 绕组损耗计算

为进一步降低损耗，本文采用圆柱形绕组磁柱^[21]，图 12 展示了单匝绕组示意图。其中， r 为绕组磁柱半径， c 为绕组宽度， $R=r+c$ 。

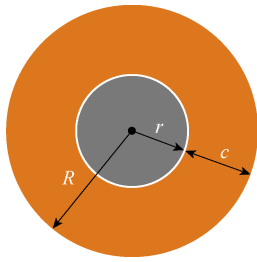


图 12 单匝绕组示意图

Fig.12 Single-turn winding diagram

单匝绕组的直流电阻 R_{dc} 可表示为

$$R_{dc} = \frac{\rho \times 2\pi}{h} \cdot \frac{1}{\ln R - \ln r} \quad (7)$$

根据 Dowell 变压器高频损耗模型，绕组的交流电阻可通过直流电阻和交流电阻系数 F_R 来计算。交流电阻系数的计算公式为

$$F_R = M' + \frac{m^2 - 1}{3} D' \quad (8)$$

其中

$$\begin{cases} M' = \text{Re}(ah \coth(ah)) \\ D' = \text{Re}\left(2ah \tanh \frac{ah}{2}\right) \\ a = \sqrt{\frac{j\omega\mu_0\eta}{\rho}} \\ \eta = \frac{Nb}{a} \end{cases} \quad (9)$$

式中， m 为 PCB 绕组的层数； ω 为角频率； h 为绕组的铜箔厚度； N 为绕组每层的匝数（这里取 1）； a 为绕组总宽度； b 为每匝绕组宽度； η 为铜箔在 PCB 上所占的窗口面积比值。由于每匝线圈之间的距离非常小，可以认为 $\eta \approx 1$ 。

于是可以得到绕组的交流电阻表达式为

$$R_{ac} = F_R \frac{\rho \times 2\pi}{h} \cdot \frac{1}{\ln R - \ln r} \quad (10)$$

从式 (10) 可见，绕组的交流电阻与工作频率

f 和铜箔厚度 h 有关。由于变换器工作频率已确定，且磁心尺寸远大于绕组铜厚，因此铜厚对绕组损耗影响较小，可以先行扫描优化。

图 13 展示了铜厚变化对绕组损耗的影响曲线。绕组损耗随铜厚增加而降低，但降低速度逐渐放缓。综合考虑损耗与成本，最终选择铜厚 $h=70 \mu\text{m}$ (2 oz)，同时为了尽可能减小高频下绕组的临近效应以及不必要的漏感，各绕组尽可能采用交错排布方式进一步减小绕组损耗。

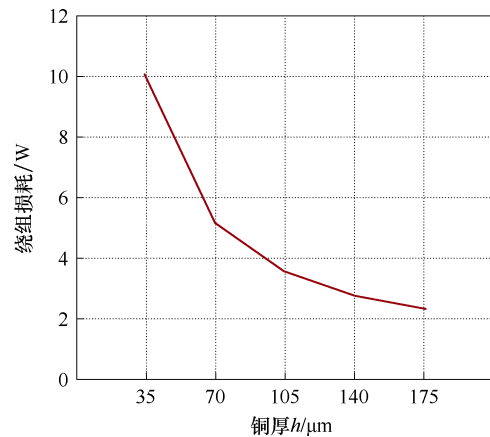


图 13 绕组铜厚扫描结果

Fig.13 Winding copper thickness scan results

2) 磁心损耗分析

图 14 展示了集成磁件的结构参数： B_1 为磁心底板与盖板的厚度， B_2 为磁柱高度， A_1 为磁板的长度和宽度， l_g 为气隙高度。基于绕组铜厚的扫描结果综合考虑后确定绕组铜厚为 2 oz。磁柱高度 B_2 需尽量避免气隙边缘效应，即绕组距气隙应超过气隙大小的 5 倍左右。通过合适的耦合系数^[20-21]以及各电感参数的选取^[22-30]，将部分集成和全集成磁件绕组匝数比设计为 $N_p = 12/N_s = 6$ ， $N_{L11} = N_{L22} = 16/N_{L12} = N_{L21} = 2$ 。保证分立磁件的感值和总绕组匝数不变的前提下，将其绕组匝数比设为 $N_p = 8/N_s = 4$ ， $N_{Lr1} = 4/N_{Lr2} = 2$ ， $N_{L1} = N_{L2} = 18$ ，其中 N_p 、 N_s 为变压器一、二次绕组匝数， N_{Lr1} 、 N_{Lr2} 为一、二次侧谐振电感绕组匝数， N_{L1} 、 N_{L2} 为两储能电感绕组匝数，磁柱上需至多放置 3 块 2 oz 铜厚 PCB 绕组板，板厚约为 0.8 mm，气隙大小约为 0.5 mm。综合考虑后将磁柱高度定为 $B_2=6 \text{ mm}$ 。接下来需确定磁柱半径 r 、绕组线宽 c 和磁板厚度 B_1 。

为保持平面变压器低高度优势，需对全集成磁件整体高度进行限制。在已确定磁柱高度 $B_2=6 \text{ mm}$ 的基础上，对另一关键变量 B_1 （磁板厚度）进行参数化扫描。图 15 展示了磁板厚度 B_1 的参数化扫描

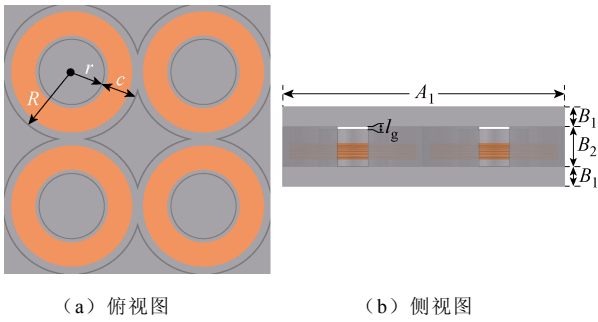


图 14 磁心结构参数

Fig.14 Magnetic core structural parameters

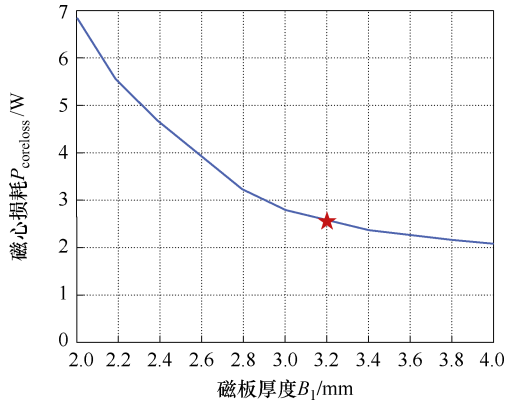


图 15 磁心磁板厚度 B_1 扫描

Fig.15 Magnetic core plate thickness B_1 scan

结果, 结果显示磁心损耗随 B_1 增大而减少, 但下降趋势逐渐减缓。综合考虑全集成磁件高度和磁心损耗, 最终确定 $B_1=3.2$ mm 作为实验参数值。

此时, 磁心尺寸中仅剩磁柱半径 r 和绕组线宽 c 待确定, 因此磁心结构的优化问题转化为对 (r, c) 的优化。通过多组 (r, c) 参数扫描, 得到全集成磁件不同 (r, c) 下对应的体积和总损耗的曲线如图 16 所示。实线为全集成磁件的等损耗曲线, 实线与虚线的切点即为给定占地面积下的最优设计点。

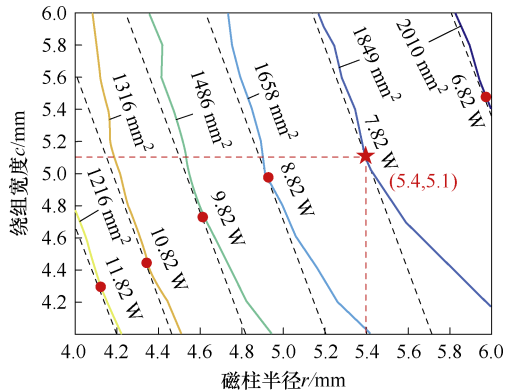


图 16 不同 r, c 下的磁件总损耗

Fig.16 Total magnetic component loss under different r and c

综合考虑各因素, 最终确定全集成磁件占地面积为 $1\ 849\ \text{mm}^2$, 切点位置为 $(r, c) = (5.4, 5.1)$, 全集成磁件总损耗为 $7.82\ \text{W}$ 。优化后的磁心参数见表 1。

表 1 优化后的磁心参数

Tab.1 Optimized magnetic core parameters

参 数	数 值
磁板厚度 B_1/mm	3.2
磁柱高度 B_2/mm	6
磁心长、宽 A_1/mm	43
磁柱半径 r/mm	5.4
绕组宽度 c/mm	5.1
绕组铜厚 $h/\mu\text{m}$	70
气隙高度 l_g/mm	0.52

2.2 全集成磁件与分立磁件仿真验证

为验证设计理论的正确性, 在有限元仿真软件 Ansys 中使用 Simplorer 与 Maxwell 联合仿真对所设计的全集成磁件进行对比分析。Simplorer 用于搭建双 BuckBoost-CLLC 三端口谐振变换器的外围电路, Maxwell 用于搭建分立磁件、部分集成磁件、全集成磁件 I 及全集成磁件 II 的瞬态场仿真模型, 以替代联合仿真电路中的所有磁性元件。

保持三种磁件设计的占地面积、体积以及感值一致, 保持外电路参数一致, 电路参数见表 2。对

表 2 双 Buck-Boost-CLLC 参数

Tab.2 Dual Buck-Boost-CLLC parameters

参 数	数 值
端口 1 输入电容 $C_s/\mu\text{F}$	200
端口 2 输出电容 $C_b/\mu\text{F}$	100
端口 3 输出电容 $C_o/\mu\text{F}$	100
端口 1 电压等级 V_s/V	100
端口 2 电压等级 V_b/V	50
端口 3 电压等级 V_o/V	50
端口 1 输出功率 P_s/W	1\ 000
端口 2 额定功率 P_b/W	500
端口 3 额定功率 P_o/W	500
开关频率 f/kHz	250
一次侧谐振电感 $L_{r1}/\mu\text{H}$	4
二次侧谐振电感 $L_{r2}/\mu\text{H}$	1
励磁电感 $L_m/\mu\text{H}$	14
一次侧谐振电容 C_{r1}/nF	101.3
二次侧谐振电容 C_{r2}/nF	405.2
Boost 电感 $L_1/\mu\text{H}$	50
Boost 电感 $L_2/\mu\text{H}$	50

完全分立磁件、部分集成磁件、全集成磁件 I 和全集成磁件 II 分别进行了单输入双输出模式下 ($P_s=1\ 000\ \text{W}$, $P_b=500\ \text{W}$, $P_o=500\ \text{W}$) 的联合仿真, 由于变换器各参数都是根据此工作模式的电压及功率等级来设计的, 因此在该工作模式下进行仿真对比是最具代表性以及参考价值的。

三端口关键电流波形如图 17 所示, 取一个周期内的 4 个代表性时刻 t_1 、 t_2 、 t_3 和 t_4 作为图 18 中磁心磁通密度对比的时刻。图 18 中的第一列磁通密度为部分集成磁件在不同时刻的磁心磁通密度分布, 第二列为全集成磁件 I ($\Phi'_s - \Phi'_r$) 对应时刻的磁心磁通密度分布, 第三列为全集成磁件 II ($\Phi'_s + \Phi'_r$) 对应时刻的磁心磁通密度分布。从图中可以看出, 全集成磁件因将所有磁性元件全集成到同一磁件中, 在低磁阻磁柱部分存在一定的磁通抵消, 这一部分中的磁通密度明显小于部分集成磁件。这就使得全集成磁件的磁心损耗更小。图 19 展示了不同集成结构对应的绕组电流密度分布。由于绕组相对气隙的位置不同, 理论上全集成磁件的涡流损耗相较于部分集成较大, 但由于绕组磁柱上的绕组和气隙的距离较大即磁柱高度 B_2 选择得当, 部分集成和全集成磁件的绕组电流密度分布一致, 绕组损耗相

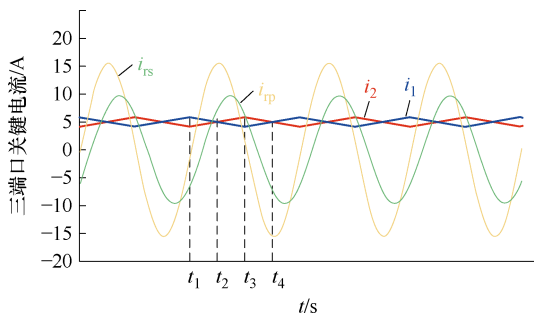
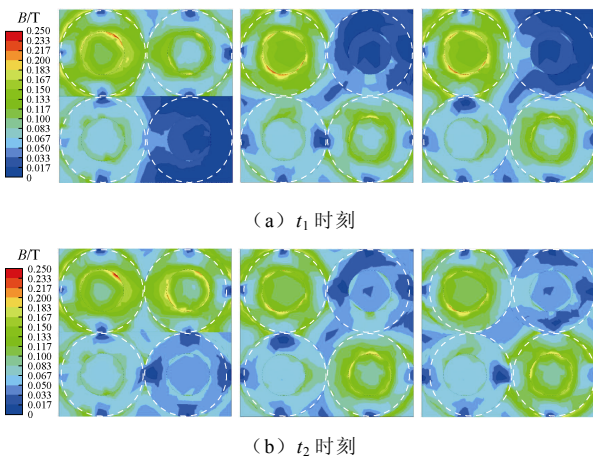


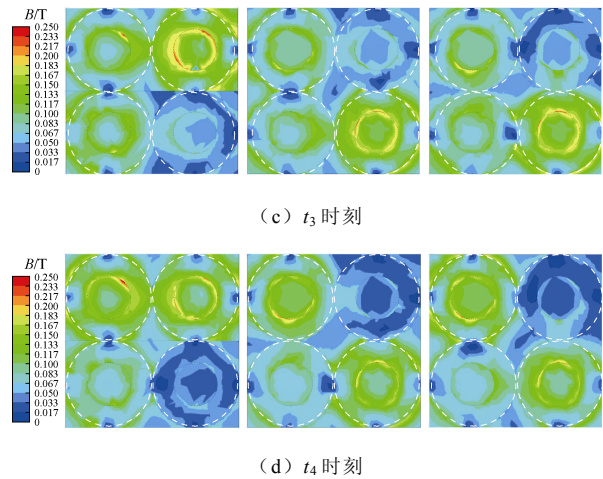
图 17 三端口关键电流波形

Fig.17 Key current waveforms of three-port



(a) t_1 时刻

(b) t_2 时刻



(c) t_3 时刻

(d) t_4 时刻

图 18 不同集成方式磁心磁通密度分布对比

Fig.18 Magnetic flux density distribution comparison in magnetic cores of different integration methods

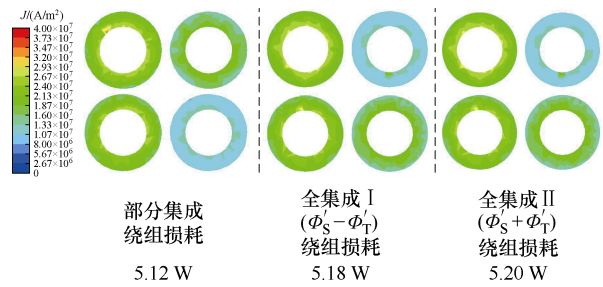


图 19 不同集成结构的绕组电流密度分布

Fig.19 Winding current density distribution in different integration structures

差不多。

图 20 展示了分立磁件、部分集成磁件和全集成磁件基于表 2 所示电路参数时工作在单输入双输出模式 ($P_s=1\ 000\ \text{W}$, $P_b=500\ \text{W}$, $P_o=500\ \text{W}$) 的磁件

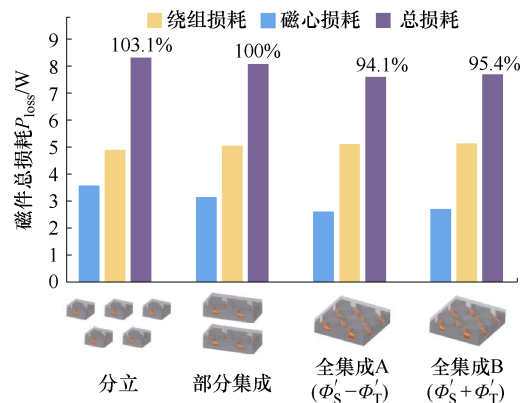


图 20 单输入双输出模式 ($P_s=1\ 000\ \text{W}$, $P_b=500\ \text{W}$, $P_o=500\ \text{W}$) 下不同集成方式损耗对比

Fig.20 Loss comparison of different integration methods in single-input dual-output mode ($P_s=1\ 000\ \text{W}$, $P_b=500\ \text{W}$, $P_o=500\ \text{W}$)

整体损耗对比。在保持占地面积、体积以及感值和
外电路参数相同的情况下，全集成磁件通过将多个
磁性元件集成在一起，减少了磁件数量，与部分集
成磁件相比磁心损耗降低了 17.3%，绕组损耗基本
不变的情况下，磁件总损耗降低了 5.9%。同时，全
集成 I 与全集成 II 的损耗分析也验证了 1.2 节中提
到的进行叠加的磁通量其磁通方向对磁心损耗影响
的理论正确性。

3 实验验证

为了验证本文提出的全集成磁件的可行性，搭
建了一台 250 kHz/500 W 的双 Buck-Boost-CLLC 三
端口谐振变换器样机。样机使用 SiC MOSFET、薄
膜电容、电解电容以及全集成磁件等元器件，图 21
展示了实验样机平台和全集成磁心，将 S_1 、 S_3 管
占空比定义为 D ，开关频率为 f ，变换器控制方式为
PWM+PFM，样机工作电压与功率等级与表 2 中参
数一致，样机具体参数见表 3。接下来进行三端口
变换器的单输入双输出模式 ($P_s=-1\ 000\ W$, $P_b=$
 $500\ W$, $P_o=500\ W$) 下的实验验证。

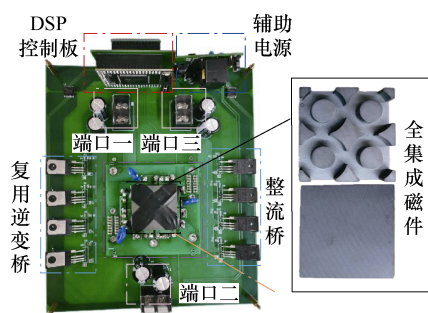


图 21 实验样机和全集成磁心

Fig.21 Experimental prototype and fully integrated magnetic core

图 22 展示了分立磁件、部分集成磁件以及全集
成磁件在准谐振 (250 kHz) 下的对比工作波形，三
种集成方式的磁件都可以实现 ZVS。图 23 展示了
分立磁件、部分集成磁件以及全集成磁件在占空比
 $D=0.35$ 下的对比工作波形，由电感电流 i_1 、 i_2 对比
看出，部分集成磁件与全集成磁件采用了反向耦合
电感设计。

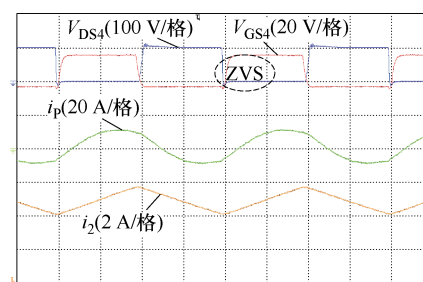
图 24 展示了分立磁件、部分集成磁件以及全集
成磁件在占空比 $D=0.5$ 下的对比工作波形。图 25
展示了分立磁件、部分集成磁件以及全集成磁件在
占空比 $D=0.65$ 下的对比工作波形。

图 26 展示了分立磁件、部分集成磁件以及全集
成磁件满载切半载实验的工作波形，由此可反映磁

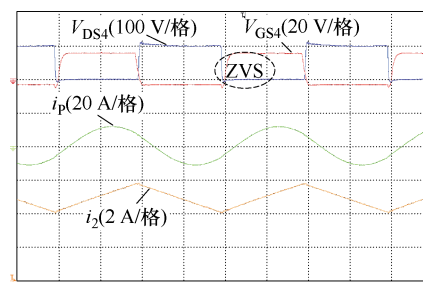
表 3 双 Buck-Boost-CLLC 三端口变换器样机参数

Tab.3 Dual Buck-Boost-CLLC three-port converter prototype parameters

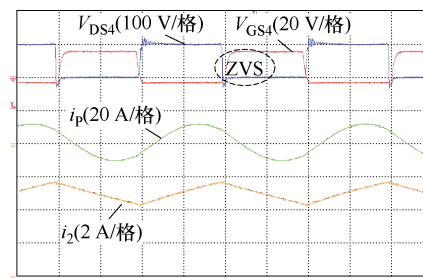
参 数	设计数值	实测数值
一、二次侧开关管	—	C3M0040120K
磁心材料	—	DMR95
谐振频率 f/kHz	250	250
变压器电压比 n	2:1	2:1
反向耦合系数 M	0.25	0.22
一次侧谐振电感 $L_{r1}/\mu\text{H}$	4	4.25
二次侧谐振电感 $L_{r2}/\mu\text{H}$	1	1.15
激磁电感 $L_m/\mu\text{H}$	14	14.52
一次侧谐振电容 C_{r1}/nF	101.3	93.7
二次侧谐振电容 C_{r2}/nF	405.2	348
Boost 电感 $L_1/\mu\text{H}$	50	51.85
Boost 电感 $L_2/\mu\text{H}$	50	49.71



(a) 分立磁件



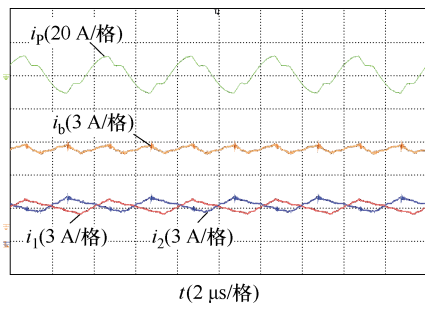
(b) 部分集成磁件



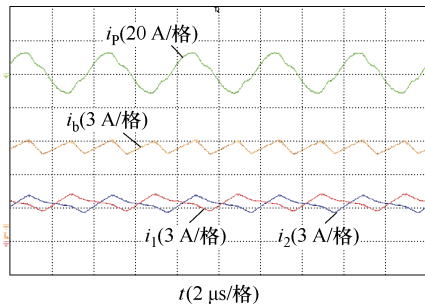
(c) 全集成磁件

图 22 不同集成磁件准谐振频率下工作波形

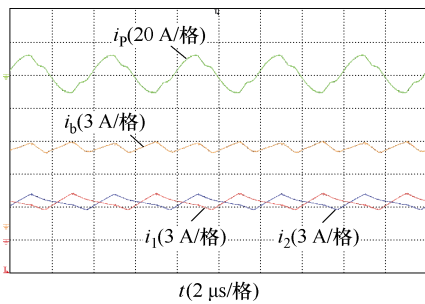
Fig.22 Operating waveforms of different integrated magnetic components at quasi-resonant frequency



(a) 分立磁件



(b) 部分集成磁件



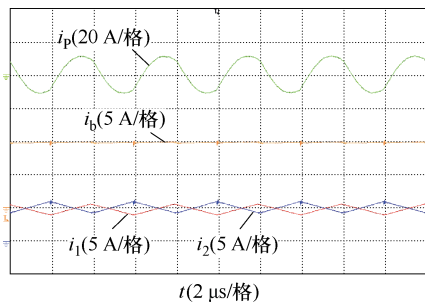
(c) 全集成磁件

图 23 不同集成磁件占空比 $D=0.35$ 下工作波形

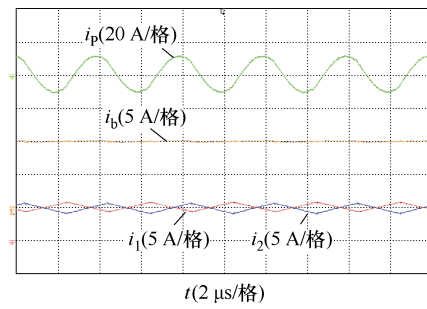
Fig.23 Operating waveforms of different integrated magnetic components at $D=0.35$

件励磁变化特性，在端口三满载切半载时，电感电流几乎不受影响，验证了全集成磁件的可行性。

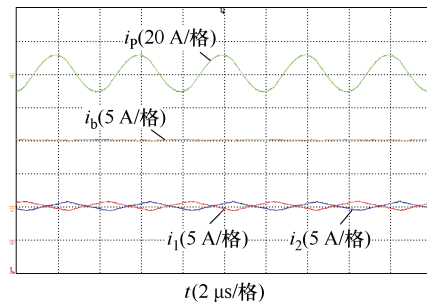
图 27 展示了分立磁件、部分集成磁件以及全集成磁件在室温满载情况下达到热稳定后的温度分布图，所提出的全集成磁件温度分布更加均匀且最高



(a) 分立磁件



(b) 部分集成磁件



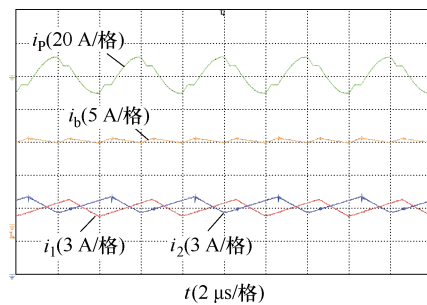
(c) 全集成磁件

图 24 不同集成磁件占空比 $D=0.5$ 下工作波形

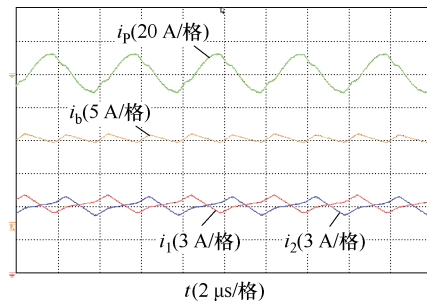
Fig.24 Operating waveforms of different integrated magnetic components at $D=0.5$

温度比分立磁件下降了约 9°C ，比部分集成磁件下降了约 6°C ，这验证了所提出的全集成磁件的磁心损耗更小。

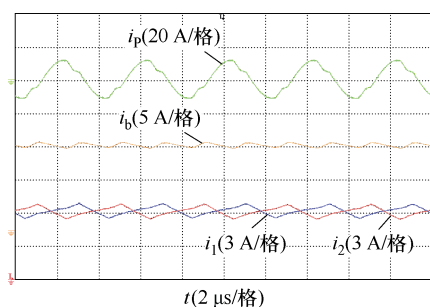
图 28 为分立磁件、部分集成磁件以及全集成磁件应用于双 Buck-Boost-CLLC 三端口谐振变换器在单输入双输出模式下的效率曲线，效率计算公式为



(a) 分立磁件

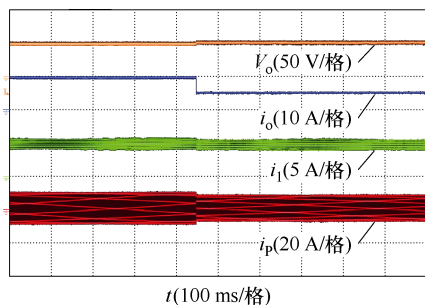


(b) 部分集成磁件

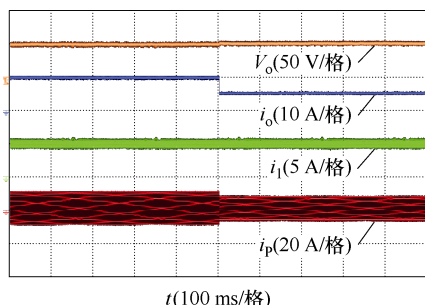


(c) 全集成磁件

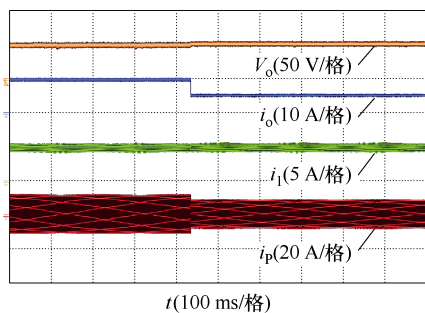
图 25 不同集成磁件占空比 $D=0.65$ 下工作波形
Fig.25 Operating waveforms of different integrated magnetic components at $D=0.65$



(a) 分立磁件

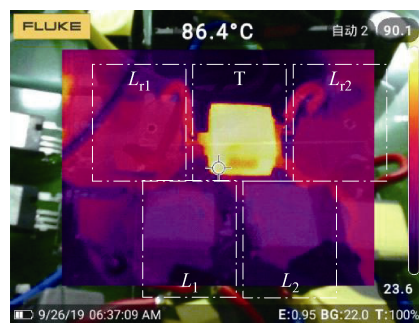


(b) 部分集成磁件

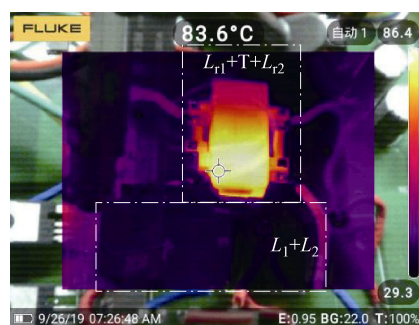


(c) 全集成磁件

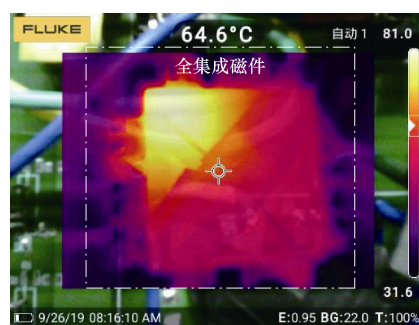
图 26 不同集成方式磁件满载切半载工作波形
Fig.26 Operating waveforms of different integrated magnetic components from full load to half load



(a) 分立磁件



(b) 部分集成磁件



(c) 全集成磁件

图 27 不同集成磁件满载达热平衡时温度分布
Fig.27 Temperature distribution of different integrated magnetic components at full load thermal equilibrium

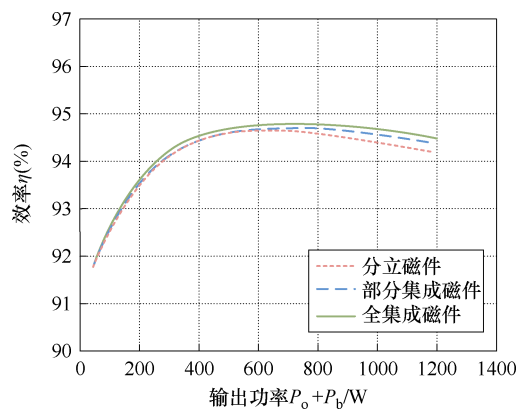


图 28 单输入双输出模式

($P_s=-1\ 000\ W, P_b=500\ W, P_o=500\ W$) 下的效率曲线
Fig.28 Efficiency curves in single-input dual-output mode ($P_s=-1\ 000\ W, P_b=500\ W, P_o=500\ W$)

$$\eta = \frac{P_b + P_o}{P_s} \quad (11)$$

图 28 中, 搭载全集成磁件的变换器满载时效率可达到 94.6%, 较部分集成提高 0.1%, 较分立磁件提高 0.3%。

4 结论

针对三端口变换器磁性元件数量多而导致变换器的效率和功率密度难以提高的问题, 提出了一种双 Buck-Boost-CLLC 三端口谐振变换器的全集成磁件结构及其优化设计方案。通过分析多个磁件统一磁集成的可行性, 将拓扑中的两储能电感反向耦合集成的同时与 CLLC 变压器及谐振电感一起全集成到同一磁心结构中, 通过有限元仿真优化了磁心结构参数, 并通过外电路联合仿真最终确定全集成磁心方案。最后搭建了一台 250 kHz/500 W 的实验样机, 搭载全集成磁件的变换器在不同开关频率下均可实现 ZVS, 在满载时效率可达 94.6%。所提出的全集成磁件设计在确保变换器各磁件正常运行的前提下, 提升了功率密度和效率, 为多磁件拓扑的集成设计提供了新的思路。

参考文献

- [1] 刘畅, 卓建坤, 赵东明, 等. 利用储能系统实现可再生能源微电网灵活安全运行的研究综述[J]. 中国电机工程学报, 2020, 40(1): 1-18.
Liu Chang, Zhuo Jiankun, Zhao Dongming, et al. A review on the utilization of energy storage system for the flexible and safe operation of renewable energy microgrids[J]. Proceedings of the CSEE, 2020, 40(1): 1-18.
- [2] 李建林, 田立亭, 来小康. 能源互联网背景下的电力储能技术展望[J]. 电力系统自动化, 2015, 39(23): 15-25.
Li Jianlin, Tian Liting, Lai Xiaokang. Outlook of electrical energy storage technologies under energy Internet background[J]. Automation of Electric Power Systems, 2015, 39(23): 15-25.
- [3] 蒋玮, 余斌, 郁家麟, 等. 蜂巢状有源配电网中多端口能量枢纽控制策略[J]. 电力工程技术, 2023, 42(5): 70-79.
Jiang Wei, Yu Bin, Yu Jialin, et al. Control strategy of multi-port energy hub in honeycomb active distribution network[J]. Electric Power Engineering Technology, 2023, 42(5): 70-79.
- [4] 张英敏, 张婉欣, 李保宏, 等. 基于光储联合系统的电网分段恢复策略[J]. 电力工程技术, 2024, 43(4): 26-35.
Zhang Yingmin, Zhang Wanxin, Li Baohong, et al. Segmentation restoration strategy of power grid based on combined optical storage system[J]. Electric Power Engineering Technology, 2024, 43(4): 26-35.
- [5] 高圣伟, 祝庆同. 一种独立光储发电系统用宽输入范围非隔离三端口变换器[J]. 电工技术学报, 2023, 38(4): 970-982.
Gao Shengwei, Zhu Qingtong. A wide input range non-isolated three-port converter for stand-alone PV storage power generation system[J]. Transactions of China Electrotechnical Society, 2023, 38(4): 970-982.
- [6] 奚磊, 崔巍. 适用于直流微网系统的新型双向三端口变换器及其控制策略[J]. 电气自动化, 2024, 46(3): 73-75, 79.
Xi Lei, Cui Wei. Novel bidirectional three-port converter for DC microgrid system and its control strategy[J]. Electrical Automation, 2024, 46(3): 73-75, 79.
- [7] 李俊杰, 吴红飞, 花文敏, 等. CLLC 双向谐振变换器电感-变压器矩阵式一体化集成与优化设计[J]. 中国电机工程学报, 2022, 42(10): 3720-3729.
Li Junjie, Wu Hongfei, Hua Wenmin, et al. Integrated inductor-transformer matrix and optimization design of CLLC bidirectional resonant converter[J]. Proceedings of the CSEE, 2022, 42(10): 3720-3729.
- [8] 花文敏. 基于 PCB 绕组和矩阵磁集成的双向 CLLC 谐振变换器[D]. 南京: 南京航空航天大学, 2021.
Hua Wenmin. Bidirectional CLLC resonant converter based on PCB winding and matrix magnetic integration[D]. Nanjing: Nanjing University of Aeronautics and Astronautics, 2021.
- [9] 杨玉岗, 李洪珠, 王建林, 等. 可削减直流偏磁集成磁件在 DC/DC 变换器中的应用[J]. 中国电机工程学报, 2005, 25(11): 50-54.
Yang Yugang, Li Hongzhu, Wang Jianlin, et al. Research on the application of an integrated magnetism whose DC-bias can be reduced in DC/DC converter[J]. Proceedings of the CSEE, 2005, 25(11): 50-54.
- [10] 蒋丹, 刘福鑫, 毛韵雨, 等. 采用耦合电感的 Buck/

- Boost 集成型三端口直流变换器[J]. 电力系统自动化, 2014, 38(3): 7-13.
- Jiang Dan, Liu Fuxin, Mao Yunyu, et al. A Buck/Boost integrated three-port DC-DC converter with coupled inductors[J]. Automation of Electric Power Systems, 2014, 38(3): 7-13.
- [11] 杨玉岗, 李涛, 冯本成. 交错并联磁集成双向 DC/DC 变换器的设计准则[J]. 中国电机工程学报, 2012, 32(30): 37-45.
- Yang Yugang, Li Tao, Feng Bencheng. Design criterion for interleaving and magnetically integrated bidirectional DC/DC converters[J]. Proceedings of the CSEE, 2012, 32(30): 37-45.
- [12] 高圣伟, 李永宵, 田金锐, 等. 双频 DC-DC 变换器的磁集成技术[J]. 电工技术学报, 2024, 39(13): 4025-4036.
- Gao Shengwei, Li Yongxiao, Tian Jinrui, et al. Magnetic integration technology of dual-frequency DC-DC converter[J]. Transactions of China Electrotechnical Society, 2024, 39(13): 4025-4036.
- [13] 申彦峰. 用于独立光伏发电系统的 LLC 集成型三端口直流变换器研究[D]. 秦皇岛: 燕山大学, 2015.
- Shen Yanfeng. Research on LLC integrated three-port DC converter for independent photovoltaic power generation system[D]. Qinhuangdao: Yanshan University, 2015.
- [14] 李鹏程, 张纯江, 阚志忠, 等. 软开关高增益 Buck-Boost 集成 CLLC 型直流双向变换器[J]. 中国电机工程学报, 2018, 38(11): 3295-3305.
- Li Pengcheng, Zhang Chunjiang, Kan Zhizhong, et al. An integrated Buck-Boost CLLC bidirectional DC converter with high gain and soft switching[J]. Proceedings of the CSEE, 2018, 38(11): 3295-3305.
- [15] 李洪珠, 罗帅. 磁集成双 Buck/Boost-LLC 三端口 DC-DC 变换器[J]. 电机与控制学报, 2022, 26(5): 125-134.
- Li Hongzhu, Luo Shuai. Magnetically integrated dual Buck/Boost-LLC three-port DC-DC converter[J]. Electric Machines and Control, 2022, 26(5): 125-134.
- [16] D'Antonio M, Chakraborty S, Khaligh A. Planar transformer with asymmetric integrated leakage inductance using horizontal air gap[J]. IEEE Transactions on Power Electronics, 2021, 36(12): 14014-14028.
- [17] 汪航, 安少亮, 常天豪, 等. 基于 CLLC 谐振变换器的磁集成变压器优化设计[J]. 电力电子技术, 2023, 57(2): 95-97.
- Wang Hang, An Shaoliang, Chang Tianhao, et al. Optimization design of magnetically integrated transformer based on CLLC resonant converter[J]. Power Electronics, 2023, 57(2): 95-97.
- [18] Wu Qunfang, Jiang Menghan, Sun Zhifeng, et al. An internal magnetic core termination integration method for LLC four-elemental matrix transformer[J]. IEEE Transactions on Power Electronics, 2023, 38(11): 13573-13579.
- [19] Liu Yue, Wu Hongfei, Ge Zixian, et al. Magnetic integration for multiple resonant converters[J]. IEEE Transactions on Industrial Electronics, 2023, 70(8): 7604-7614.
- [20] Alaql F, Batarseh I. A Boost and LLC resonant-based three-port DC-DC converter[C]//2021 IEEE Energy Conversion Congress and Exposition (ECCE), Vancouver, BC, Canada, 2021: 2118-2122.
- [21] Wong P L, Wu Q, Xu Peng, et al. Investigating coupling inductors in the interleaving QSW VRM[C]//APEC 2000. Fifteenth Annual IEEE Applied Power Electronics Conference and Exposition (Cat. No. 00CH37058), New Orleans, LA, USA, 2000: 973-978.
- [22] Gao Yihan, Zhou Lu, Ding Qiang, et al. Power decoupling three-port converter with integrated transformer[C]//2022 IEEE International Power Electronics and Application Conference and Exposition (PEAC), Guangzhou, China, 2022: 817-821.
- [23] Wang Zhiqing, Luo Quanming, Wei Yuqi, et al. Topology analysis and review of three-port DC-DC converters[J]. IEEE Transactions on Power Electronics, 2020, 35(11): 11783-11800.
- [24] 王芷晴. PWM+变电感控制 LLC 三端口 DC/DC 变换器研究[D]. 重庆: 重庆大学, 2020.
- Wang Zhiqing. Study on LLC three-port DC/DC converter with PWM+variable inductor control[D]. Chongqing: Chongqing University, 2020.
- [25] 程鹤, 徐恺, 李朋圣, 等. 三相 CLLC 谐振变换器磁集成平面变压器设计与优化[J]. 电工技术学报, 2024, 39(12): 3774-3786.
- Cheng He, Xu Kai, Li Pengsheng, et al. Design and

- optimization of three-phase CLLC resonant converter with magnetic integrated planar transformer[J]. Transactions of China Electrotechnical Society, 2024, 39(12): 3774-3786.
- [26] 周国华, 邱森林, 张小兵. 宽增益高效率级联式四开关 Buck-Boost LLC 变换器[J]. 电工技术学报, 2024, 39(4): 1103-1115.
Zhou Guohua, Qiu Senlin, Zhang Xiaobing. Wide gain and high efficiency cascaded four-switch Buck-Boost LLC converter[J]. Transactions of China Electrotechnical Society, 2024, 39(4): 1103-1115.
- [27] 李加明, 任小永, 周治成, 等. 基于谐振网络优化的双向 LLC-DCX 多模块并联系统均流优化研究[J]. 电工技术学报, 2023, 38(10): 2720-2730, 2756.
Li Jiaming, Ren Xiaoyong, Zhou Zhicheng, et al. Research on current sharing optimization of bidirectional LLC-DCX multi-module parallel system based on resonant network optimization[J]. Transactions of China Electrotechnical Society, 2023, 38(10): 2720-2730, 2756.
- [28] 赵剑, 张哲, 李召端, 等. 三端口 CLLC 固态变压器的设计与优化[J]. 电工技术学报, 2024, 39(23): 7542-7553.
Zhao Jian, Zhang Zhe, Li Zhaoduan, et al. Design and optimization of three-port CLLC solid-state transformer[J]. Transactions of China Electrotechnical Society, 2024, 39(23): 7542-7553.
- [29] 张新闻, 刘文泽, 杨树德, 等. MOSFET 输出电容对 CLLC 谐振变换器模型的优化[J]. 电工技术学报, 2024, 39(22): 7228-7238.
Zhang Xinwen, Liu Wenzhe, Yang Shude, et al. Optimization of CLLC resonant converter modeling by MOSFET output capacitance[J]. Transactions of China Electrotechnical Society, 2024, 39(22): 7228-7238.
- [30] 赵永秀, 刘泽伟, 王崇杰, 等. 变模态倍压型 LLC 谐振变换器多目标参数优化[J]. 电工技术学报, 2024, 39(22): 7139-7153.
Zhao Yongxiu, Liu Zewei, Wang Chongjie, et al. Multi objective parameter optimization of variable mode voltage doubling LLC resonant converter[J]. Transactions of China Electrotechnical Society, 2024, 39(22): 7139-7153.

作者简介

程鹤男, 1987年生, 副教授, 硕士生导师, 研究方向为新能源发电技术、新能源电动汽车、电力电子变换器、车载高功率密度充电器、新型电机设计、电机驱动系及其控制等。

E-mail: chenghecumt@163.com

李朋圣男, 2000年生, 硕士研究生, 研究方向为多端口直流变换器。

E-mail: 1417722064@qq.com (通信作者)

Fully Integrated Magnetic Structure and Optimized Design of Dual Buck-Boost-CLLC Three-Port Converter

Cheng He¹ Li Pengsheng¹ Xu Kai¹ Huang Weiwei² Yu Dongsheng¹

(1. School of Electrical Engineering China University of Mining and Technology

Xuzhou 221116 China

2. School of Mathematics China University of Mining and Technology Xuzhou 221116 China)

Abstract Due to its shared structure, the dual Buck/Boost-CLLC three-port converter has a simple structure and few power devices. The integrated interleaved parallel Buck/Boost unit significantly reduces input current ripple, while the integration of CLLC units endows the converter with excellent buck-boost conversion capability and soft-switching capability. However, the large number and volume of magnetic components in the shared structure are the main factors limiting the size of the power converter. Increasing the switching frequency or using magnetic integration can increase the power density of the power converter. However, in some studies, some schemes integrate two energy storage inductors and the resonant inductor in the converter to enhance coupled inductor current sharing and converter power density. Nonetheless, these schemes can only integrate full inverse coupling at a fixed duty cycle and cannot control the inverse coupling coefficient. Integration schemes with controllable coupling coefficients have been proposed, but two magnetic components remain after

integration.

This paper proposes a fully integrated magnetic structure based on a dual Buck/Boost-CLLC three-port converter. By unevenly distributing the windings and establishing low reluctance paths, all magnetic components are integrated into a single magnetic element under variable duty cycle and coupling coefficient conditions. The proposed fully integrated magnetic component achieves inverse coupled inductor current sharing and ripple reduction, thereby enhancing system stability. Additionally, by integrating all magnetic components into a single magnetic element, the increased magnetic flux cancellation within the core further reduces core losses. Fig.A1 shows the proposed fully integrated magnetic structure, which consists of a cover magnetic core and a base magnetic core.

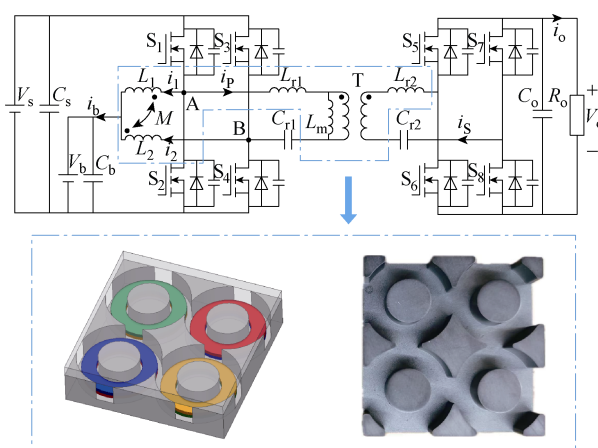


Fig.A1 Structure of the topology and fully integrated magnetic component structure

Firstly, based on the partially integrated structures and the proposed fully integrated structure, magnetic circuit models were established for both partially integrated and fully integrated magnetic components. The magnetic flux distribution and cancellation with different integration methods were compared. It is shown that the proposed fully integrated structure exhibits more magnetic flux cancellation and has lower losses. Next, the performance-influencing parameters were analyzed, and a loss model was developed. Low losses for the fully integrated magnetic component were achieved through finite element parameterization scanning. Finally, a 500W prototype platform was built, and comparative experiments of non-integrated, partially integrated, and fully integrated magnets were conducted. Steady-state and dynamic experiments verified the feasibility of the integrated magnetic design. Efficiency and temperature comparison experiments validated the effectiveness of the integrated magnetic design.

The results show that the proposed fully integrated magnetic component maintains the same volume and footprint and exhibits more magnetic flux cancellation and uniform temperature distribution. The fully integrated magnetic component achieves an efficiency of 94.6% under full load, demonstrating higher power density and efficiency compared to non-integrated and partially integrated structures.

Keywords: Three-port, fully integrated, flux cancellation, optimization design

(编辑 陈 诚)